

DOI: 10.19595/j.cnki.1000-6753.tces.L80320

低压氮化镓器件谐振驱动技术及其反向导通特性

赵清林 崔少威 袁精 王德玉

(燕山大学电力电子节能与传动控制河北省重点实验室 秦皇岛 066004)

摘要 继硅(Si)和砷化镓(GaAs)之后,半导体材料出现了第三代以氮化镓(GaN)为代表的宽禁带半导体材料,其特点包括临界击穿电场高、饱和电子速度高、电子密度高、电子迁移率高及导热率高等,是一种适用于高频、高压、高温、大功率的抗辐射等级高的半导体材料。由于GaN器件的开关特性、驱动技术及损耗机制相比Si MOSFET有显著差异,如何实现合理的驱动,对发挥其优势至关重要。以同步Buck变换器为例提出一种谐振驱动技术,并给续流管栅极加一偏置电压,以减小反向压降、提高效率。实验结果表明,此谐振驱动技术可有效提高驱动的可靠性,加载偏置电压后变换器的效率也可得到有效提高。

关键词: 氮化镓 谐振驱动 偏置电压 同步 Buck

中图分类号: TM46

Resonant Drive Technology and Reverse Conduction Characteristics of Low Voltage GaN Devices

Zhao Qinglin Cui Shaowei Yuan Jing Wang Deyu

(Hebei Key Laboratory of Power Electronics Energy Saving and Transmission Control
Yanshan University Qinhuangdao 066004 China)

Abstract After silicon (Si) and gallium arsenide (GaAs), semiconductor material has third generation of wide band gap semiconductor materials represented by gallium nitride (GaN). Its characteristics include high critical breakdown electric field, high saturation electron speed, high electron density, high electron mobility and high thermal conductivity. It is suitable for high frequency, high pressure and high temperature, high power semiconductor materials with high radiation resistance. Because the switching characteristics, driving technology and loss mechanism of GaN devices have significant differences compared with the Si MOSFET, how to realize the rational drive method is very important to achieve its advantages. Taking a synchronous buck converter as an example, a resonant driving technique was proposed, and a bias voltage was added to the gate of the rectifier transistor to reduce the reverse voltage drop and improve the efficiency. The experimental results show that the resonant drive technology can effectively improve the reliability of the drive, and the efficiency of the converter can also be effectively improved after adding the bias voltage.

Keywords: GaN, resonant gate drive, bias voltage, synchronous Buck

0 引言

为实现开关电源的小型化,开关频率已经达到 MHz 的水平。但是,采用传统驱动时,在高频下充放电回路中的寄生电感会引起 GaN 器件栅源电压振荡,超过栅源耐压值,损坏 GaN 器件。EPC 公司生产的产品的驱动电压要求严格控制在 $-4\sim+6\text{V}$,最大不能超过 6V ,否则栅源将被击穿。原先应用在 Si MOSFET 的驱动芯片驱动电压一般在 $4.5\sim 18\text{V}$ 范围内,远远超过了 GaN 器件最大耐压承受值,不能直接用于 GaN 器件上。对于 GaN 专用驱动器,虽然开通关断回路分开可以独立地调节开通关断速度,但在开通或关断后并未提供有效的低阻抗钳位路径,以致在开关频率达到 MHz 以上时栅源电压有较大跌落、振荡严重,所以选择高可靠性的驱动电路尤为关键^[1-2]。

本文为了解决传统驱动在高频应用时存在的问题,采用了一种适用于 GaN 器件的谐振驱动电路,在 GaN 器件开通和关断时提供一个低阻抗钳位路径,提供一个稳定的栅源电压,实现 GaN 器件在高频应用时的可靠驱动。保证了可靠驱动之后还有一个关键问题,就是在高频功率变换器中, GaN 具有很大的反向压降,其造成的损耗不可忽略。本文提出在同步 Buck 变换器给续流管栅极加一偏置电压来减小反向压降、提高效率,以充分发挥 GaN 器件所具有的优势。

1 GaN 功率晶体管的特性

1.1 GaN 器件的结构

EPC 公司生产并推向市场的是低压增强型 GaN 功率晶体管。图 1 给出了 EPC 公司生产的增强型 GaN 晶体管结构^[3]。它在硅基上生长 GaN,节约成本。利用 AlN 隔离层解决了硅衬底与 GaN 晶格失配问题^[4]。在 GaN 上生长一层 AlGaIn 材料,因 GaN 具有压电特性,靠近 AlGaIn 的界面自发形成了非常密集的二维电子气,大大提高了 GaN 的电子迁移率。

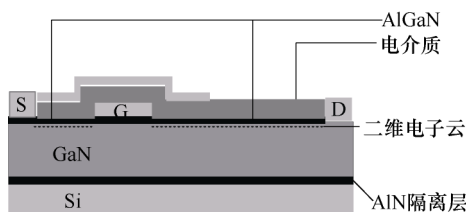


图 1 EPC 公司低压 GaN 晶体管结构

Fig.1 Low voltage GaN transistor structure of EPC company

EPC 公司将栅极下方制成耗尽区,这样,当栅源极电压为零时,栅极接触面没有二维电子气,导电沟道不存在,此时 GaN 晶体管处于关闭状态,施加正栅源极电压至一定值,二维电子气建立,导电沟道产生,此时处于导通状态。

1.2 GaN 器件的 V - I 特性曲线

简要分析 EPC 公司的低压增强型 GaN 功率晶体管的输出特性,并与 Si MOSFET 的输出特性作对比。分别以 EPC 公司的低压增强型 GaN (EPC2015C) 和 IR 公司的传统低压 MOSFET (IRF8734)^[5]为例, V - I 特性曲线如图 2、图 3 所示。

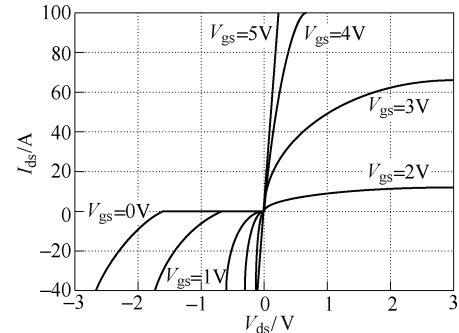


图 2 GaN V - I 特性曲线

Fig.2 V - I characteristic curves of GaN

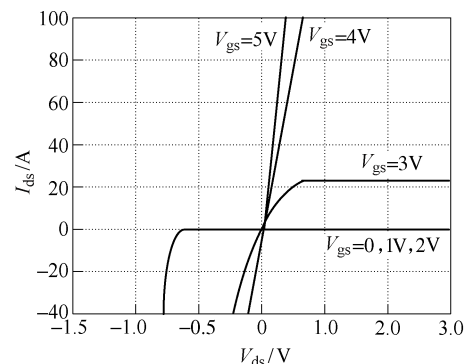


图 3 MOSFET V - I 特性曲线

Fig.3 V - I characteristic curves of MOSFET

由图 2 和图 3 比较得知,两者在第一象限输出特性相似,但在第三象限有很大差别。MOSFET 反向导通压降为其寄生体二极管管压降。而 GaN 在第三象限仍然表现为恒阻特性,且其反向压降要比 Si MOSFET 大很多。在大多数场合主要关注 GaN 功率晶体管第一象限特性,而在同步整流及零电压开通场合则需要关注第三象限特性。

在作为同步整流管使用、且驱动信号还没有建立时, $V_{gs}=0$,即可认为此时栅源极短接,电容 C_{gd} 与 C_{ds} 并联。当电流从源极和栅极给电容 C_{ds} 和 C_{gd} 反向充电时,由于 GaN 功率晶体管是一个漏源对称的结构,当电容电压 V_{gd} 充至阈值电压 $V_{gd(th)}$ 时,沟道开

始导通，而此时的压降 $V_{sd}=V_{gd}=V_{gd(th)}$ ^[6]，即 GaN 功率晶体管反向导通机制是由于 V_{gd} 到达开通的阈值电压，而不是体二极管，这一点与 MOSFET 不同。正是这种差异使得 GaN 功率晶体管在驱动电压没有建立之前的反向导通压降远比 MOSFET 的体二极管大^[7-9]。GaN 功率晶体管不存在体二极管，因此，不会出现 Si MOSFET 体二极管的反向恢复问题。

2 谐振驱动技术

图 4 给出了谐振驱动 (Resonant Gate Driver, RGD) 电路拓扑, RGD 电路由 4 个辅助开关管 $S_1 \sim S_4$ 和一个谐振电感 L_r 组成。其中, S_1 和 S_3 采用 PMOSFET, S_2 和 S_4 采用 NMOSFET^[10-11], C_{iss} 为 Q 的等效输入电容, V_{DD} 为 RGD 电路的驱动电源。图 5 为 RGD 电路的主要工作时序, S_1 、 S_2 、 S_3 和 S_4 分别为四个辅助开关管的驱动信号, i_{Lr} 为流过谐振电感的电流, V_{gs} 为 Q 的栅源电压。工作原理如下。

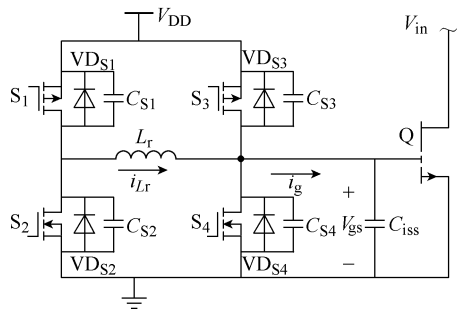


图 4 RGD 电路的结构

Fig.4 The structure of RGD circuit

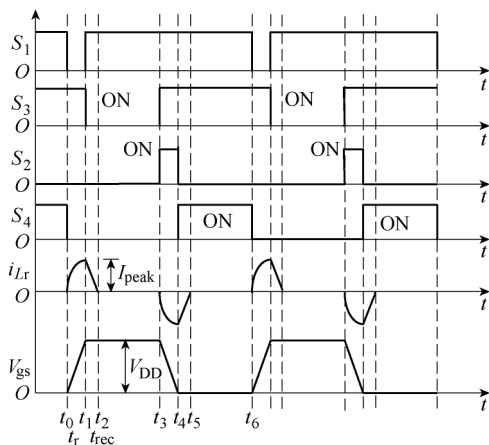


图 5 RGD 电路工作时序

Fig.5 RGD circuit working sequence diagram

(1) 开通过程。开通 S_1 , 谐振电感 L_r 与 C_{iss} 谐振给 C_{iss} 充电, 经过四分之一周期达到 V_{DD} 时, S_3 体二极管导通, 关断 S_1 , 电感储存能量经由 S_3 、 S_2 的体二极管回馈给电源, 开通 S_3 将栅源电压钳位在 V_{DD} 。

(2) 关断过程。开通 S_2 , 谐振电感 L_r 与 C_{iss} 谐振给 C_{iss} 放电, 经过四分之一周期降到 0 时, S_4 体二极管导通, 关断 S_2 , 电感储存能量经由 S_1 、 S_4 的体二极管回馈给电源, 开通 S_4 将栅源电压钳位在 0V。

通过对谐振驱动电路的工作原理分析, 得出谐振驱动电路的优点为:

(1) 可以为 GaN 器件提供可靠的驱动, 在 GaN 器件开通和关断时, 可以提供一个低阻抗钳位路径, 减小 V_{gs} 的振荡, 将 Q 的栅源电压钳位在高电平或低电平, 提供一个稳定的栅源电压, 同时提高了电路的抗干扰能力。

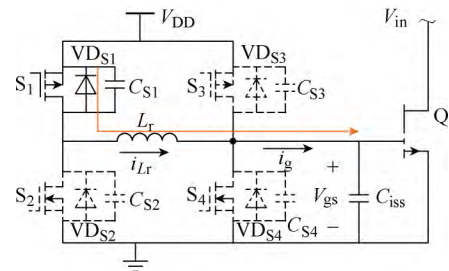
(2) 驱动电路中的辅助开关管均可以实现零电压软开关 (Zero Voltage Switching, ZVS), 减小辅助开关管的开关损耗。

(3) 谐振驱动电路的电感电流断续, 不会产生较多的环流损耗。而且谐振电感的值较小, 使得谐振电感的体积较小。

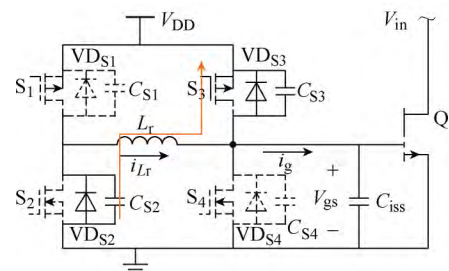
(4) 时序控制相对简单在保证功率开关管 Q 的栅源电压可靠钳位的情况下, 可以灵活控制辅助开关管的关断时刻。

RGD 电路的工作模式如图 6 所示。

工作模式 1 [t_0, t_1], 如图 6a 所示。 t_0 时刻, C_{S4} 两端的电压为零, S_4 零电压关断; C_{S1} 两端的电压为零, S_1 零电压开通, L_r 和 C_{iss} 开始谐振, 电感电流 i_{Lr} 增大, V_{DD} 通过 L_r 和 C_{iss} 谐振给 C_{iss} 充电, 充电路径为 $V_{DD} \rightarrow S_1 \rightarrow L_r \rightarrow V_{gs}$, V_{gs} 上升, 在谐振电感电流 i_{Lr} 经过四分之一一个谐振周期 t_r 后到达峰值 I_{peak}



(a) 工作模式 1: [t_0, t_1]



(b) 工作模式 2: [t_1, t_2]

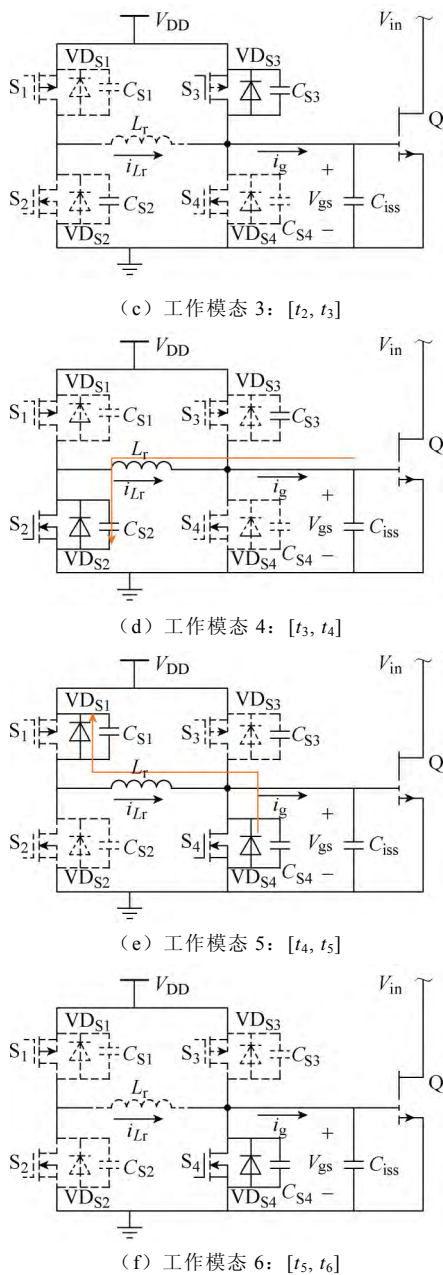


图6 RGD电路的工作模式

Fig.6 Working mode of RGD circuit

处, V_{gs} 达到最大值 V_{DD} 。 S_1 的导通时间必须大于等于 t_r 才能保证 Q 的开通, S_3 比 S_1 延时导通的时间大于等于 t_r 。 假设谐振电路的品质因数足够大, t_r 和 I_{peak} 的表达式为

$$t_r = \frac{\pi}{2\omega_0} = \frac{\pi}{2} \sqrt{C_{iss} L_r} \quad (1)$$

$$I_{peak} = \frac{V_{DD}}{Z_0} = V_{DD} \sqrt{\frac{C_{iss}}{L_r}} \quad (2)$$

式中, ω_0 为谐振电路的角频率; Z_0 为谐振电路的阻抗。

工作模式 2 [t_1, t_2], 如图 6b 所示。 t_1 时刻, $V_{gs} = V_{DD}$, Q 导通。 C_{S1} 两端电压为零, S_1 零电压关断。

S_3 的反并二极管 VD_{S3} 导通, 对 Q 的栅源电压进行钳位。 C_{S3} 两端电压为零, S_3 零电压开通。 此时通过一个低阻抗路径, 将 Q 的栅源电压钳位在 V_{DD} 。 谐振电感电流 i_{Lr} 沿着 $VD_{S2} \rightarrow L_r \rightarrow S_3 \rightarrow V_{DD}$ 形成回路, 开始线性减小, 经过时间 t_{rec} 后为 0。 此时将电感储存的能量反馈给驱动电源, 实现能量的回收利用, 减小损耗。 能量反馈时间 t_{rec} 的表达式为

$$t_{rec} = \frac{L_r I_{peak}}{V_{DD}} = \sqrt{C_{iss} L_r} \quad (3)$$

工作模式 3 [t_2, t_3], 如图 6c 所示。 t_2 时刻, 谐振电感电流 i_{Lr} 线性减小到 0, i_{Lr} 保持 0 不变, 此时仍保持 S_3 开通, 将 Q 的栅源电压 V_{gs} 钳位在 V_{DD} 。

工作模式 4 [t_3, t_4], 如图 6d 所示。 t_3 时刻, C_{S3} 两端的电压为零, S_3 零电压关断; C_{S2} 两端的电压为零, S_2 零电压开通。 此时 L_r 和 C_{iss} 开始谐振, 谐振电感电流 i_{Lr} 反向增大, V_{gs} 通过 L_r 和 C_{iss} 谐振给 C_{iss} 放电, 放电路径为 $V_{gs} \rightarrow L_r \rightarrow S_2$, V_{gs} 下降, 在 i_{Lr} 到达峰值处, V_{gs} 达到最小值 0。 放电所用时间与 t_r 相等, S_2 的导通时间必须大于等于 t_r 才能保证 Q 的关断, S_4 比 S_2 延时导通的时间大于等于 t_r 。

工作模式 5 [t_4, t_5], 如图 6e 所示。 t_4 时刻, V_{gs} 的值达到最小值 0, Q 关断。 C_{S2} 两端电压为零, S_2 零电压关断。 S_4 的反并联二极管 VD_{S4} 导通, 对 Q 的栅源电压进行钳位。 C_{S4} 两端电压为零, S_4 零电压开通, 提供了一个低阻抗路径, 将 Q 的栅源极电压钳位在低电平, 谐振电感电流 i_{Lr} 沿着 $S_4 \rightarrow L_r \rightarrow VD_{S1} \rightarrow V_{DD}$ 形成回路, i_{Lr} 开始线性减小, 此时将 L_r 储存的能量反馈给驱动电源, 实现能量的回收利用, 减小损耗。

工作模式 6 [t_5, t_6], 如图 6f 所示。 t_5 时刻, 谐振电感电流 i_{Lr} 线性减小到 0, 保持 0 不变, S_4 仍保持开通状态, 将 Q 的栅源电压 V_{gs} 钳位在低电平。

3 偏置电压的实现

上文已给出 GaN 晶体管的反向导通机制需要采取措施减小其较大的反向导通压降。 由基尔霍夫电压定律 (KVL) 可知, $V_{gd} = V_{gs} + V_{sd}$ 。 当反向导通时, $V_{gs} = 0$, 可通过减小 V_{gd} 来减小反向压降 V_{sd} , 而这有赖于生产工艺的提高, 不属于本文的研究工作, 因此 $V_{gd} = V_{gd(th)}$ 不变, 可增大 V_{gs} 的值来降低 V_{sd} , 即在 GaN 晶体管的栅极加一偏置电压以降低反向压降。

3.1 传统驱动偏置电压的实现

本文在同步 Buck 变换器中给同步续流管的驱

动信号加入一个偏置电压^[12]。图 7 给出了加载偏置电压驱动电路,其中 Driver 是 GaN 功率晶体管专用驱动器 UCC27611^[13],且 Driver 加入自举电路。 Q_1 为主功率管, Q_2 为同步管, S_3 、 S_4 为 N 沟道辅助开关, V_{DD} 为驱动电源, 二极管 VD_b 和 C_b 组成 Q_1 的自举电路。

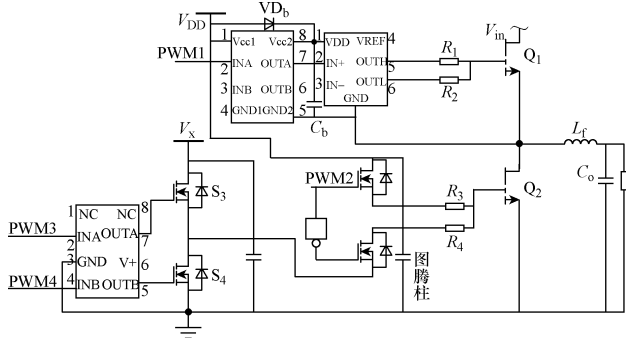


图 7 加载偏置电压的电路

Fig.7 Circuit diagram of loading bias voltage

图 8 为加载偏置电压的时序图。图 8 中 PWM1 是 Driver 的输入信号, PWM2 是图腾柱的驱动信号, PWM3 和 PWM4 分别是辅助开关 S_3 和 S_4 的驱动信号, V_{gs1} 和 V_{gs2} 分别为 Q_1 和 Q_2 的栅源电压, V_x 是加入的偏置电压。

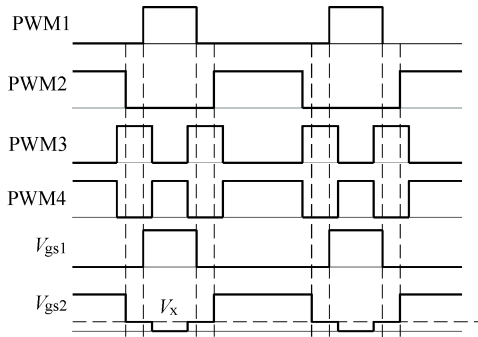


图 8 加载偏置电压的时序图

Fig.8 Time sequence diagram of loading bias voltage

3.2 谐振驱动方式下偏置电压的实现

谐振驱动方式电路如图 9 所示。主管采用谐振驱动方式, 四路 PWM 驱动信号通过四通道数字隔离器 ISO 7440^[14]推送给谐振网络辅助开关管的驱动芯片 89412^[15], 其输出 A 端带反相功能, 辅助开关管 S_1 、 S_3 为 PMOS, 当驱动信号为低电平时, 驱动芯片 89412 输出 A 端将其反相变为高电平, 这样 S_1 、 S_3 保持为关断状态, 对主功率开关管起保护作用。

由于谐振驱动方式下, 在主功率管关断的过程中会被辅助开关管 S_4 的体二极管钳位到负值, 与所加的偏置电压相抵消, 使其失去了意义, 所以续流管采用图腾柱结构作为其驱动电路。

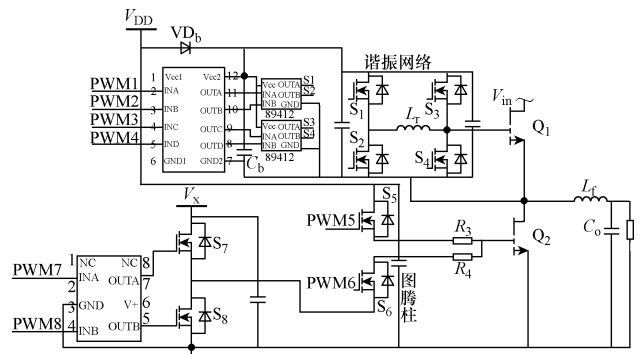


图 9 谐振驱动方式电路

Fig.9 Circuit diagram of resonant driving mode

图 10 为谐振驱动方式下工作时序图。其中, PWM1、PWM2、PWM3、PWM4 分别是谐振网络辅助开关管 S_1 、 S_2 、 S_3 、 S_4 的驱动信号, PWM5 为续流管开通(图腾柱辅助开关管 S_5)的驱动信号, PWM6 为续流管关断(图腾柱辅助开关管 S_6)的驱动信号, PWM7 为加载偏置电压网络 S_7 的驱动信号。经实验测得, 在小于阈值电压的情况下, 给续流管加一偏置电压并没有漏电流, 并且由传统驱动下的实验波形可知, 续流管在偏置电压基础上的振荡并未造成两管的直通, 所以为了简便, 让偏置电压加载网络中的辅助开关管 S_7 常开即在整个周期加载偏置电压。 V_{gs1} 和 V_{gs2} 分别为 Q_1 和 Q_2 的栅源电压。

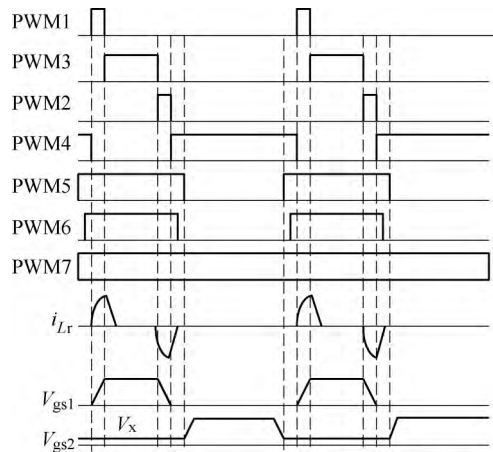


图 10 谐振驱动方式下工作时序图

Fig.10 Working sequence diagram under resonant driving mode

3.2 节与 3.1 节的不同之处在于主开关管 Q_1 采用谐振驱动方式, 开通 S_1 经过四分之一谐振周期, 主开关管 Q_1 开通, 开通 S_3 、关闭 S_1 , 使其钳位在 V_{DD} ; 开通 S_2 经过四分之一谐振周期, Q_1 关断, 开通 S_4 、关闭 S_2 , 使其钳位在 $0V$; 经过死区后开通 S_5 , 续流管 Q_2 开通, 开通 S_6 、关断 S_5 , Q_2 关断,

而整个周期都加载偏置电压。从实验结果可明显看出在谐振驱动方式下，栅源电压并无较大跌落，振荡减小，增加了驱动的可靠性。

4 实验结果

本文制作了一台以传统驱动芯片 UCC27611 为 GaN 晶体管驱动器的同步 Buck 变换器，以及一台主管为谐振驱动，续流管为搭建的图腾柱驱动方式的同步 Buck 作对比^[16-18]。变换器指标为输入电压 $V_{in}=12V$ ，输出电压 $V_o=2.5V$ ，输出电流 $I_o=15A$ ；驱动电压 $V_{DD}=5V$ ；主功率开关管 Q_1 、 Q_2 型号为 EPC2015C，输出滤波电感 $L_o=0.33\mu H$ ；驱动电源 $V_{DD}=5V$ ，其中谐振驱动方式下，辅助开关管 S_1 、 S_2 、 S_3 和 S_4 的型号分别是 ISLML9303PBF、NTR4501N、FDN360P 和 FDN372S；谐振电感为 $0.22\mu H$ 。

4.1 谐振驱动电路的实验结果

谐振驱动方式下的驱动波形如图 11 所示。当 S_1 开通后，经过四分之一谐振周期，主功率管 Q_1 栅源电压达到 V_{DD} ，因为受到 S_3 体二极管钳位，其电压值出现一尖峰，此后 S_3 导通将其钳位在 V_{DD} ，关断过程类似。

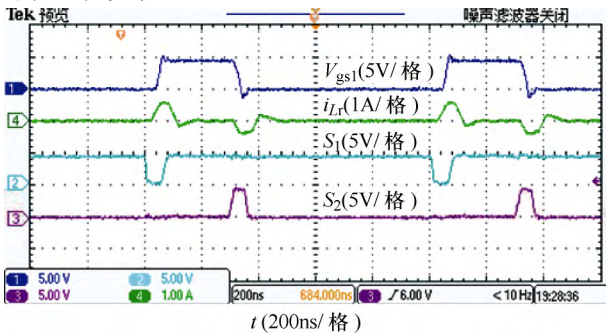


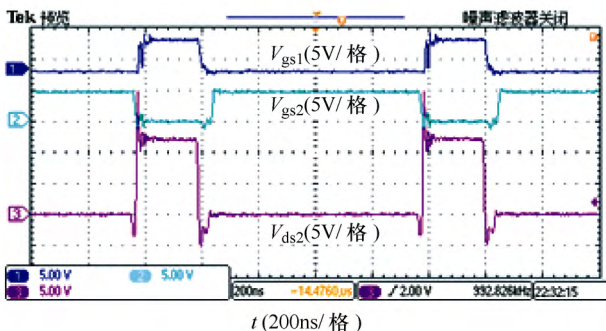
图 11 谐振驱动方式下的驱动波形

Fig.11 Driving waveforms under resonant driving mode

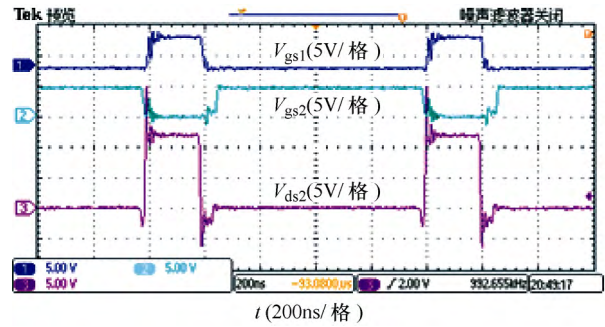
4.2 同步 Buck 变换器的实验波形

4.2.1 传统驱动方式下的实验波形

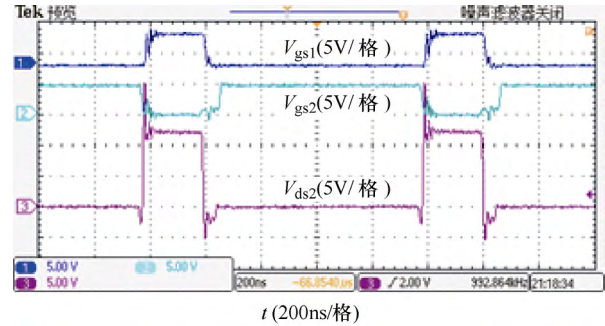
在传统驱动方式下的不同偏置的实验波形如图 12 所示， V_{ds2} 为续流管漏源电压。



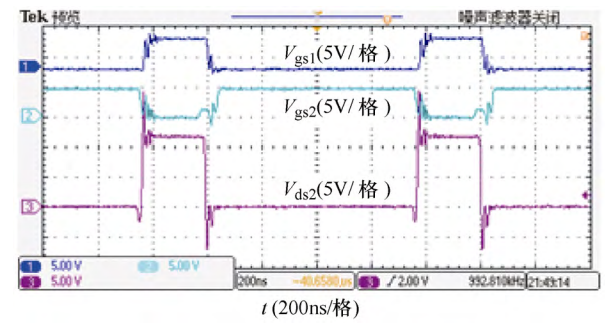
(a) 未加偏置



(b) $V_x=0.75V$



(c) $V_x=1V$



(d) $V_x=1.25V$

图 12 不同 V_x 的实验波形

Fig.12 Experimental waveforms of different V_x

由图 12 可以看出：未加偏置电压时，其反向压降约为 $3.75V$ ；加载 $0.75V$ 偏置电压时，反向压降约为 $3V$ ；加载 $1V$ 时降约为 $2.75V$ ；加载 $1.25V$ 时降为 $2.5V$ 。加载偏置电压有效降低了 GaN 功率晶体管的反向导通压降，但主管栅源电压在开通时跌落程度较大，振荡严重，且续流管漏源振荡峰值较大，约为 $20V$ 。

图 13 给出了传统驱动方式下在不同 V_x 值下的效率以及未加偏置时的效率对比。可推测此组实验该续流管的阈值电压在 $1V$ 左右，在 $V_x < V_{GS(th)}$ 的前提下，增大 V_x 可以减小反向压降，提高效率，但是 V_x 增加到接近阈值电压时，续流管会不同程度地开启，造成一定的漏电流，从而使损耗增加。

由图 13 给出传统驱动效率曲线对比， V_x 在 $0.86V$ 时效率较好，与未加偏置相比，效率普遍提高 1% 以上；在输出电流为 $8A$ 时提高的效率百分点

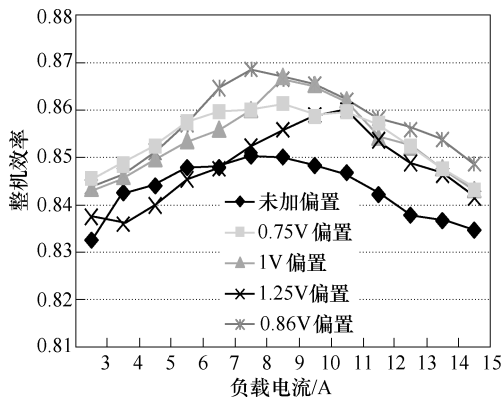


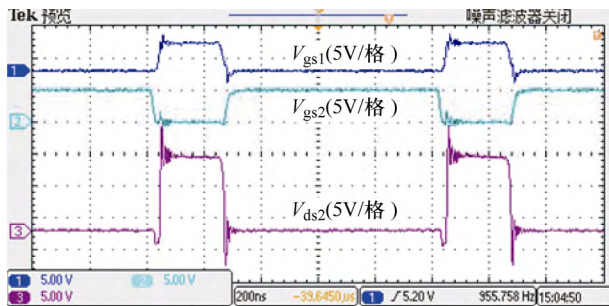
图 13 传统驱动效率曲线对比

Fig.13 Comparison of traditional drive efficiency curve 最大, 为 1.4%。

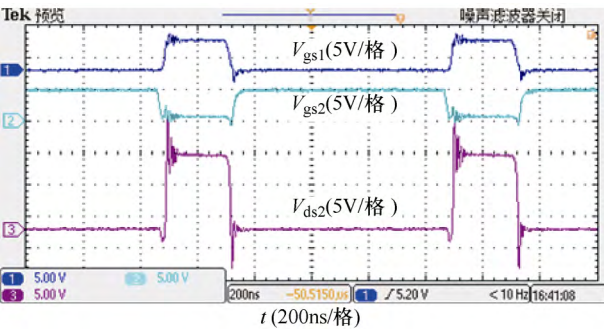
4.2.2 谐振驱动方式下的实验波形

在谐振驱动方式下不同偏置的实验波形如图 14 所示。

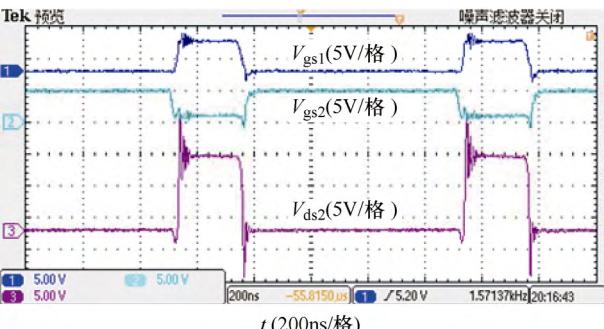
从实验波形可以看出, 主管栅源电压振荡明显改善, 提高了对 GaN 晶体管的驱动可靠性, 主管开



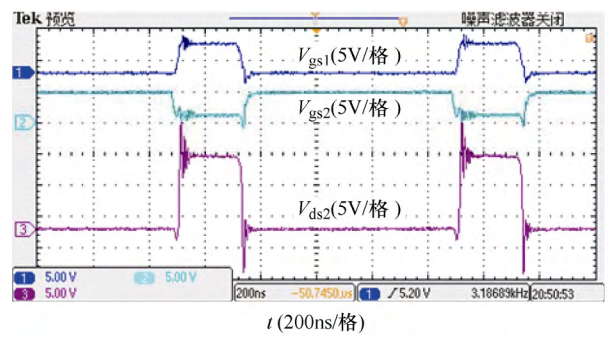
(a) 未加偏置



(b) $V_x=0.75V$



(c) $V_x=1V$



(d) $V_x=1.25V$

图 14 不同 V_x 的实验波形

Fig.14 Experimental waveforms of different V_x

通后, 栅源电压被有效钳位在驱动电压 V_{DD} 。续流管漏源振荡尖峰减小了约 3V。

图 15 给出了谐振驱动方式下在不同 V_x 值下的效率以及未加偏置时的效率对比。可推测此组实验该续流管的阈值电压 0.75V 左右。在 $V_x < V_{GS(th)}$ 的前提下, 增大 V_x 可以减小反向压降, 提高效率, 但是 V_x 增加到接近阈值电压时, 续流管会不同程度地开启, 造成一定的漏电流, 从而使损耗增加。

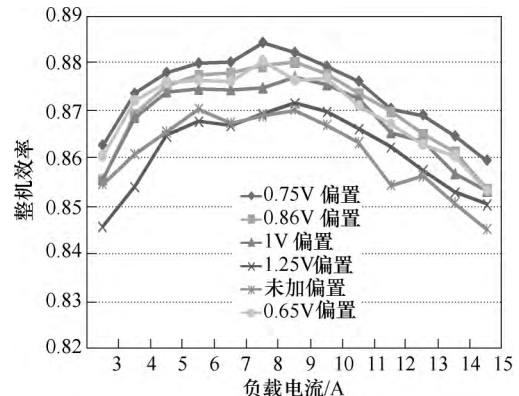


图 15 谐振驱动效率曲线对比

Fig.15 Comparison of resonant driving efficiency curves

由图 15 给出的效率曲线可见, V_x 在 0.75V 时效率较好, 与未加偏置相比, 效率普遍提高 1% 以上。

5 结论

本文制作了两台同步 Buck 样机, 一台采用传统集成芯片驱动, 另一台采用谐振驱动技术。两者都验证了在小于阈值电压的情况下加载偏置电压可减小反向压降、提高效率, 大于阈值电压会因漏电流的影响增加损耗、降低效率。而谐振驱动方式下栅源电压的振荡得到了很好的改善, 同时降低了漏源振荡的尖峰。

参考文献

[1] Colino S L, Beach R A. Fundamentals of gallium

- nitride power transistors[R]. Application Note: Efficient Power Conversion Corporation, 2010.
- [2] 巴腾飞, 李艳, 梁美, 等. 寄生参数对 SIC MOSFET 栅源极电压影响的研究[J]. 电工技术学报, 2016, 31(13): 64-73.
Ba Tengfei, Li Yan, Liang Mei, et al. Influence of parasitic parameters on gate voltage of SIC MOSFET gate[J]. Transactions of China Electrotechnical Society, 2016, 31(13): 64-73.
- [3] EPC2015C 器件手册[Z]. Efficient Power Conversion Corporation, 2016.
- [4] 孙彤. 氮化镓功率晶体管应用技术研究[D]. 南京: 南京航空航天大学, 2015.
- [5] IRF8734 器件手册[Z]. International Rectifier, 2008.
- [6] 赵勇生, 程哲, 张韵, 等. 具有高阈值电压和超低栅漏的 400V 常关型槽栅 AlGa_N/Ga_N 金属氧化物半导体高电子迁移率晶体管[J]. 电工技术学报, 2018, 33(17): 1472-1477.
Zhao Yongsheng, Cheng Zhe, Zhang Yun, et al. 400V normally closed gate type AlGa_N/Ga_N MOS high electron mobility transistor with high threshold voltage and ultra-low gate leakage[J]. Transactions of China Electrotechnical Society, 2018, 33(17): 1472-1477.
- [7] 任小永, 季澍, 穆明凯, 等. 氮化镓晶体管三电平驱动技术[J]. 电工技术学报, 2013, 28(5): 202-207.
Ren Xiaoyong, Ji Shu, Mu Mingkai, et al. Gallium nitride transistor three level drive technology[J]. Transactions of China Electrotechnical Society, 2013, 28(5): 202-207.
- [8] Ren Xiaoyong, David Reusch, Ji Shu, et al. Three-level driving method for GAN power transistor in synchronous Buck converter[C]//2012 IEEE Energy Conversion Congress and Exposition (ECCE), Raleigh, NC, USA, 2012: 2949-2953.
- [9] Sun Tong, Ren Xiaoyong, Dang Hao, et al. Three-level driving method for GaN transistor with improved efficiency and reliability within whole load range[C]//IEEE Applied Power Electronics Conference and Exposition-APEC, Fort Worth, TX, USA, 2014: 2569-2573.
- [10] Long Yu, Zhang Weimin, Costinett D, et al. A high-frequency resonant gate driver for enhancement-mode GaN power devices[C]//IEEE Applied Power Electronics Conference and Exposition (APEC), Charlotte, NC, USA, 2015: 1961-1965.
- [11] Chen Yuhui, Lee F C, Amoroso L, et al. A resonant MOSFET gate driver with efficient energy recovery[J]. IEEE Transactions on Power Electronics, 2004, 19(2): 470-477.
- [12] 闫琪, 李艳, 王璐, 等. 基于 GaN 器件的双 Buck 逆变器共模与损耗[J]. 电工技术学报, 2017, 32(20): 133-141.
Yan Qi, Li Yan, Wang Lu, et al. Common mode and loss of dual Buck inverter based on GaN device[J]. Transactions of China Electrotechnical Society, 2017, 32(20): 133-141.
- [13] UCC 27611. 器件手册[Z]. Texas Instruments, 2015.
- [14] ISO 7440. 器件手册[Z]. Texas Instruments, 2016.
- [15] 89412. 器件手册[Z]. Intersil, 2015.
- [16] 李哲, 李颖晖, 吴辰, 等. 电流反馈型 Buck 变换器分岔动力学分析及稳定性控制[J]. 电力系统保护与控制, 2016, 44(18): 54-60.
Li Zhe, Li Yinghui, Wu Chen, et al. Bifurcation dynamics analysis and stability control of current feedback Buck converters[J]. Power System Protection and Control, 2016, 44(18): 54-60.
- [17] 姬伟超, 殷时蓉, 刘朝涛, 等. 基于 Buck-Boost 拓扑的新量子遗传算法在 MPPT 技术中的应用[J]. 电力系统保护与控制, 2016, 44(1): 92-96.
Ji Weichao, Yin Shirong, Liu Zhaotao, et al. Application of new quantum genetic algorithm based on Buck-Boost topology in MPPT technology[J]. Power System Protection and Control, 2016, 44(1): 92-96.
- [18] 李瑞生, 徐军, 翟登辉, 等. 三电平 DC/DC 电源转换技术研究[J]. 电力系统保护与控制, 2017, 45(11): 73-80.
Li Ruisheng, Xu Jun, Zhai Denghui, et al. Research on three level DC/DC power conversion technology[J]. Power System Protection and Control, 2017, 45(11): 73-80.

作者简介

赵清林 男, 1969 年生, 博士, 教授, 研究方向为高频功率变换及软开关技术。

E-mail: powerzql@ysu.edu.cn (通信作者)

崔少威 男, 1990 年生, 硕士, 研究方向为新型 GaN 器件及高频功率变换器。

E-mail: 1096226744@qq.com

(编辑 陈 诚)