


单板电源设计之

线性电源

主讲人: **Katter**



目录

第一部分：开关电源基本介绍

第二部分：线性电源

第三部分：DC-DC变换器

第四部分：反激式开关电源

第五部分：开关电源环路控制

线性电源

线性电源的原理

线性电源和开关电源

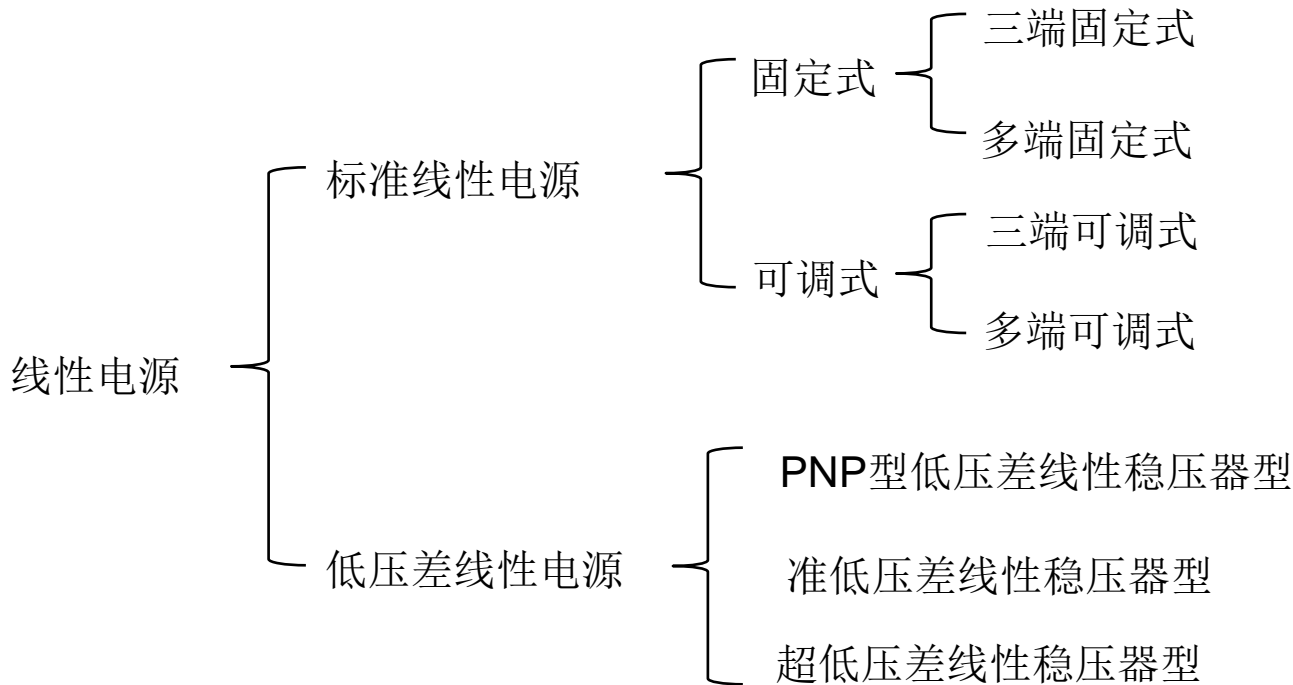
LDO的重要参数

LDO使用注意事项



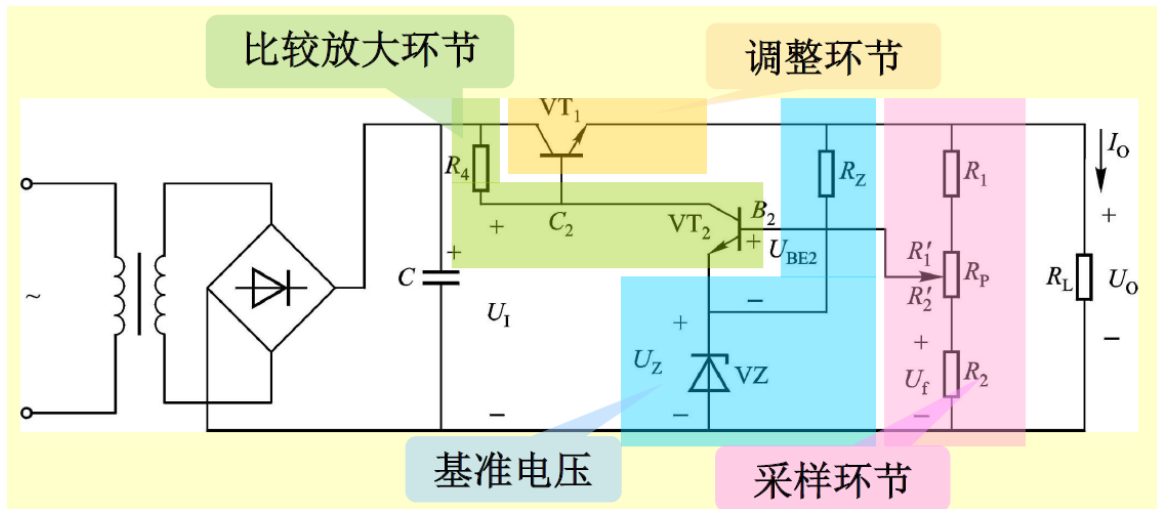
□ 线性电源的分类

线性电源通常包括调整管、比较放大部分、反馈采样部分及基准电压部分。形式上分为可调和固定，原理上主要有串联型和并联型两种类型。



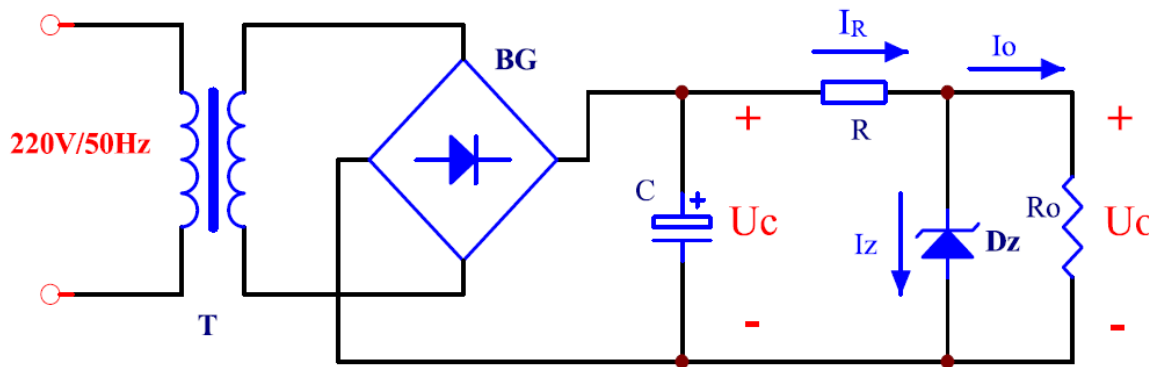
□ 串联式线性电源

串联式电源：它利用有源器件导通电阻的可变性将输入电压降至设定的输出电压。有源器件一般是晶体管，MOS管，工作在线性放大区。就是我们所说的LDO，基本都是用在降压电路中。



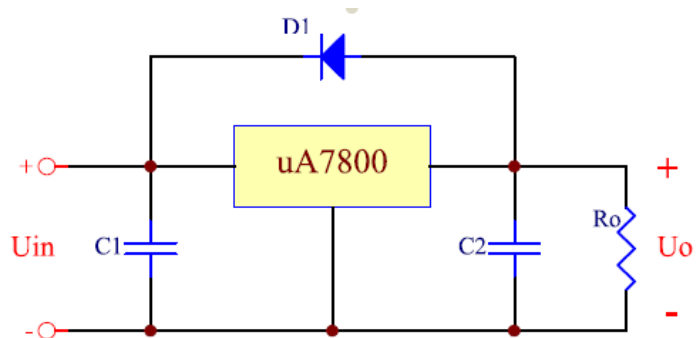
□ 并联式线性电源

基准电压源：基准电压源属于线性电源中的并联式电源。它的电压调整单元与负载并联，与负载并联的稳压管分流负载电流，是输入电压或负载电流变化时，保持负载电压的稳定。



□ 集成稳压电路

集成稳压电源目前在单板设计中比较广泛，具有接线简单，价格低廉，输出电压种类多等特点。集成稳压器一般有三个引脚：输入，输出，GND，芯片内部有过热，过流等保护电路。



C1: 输入去耦电容，用于消除输入端电压噪声

C2: 输出端去耦电容，用于消除输出端电压噪声和稳压

D1: 保护二极管，提供C2的放电通路



□ 线性电源的特点

优点

- 输出电压的精度较高
- 输出电压纹波低，几 μV 甚至更低
- 没有开关的跳变EMI比较小
- 线路结构简单
- 动态响应快，稳压性能好

缺点

- 损耗大，效率低
- 只能实现降压
- 散热器的体积大，重量大
- 输入输出电压范围适应性差



□ 线性电源VS开关电源

表1. 线性电源和开关电源的比较（典型值）

规格	线性电源	开关电源
线路调整率	0.02%–0.05%	0.05%–0.1%
负载调整率	0.02%–0.1%	0.1%–1.0%
输出纹波	0.5 mV–2 mV RMS	10 mV–100 mV _{P-P}
输入电压范围	± 10%	± 20%
效率	40%–55%	60%–95%
功率密度	0.5 W/cu. in.	2W–10W/cu. in.
瞬态恢复	50 μs	300 μs
保持时间	2 ms	34 ms

□ Dropout Voltage

LDO的压差可以理解为维持功率调整管处在线性放大区的工作时，输入与输出之间的电压降，器件能正常工作必须满足：

$$(V_{in} - V_{out}) > V_{dropout}$$

$V_{(dropout)}$	Dropout voltage	$V_{(dropout)} = V_{IN} - V_{OUT}, I_{OUT} = 80 \text{ mA}$	180	240	mV	
		$V_{IN} - V_{OUT}, I_{OUT} = 150 \text{ mA}$	300	450		
		$V_{IN} = 3 \text{ V}, V_{(dropout)} = V_{IN} - V_{OUT}, I_O = 5 \text{ mA}$	12	27.5		58
		$V_{IN} = 3 \text{ V}, V_{(dropout)} = V_{IN} - V_{OUT}, I_O = 30 \text{ mA}$	44	80		145

TPS7A66S数据手册

注意：

1. 最小压降和负载电流有关
2. 最小压降主要由功率调整管的 R_{dson} 决定



□ Line regulation

线性调整率（Line Regulation）是指在某负载电流的条件下，当输入电压变化时，对应输出电压的变化量。线性调整率越小，输入电压对输出电压的影响越小，LDO的性能越优越。

ΔV_{OUT}	Line regulation	$V_{IN} = (V_{OUT(NOM)} + 0.3 \text{ V}) \text{ to } 6.0 \text{ V},$ $I_{OUT} = 1 \text{ mA}$	0.03	%/V
------------------	-----------------	--	------	-----

$$\Delta U_{out} = \frac{U1 - U_o}{U_o}$$

其中：

1. U_o 是LDO输出标称电压值
2. $U1$ 是 V_{IN} 从最小到最大变化过程中，偏离 U_o 最大的电压值



□ Load regulation

负载调整率（Load Regulation）是指在某输入电压的条件下，当负载电流变化时，对应输出电压的变化量。负载电流增大，输出电压将减小，负载电流减小，输出电压将增大。负载调整率越小，负载变化对输出端的影响越小，LDO的性能越优异。

ΔV_{OUT}	Load regulation	$I_{OUT} = 1 \text{ mA to } 300 \text{ mA}$ (DQN, YCK packages)	13	mV
		$I_{OUT} = 1 \text{ mA to } 300 \text{ mA}$ (DBV package)	19	

$$\Delta U_{out} = \frac{U_1 - U_0}{U_0}$$

其中：

1. U_0 是输入电压为某一电压时的输出电压
2. U_1 是负载电流从最小到最大变化过程中，偏离 U_0 最大的电压值



□ PSRR

PSRR（Power Supply Rejection Ratio）电源纹波抑制比，低压差线性稳压器的输入源往往存在许多干扰信号。PSRR反映了低压差线性稳压器对于这些干扰信号的抑制能力。PSRR越大，表明输出电压越不受输入电压波动的影响。

PSRR	Power-supply rejection ratio	$I_{OUT} = 20 \text{ mA},$ $V_{IN} = V_{OUT} + 1.0 \text{ V}$	f = 100 Hz	95	dB
			f = 1 kHz	95	
			f = 10 kHz	75	
			f = 100 kHz	75	
			f = 1 MHz	45	
		$I_{OUT} = 300 \text{ mA},$ $V_{IN} = V_{OUT} + 1.0 \text{ V}$	f = 100 Hz	65	
			f = 1 kHz	92	
			f = 10 kHz	75	
			f = 100 kHz	60	
			f = 1 MHz	40	

$$PSRR(dB) = 20 \log_{10} \left| \frac{\Delta U_{\text{supply}}}{\Delta U_{\text{OUT}}} \right| = 20 \log_{10} \frac{U_{\text{ripple}_{in}}}{U_{\text{ripple}_{out}}}$$

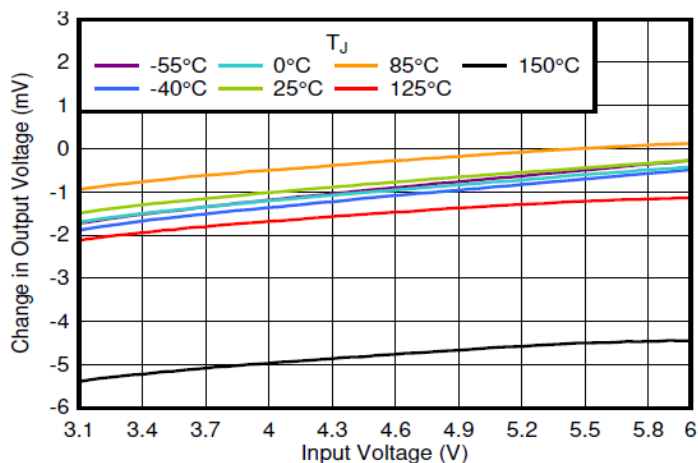
其中：

1. ΔU_{supply} 代表放大器电源的变化量
2. ΔU_{out} 代表输出电源的变化量

□ TPS7A20数据手册——线性调整率

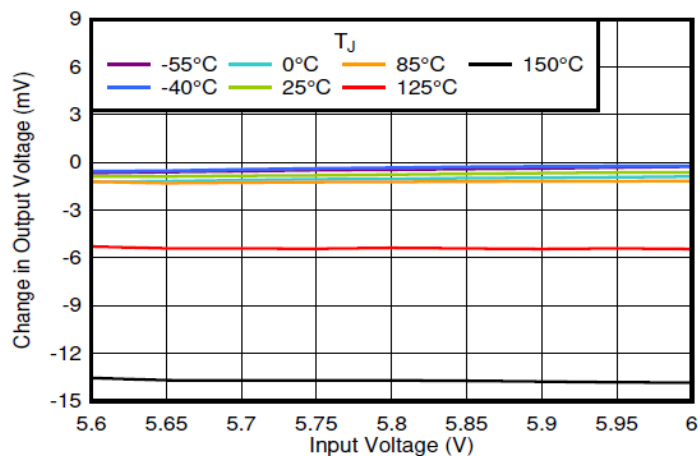
6.7 Typical Characteristics

$V_{IN} = V_{OUT(NOM)} + 0.3\text{ V}$ or 1.6 V (whichever is greater), $V_{OUT} = 2.8\text{ V}$, $I_{OUT} = 1\text{ mA}$, $C_{IN} = 1\text{ }\mu\text{F}$, $C_{OUT} = 1\text{ }\mu\text{F}$, and $T_A = 25^\circ\text{C}$ (unless otherwise noted)



$V_{EN} = 1\text{ V}$, DQN and YCK packages

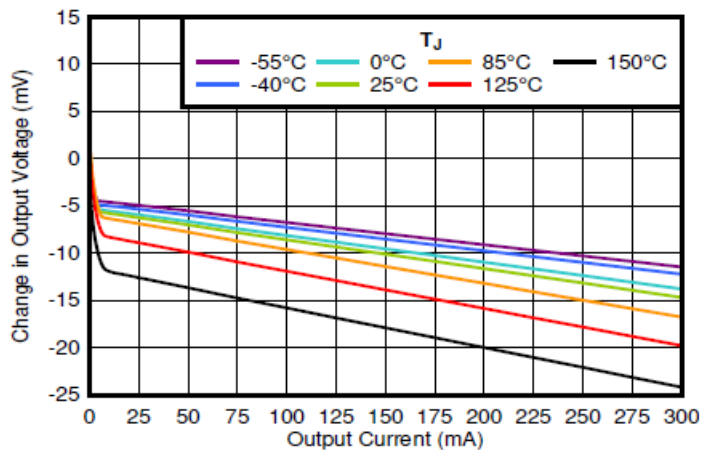
图 6-1. Line Regulation vs V_{IN}



$V_{OUT} = 5.5\text{ V}$, $V_{EN} = 1\text{ V}$, DQN and YCK packages

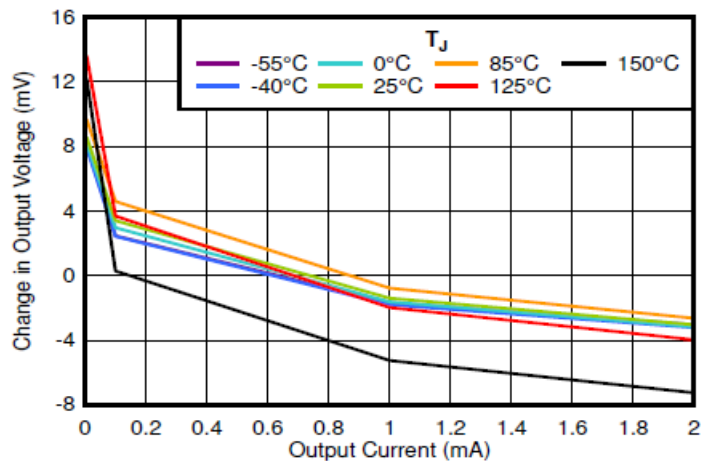
图 6-2. Line Regulation vs V_{IN}

□ TPS7A20数据手册——负载调整率



$V_{IN} = 3.1\text{ V}$, $V_{EN} = 1\text{ V}$, DQN and YCK packages

图 6-5. Load Regulation vs I_{OUT}



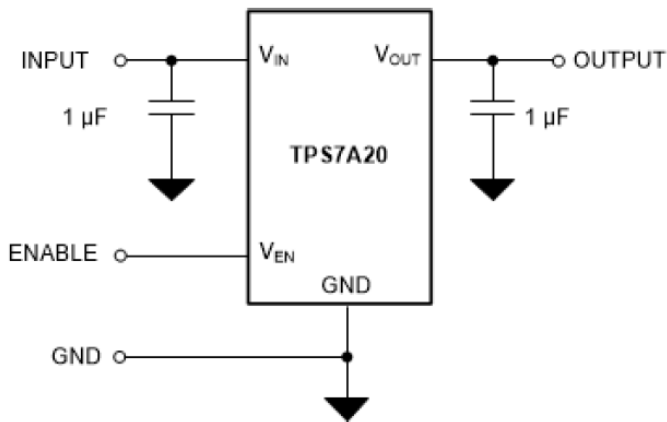
$V_{IN} = 3.1\text{ V}$, $V_{EN} = 1\text{ V}$, DQN and YCK packages

图 6-6. Load Regulation vs I_{OUT}

效率 and 损耗

$$\eta = \frac{U_{out} \times I_{out}}{U_{in} \times I_{in}} \approx \frac{U_{out}}{U_{in}}$$

$$P_d = (V_{in} - V_{out}) \times I$$



输入电压: 5V

输出电压: 4.9V

效率: 98%

LDO的效率真高!

输入电压: 5V

输出电压: 0.9V

输出电流: 1A

效率: 18%

LDO的损耗4.1W!

LDO使用时需要注意散热!

□ 温升计算

项目实例：STM32开发板使用USB5V供电，IO口的电源为3.3V，选用TPS7A20-3.3V的LDO作为电源。芯片在工作时3.3V电源消耗的电流为200mA，计算该LDO在室温25°C下的温升。

6.4 Thermal Information

THERMAL METRIC ⁽¹⁾		TPS7A20			UNIT
		DBV (SOT-23)	DQN (X2SON)	YCK (DSBGA)	
		5 PINS	4 PINS	4 PINS	
R _{θJA}	Junction-to-ambient thermal resistance	187.1	166.1	TBD	°C/W
R _{θJC(top)}	Junction-to-case (top) thermal resistance	85.5	103.6	TBD	°C/W
R _{θJB}	Junction-to-board thermal resistance	54.4	110.6	TBD	°C/W
ψ _{JT}	Junction-to-top characterization parameter	27.1	3.0	TBD	°C/W
ψ _{JB}	Junction-to-board characterization parameter	54.1	103.3	TBD	°C/W
R _{θJC(bot)}	Junction-to-case (bottom) thermal resistance	N/A	98.8	TBD	°C/W

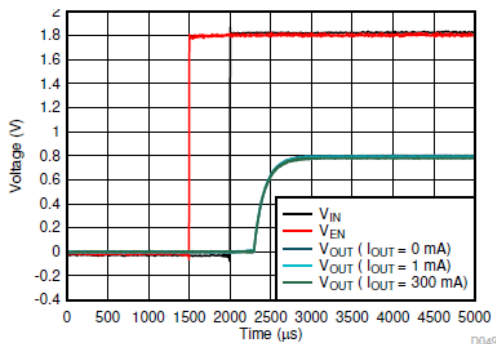
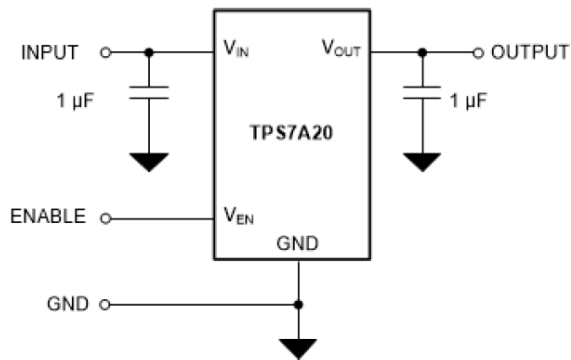
(1) For more information about traditional and new thermal metrics, see the [Semiconductor and IC Package Thermal Metrics](#) application report.

$$T_J = T_A + P_d \times R_{\theta JA}$$

$$T_J = 25 + 1.7 * 0.2 * 187.1 = 63.641^\circ\text{C}$$

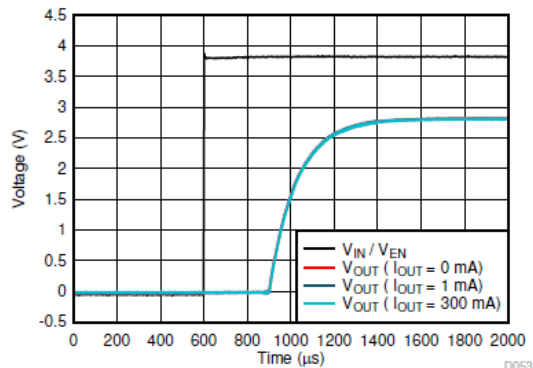
$$T_J = 45 + 1.7 * 0.2 * 187.1 = 83.641^\circ\text{C}$$

□ 时序设计



$V_{OUT} = 0.8\text{ V}$, $V_{IN} = 0\text{ V to } 1.8\text{ V}$, $V_{EN} = 0\text{ V to } 1.8\text{ V}$, V_{EN} rises 500 μs ahead of V_{IN} , V_{IN} and V_{EN} slew rate = 1 V/ μs

图 6-75. Startup



$V_{IN} = 0\text{ V to } 3.8\text{ V}$, $V_{EN} = 0\text{ V to } 3.8\text{ V}$, $V_{EN} = V_{IN}$, V_{IN} and slew rate = 1 V/ μs

图 6-79. Startup

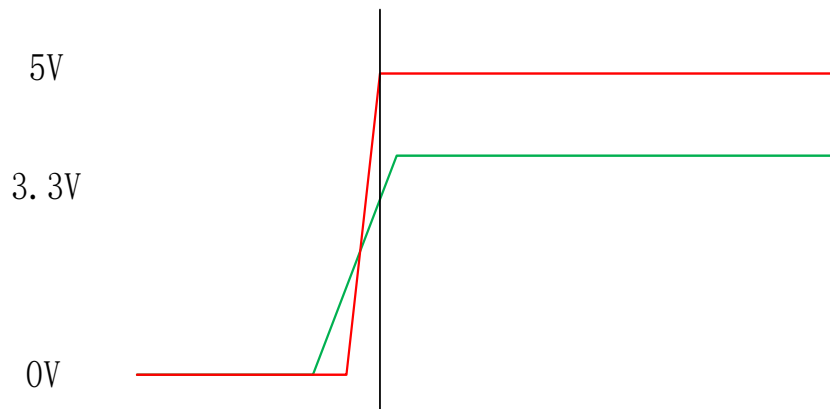
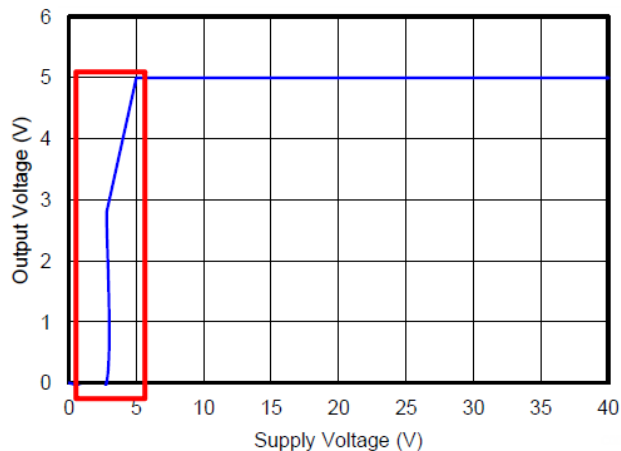
方案1: EN管脚使用RC阻容延时控制上电时序

方案2: 使用MCU的IO管脚控制EN管脚使能的时间

□ 时序设计

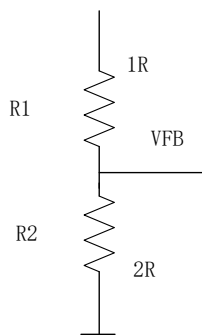
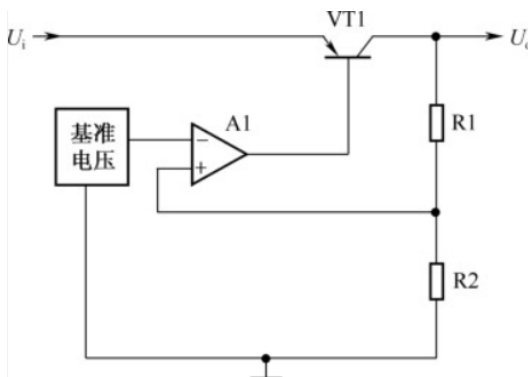
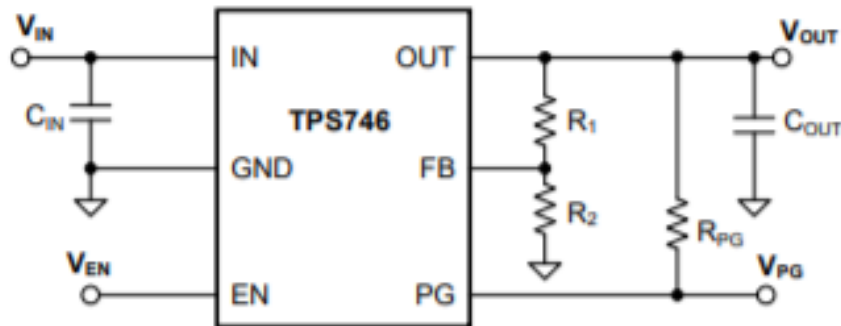
设计目标：5V电压比3.3V电压晚上电，使用TPS7A66供电

实际情况：在红色区域内，输入电压不足5V，输出电压开始就输出，如果4V电源芯片就有效，在4V~5V范围内存在时序设计的盲区。

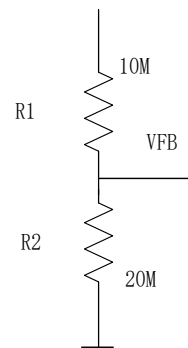


□ FB反馈电阻

典型应用



太小，功耗大



太大，驱动电流小

反馈电阻参与环路控制