

<http://www.phei.com.cn>

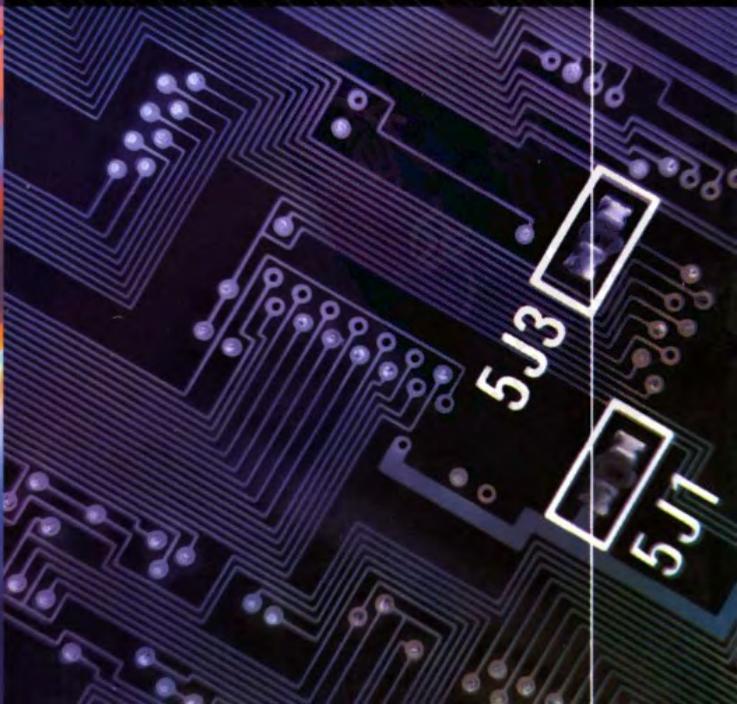
 实例讲解系列

Altium Designer 6.0 原理图 与PCB设计

◎ 零点工作室 编 著
◎ 张 睿



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY





实例讲解系列

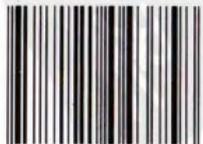
Protel 99 SE原理图与PCB设计

Protel DXP 2004 SP2原理图与PCB设计

Altium Designer 6.0原理图与PCB设计



ISBN 978-7-121-04375-8



9 787121 043758 >

定价：48.00 元



责任编辑：张 剑

封面设计：徐海燕

本书贴有激光防伪标志，凡没有防伪标志者，属盗版图书。

实例讲解系列

Altium Designer 6.0 原理图 与 PCB 设计

零点工作室 张睿 编著

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING



内 容 简 介

Altium Designer 6.0 是 Altium 公司推出的 Protel 系列电路设计自动化软件的最新高端版本, 是业界唯一的完整的板级设计解决方案。本书全面、系统地介绍了 Altium Designer 6.0 的特色设计环境, 采用丰富的实例, 重点讲解了电路原理图、印制电路板的基本设计方法和实用操作, 同时对混合信号电路仿真及信号完整性分析也进行了较为详细的讨论, 以满足读者实际的应用需求。通过对本书的学习与实践, 相信读者能够逐步掌握 Altium Designer 6.0 的精髓与技巧, 以最有效的方式完成高质量的电子产品开发。

本书讲解深入浅出, 非常适合从事电路设计工作的技术人员和电路设计爱好者自学使用, 也适合相关专业的在校学生学习使用, 是一本即学即用型参考书。

未经许可, 不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有, 侵权必究。

图书在版编目 (CIP) 数据

Altium Designer 6.0 原理图与 PCB 设计/张睿编著. —北京: 电子工业出版社, 2007. 6
(实例讲解系列)

ISBN 978-7-121-04375-8

I. A… II. 张… III. 印刷电路—计算机辅助设计—应用软件, Altium Designer 6.0 IV. TN410.2

中国版本图书馆 CIP 数据核字 (2007) 第 067558 号

责任编辑: 张 剑 特约编辑: 张祖凤

印 刷: 北京市顺义兴华印刷厂

装 订: 三河市双峰印刷装订有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1 092 1/16 印张: 28.5 字数: 730 千字

印 次: 2007 年 6 月第 1 次印刷

印 数: 5 000 册 定价: 48.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线: (010) 88258888。



前 言

内容和特点

2005 年年底, Altium 公司推出了 Protel 系列电子设计软件的最新高端产品——Altium Designer 6.0。除了全面继承包括 Protel 99SE、Protel DXP2004 在内的先前一系列版本的功能和优点以外, Altium Designer 6.0 中还增加了大量新功能和改进功能, 如原理图中的智能粘贴、参数层级化设计、PCB 编辑环境中的“Board Insight”系统、智能交互式布线、板卡的可反转编辑、差分对支持等, 以帮助设计者在更短的时间周期内成功设计并制造出更加智能、更低成本的电子产品。

作为目前业内最具有独特性和创新性的电子产品开发系统, Altium Designer 6.0 改变了以往传统的开发方式, 统一了与电子产品开发相关的不同设计规程, 将所有的技术与功能完美地融合在一起, 所提供的设计流程效率是传统的点式工具开发技术所无法比拟的。虽然功能繁多, 但是操作方式却更加简便灵活, 不论是经验丰富的高级电子设计师, 还是未出校门的大学生、研究生, 都可以通过学习和必要的练习, 在短时间内了解并掌握 Altium Designer 6.0 的设计精髓和技巧, 从而在实践中更有效地完成理想的产品设计。

本书从实用角度出发, 重点讲解了 Altium Designer 6.0 系统中电路原理图设计及 PCB 设计的基本操作和使用技巧, 同时兼顾了电路仿真、信号完整性分析及软件的最新功能介绍, 结构严谨, 内容翔实。

全书共包括 12 章, 各章的主要内容如下:

- 第 1 章 认识 Altium Designer 6.0
- 第 2 章 界面管理
- 第 3 章 电路原理图设计基础
- 第 4 章 原理图的高级编辑与设计
- 第 5 章 原理图元器件库管理
- 第 6 章 项目编译与报表输出
- 第 7 章 电路仿真
- 第 8 章 印制电路板设计初步
- 第 9 章 印制电路板设计进阶
- 第 10 章 印制电路板元器件库管理
- 第 11 章 印制电路板的输出
- 第 12 章 信号完整性分析

在本书的每一章中, 均结合实例进行讲解, 针对性强, 分析透彻, 突出了本书以实例为中心的特点。而且从实用角度出发, 在介绍了各设计环境的基本界面、基本组成和常用设计工具的基础上, 对于常用参数的必要设置也进行了较为详细的介绍。因为对于一个电路设计者来说, 仅仅掌握软件的基本操作是远远不够的, 只有了解并熟悉了有关参数的设置含义,

才能真正把握该设计系统的精髓，从而充分发挥其设计优势，在专业层面上为自己打造个性化的设计环境，获得随心所欲，事半功倍的良好设计效果。

本书由青岛理工大学张睿担任主要的编写工作，参与本书编写的人员还有刘志刚、代月明、赵艳华、郭永红、管殿柱、李文秋、宋一兵、温建民、付本国、赵秋玲、赵景伟、张轩、赵景波、彭荣群、王献红、刘刚、田东、张忠林、马卫东等。

Altium Designer 系统功能非常强大，而且随着各种新技术的发展，该系统一直在不断的开发和更新中，以保证用户能最大限度地使用最新的设计技术。因此，在本书中不可能详尽地介绍系统的全部内容，加上水平有限，不妥之处还望指正。

读者对象

- Protel 软件的初级用户
- 具有一定基础知识的电子线路设计爱好者
- 高等院校相关专业的本科生、研究生
- 拥有实际经验的电子线路设计工程师

为了方便读者的学习，书中所用到的素材及所有的实例，都可以从零点工作室网站下载，读者可以直接将这些源文件在 Altium Designer 6.0 设计环境中运行或修改。

感谢读者选择了本书，希望我们的努力对您的工作和学习有所帮助，也希望您把对本书的意见和建议告诉我们。

零点工作室网站：<http://www.zerobook.net>

零点工作室信箱：gdz_zero@126.com

编 著 者

目 录

第 1 章 认识 Altium Designer 6.0	1
1.1 Altium Designer 6.0 的安装	2
1.1.1 硬件环境要求	2
1.1.2 安装 Altium Designer 6.0	2
1.1.3 启动 Altium Designer 6.0	5
1.1.4 Altium Designer 6.0 的特点	7
1.2 Altium Designer 6.0 的集成开发环境	9
1.2.1 中文集成开发环境	10
1.2.2 开发环境的组成	11
1.2.3 几种主要的开发环境	12
1.3 本章小结	14
1.4 思考与练习	14
第 2 章 界面管理	15
2.1 系统参数优先设定	16
2.2 常用面板	28
2.3 项目及文档管理	33
2.3.1 项目及项目文件	33
2.3.2 项目的打开与创建	34
2.3.3 创建设计文件	36
2.3.4 把设计文件加入项目	38
2.3.5 在项目中移去设计文件	39
2.3.6 设计文件的管理	39
2.4 工作区	40
2.5 本章小结	42
2.6 思考与练习	42
第 3 章 电路原理图设计基础	44
3.1 电路原理图的设计知识	45
3.2 原理图编辑环境	45
3.2.1 创建新原理图文件	45
3.2.2 原理图编辑环境	46
3.3 图纸设置	48
3.3.1 图纸参数设置	48
3.3.2 图纸设计信息设置	51

3.4	工作环境设置	53
3.5	画面管理	54
3.5.1	放大或缩小电路原理图	54
3.5.2	移动和刷新电路原理图	56
3.6	元器件库	57
3.6.1	元器件库的管理	57
3.6.2	【元件库】面板	58
3.6.3	加载和卸载元器件库	59
3.7	元器件的放置	64
3.7.1	利用菜单命令或工具栏放置元器件	64
3.7.2	使用【元件库】面板放置元器件	66
3.8	编辑元器件的属性	67
3.9	调整元器件的位置	71
3.10	复制与粘贴	73
3.10.1	普通的复制与粘贴	73
3.10.2	智能粘贴 (Smart Paste)	74
3.10.3	阵列粘贴	76
3.11	绘制电路原理图	78
3.11.1	原理图连接工具	78
3.11.2	元器件的电气连接	79
3.11.3	放置电气节点	82
3.11.4	放置网络标签	83
3.11.5	放置输入/输出端口	84
3.11.6	放置电源和地端口	85
3.11.7	放置忽略 ERC 检查符号	86
3.11.8	放置 PCB 布局标志	87
3.12	使用实用工具绘图	89
3.12.1	实用工具	90
3.12.2	绘制折线	90
3.12.3	绘制椭圆弧或圆弧	91
3.12.4	放置文本	92
3.13	综合实例——FPGA 供电模块设计	94
3.14	思考与练习	99
第 4 章	原理图的高级编辑与设计	101
4.1	特色工作面板	102
4.2	【SCH Inspector】面板	102
4.3	【SCH Filter】面板	106
4.3.1	【SCH Filter】面板简介	106

4.3.2	【Query Helper】对话框	107
4.3.3	【SCH Filter】面板的使用	109
4.4	【SCH List】面板	111
4.5	【选择存储器】	114
4.5.1	【选择存储器】简介	114
4.5.2	【选择存储器】使用	115
4.6	组合与摘录	118
4.7	层次电路原理图	121
4.7.1	基本概念	121
4.7.2	基本结构	122
4.8	层次电路原理图的设计	123
4.8.1	自底向上的层次电路设计	123
4.8.2	自顶向下的层次电路设计	130
4.9	层次原理图的切换	135
4.10	层次设计表	137
4.11	参数层次化设计	138
4.12	思考与练习	142
第 5 章	原理图元器件库管理	143
5.1	原理图库文件编辑器	144
5.1.1	启动原理图库文件编辑器	144
5.1.2	原理图库文件编辑环境	145
5.1.3	工具栏	145
5.1.4	【SCH Library】面板	146
5.2	库元器件的绘制	147
5.2.1	设置工作区参数	148
5.2.2	绘制库元器件	148
5.3	库元器件的编辑	153
5.3.1	库元器件编辑命令	153
5.3.2	绘制含有子部件的库元器件	155
5.3.3	添加库元器件别名	156
5.3.4	复制库元器件	157
5.4	库文件输出报表及库报告	159
5.4.1	输出报表	160
5.4.2	元器件库报告	162
5.5	原理图项目元器件库	164
5.6	综合实例——U 盘电路设计原理图	166
5.7	思考与练习	173

第 6 章 项目编译与报表输出	175
6.1 项目编译	176
6.1.1 项目编译设置	176
6.1.2 执行项目编译	179
6.2 报表的创建及输出	181
6.2.1 网络表	181
6.2.2 元器件报表	185
6.2.3 元器件交叉参考报表	188
6.3 输出作业文件	189
6.4 思考与练习	193
第 7 章 电路仿真	194
7.1 电路仿真的基本概念	195
7.2 电路仿真过程	195
7.3 元器件的仿真模型及参数	197
7.3.1 常用元器件的仿真模型及参数	197
7.3.2 特殊仿真元器件的参数设置	198
7.4 电源及仿真激励源	201
7.5 仿真方式	207
7.5.1 通用参数设置	207
7.5.2 具体参数设置	209
7.5.3 工作点分析 (Operating Point Analysis)	209
7.5.4 瞬态特性分析与傅里叶分析 (Transient/Fourier Analysis)	210
7.5.5 直流传输特性分析 (DC Sweep Analysis)	211
7.5.6 交流小信号分析 (AC Small Signal Analysis)	212
7.5.7 噪声分析 (Noise Analysis)	213
7.5.8 零-极点分析 (Pole-Zero Analysis)	214
7.5.9 传递函数分析 (Transfer Function Analysis)	214
7.5.10 温度扫描 (Temperature Sweep)	215
7.5.11 参数扫描 (Parameter Sweep)	216
7.5.12 蒙特卡罗分析 (Monte Carlo Analysis)	217
7.6 仿真波形的管理	220
7.7 综合实例——带通滤波器的功能仿真	225
7.8 思考与练习	229
第 8 章 印制电路板设计初步	231
8.1 印制电路板的基础知识	232
8.1.1 基本概念	232
8.1.2 印制电路板的分类	233

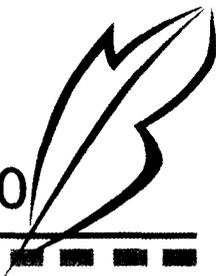
8.1.3	印制电路板的工作层	236
8.1.4	印制电路板的术语	238
8.1.5	印制电路板设计的基本原则	240
8.2	PCB 设计环境	241
8.2.1	创建新的 PCB 文件	241
8.2.2	启动 PCB 设计环境	246
8.3	Board Insight 系统	248
8.3.1	Board Insight 参数跟踪	249
8.3.2	【Board Insight】面板	251
8.4	【PCB】面板	252
8.5	图元的放置	254
8.5.1	放置铜膜导线	254
8.5.2	放置直线	257
8.5.3	放置焊盘	257
8.5.4	放置过孔	260
8.5.5	放置字符串	260
8.5.6	放置位置坐标	261
8.5.7	放置尺寸标注	262
8.5.8	放置圆及圆弧	263
8.5.9	放置矩形填充	265
8.5.10	放置敷铜	266
8.5.11	放置元器件封装	268
8.6	系统环境参数设置	269
8.7	PCB 工作参数设置	270
8.7.1	设定 PCB 边界	271
8.7.2	设置 PCB 工作层面	273
8.7.3	设置网格及图纸页面	276
8.8	从原理图到 PCB	278
8.8.1	准备设计转换	278
8.8.2	网络与元器件封装的装入	278
8.9	元器件的布局与布线	282
8.9.1	元器件布局	282
8.9.2	布线	285
8.10	综合实例——FPGA 供电模块的 PCB 设计	287
8.11	思考与练习	293
第 9 章	印制电路板设计进阶	294
9.1	自动布局规则设置	295
9.1.1	【Room Defination】子规则	296

9.1.2	【Component Clearance】子规则	297
9.1.3	【Component Orientations】子规则	298
9.1.4	【Permitted Layers】子规则	299
9.1.5	【Nets To Ignore】子规则	299
9.1.6	【Height】子规则	300
9.2	元器件的自动布局	300
9.2.1	自动布局命令	300
9.2.2	自动布局	301
9.2.3	锁定关键元器件的自动布局	304
9.2.4	自动布局的手工调整	306
9.2.5	3D 效果图	307
9.2.6	网络密度分析	309
9.3	自动布线规则设置	310
9.3.1	电气规则 (Electrical)	310
9.3.2	布线规则 (Routing)	313
9.3.3	【Width】(导线宽度)子规则	313
9.3.4	【Routing Topology】(布线拓扑逻辑)子规则	316
9.3.5	【Routing Priority】(布线优先级)子规则	318
9.3.6	【Routing Layers】(布线层)子规则	318
9.3.7	【Routing Corners】(布线拐角)子规则	318
9.3.8	【Routing Via Style】(布线过孔)子规则	320
9.3.9	【Fanout Control】(扇出布线)子规则	320
9.3.10	【Differential Pairs Routing】(差分对布线)子规则	322
9.4	设计规则向导	323
9.5	自动布线策略设置	325
9.6	自动布线	327
9.6.1	自动布线命令	327
9.6.2	进行自动布线	330
9.6.3	手工调整	331
9.7	补泪滴、包地	335
9.7.1	补泪滴	335
9.7.2	包地	336
9.8	内电层与内电层分割	337
9.8.1	内电层	337
9.8.2	连接方式设置	339
9.8.3	内电层分割	341
9.9	网络表的编辑	343
9.10	智能交互式布线	345
9.11	综合实例——MP3 彩屏播放器系统的 PCB 设计	347

9.12 思考与练习	357
第 10 章 印制电路板元器件库管理	358
10.1 PCB 库文件编辑器	359
10.1.1 PCB 库文件编辑环境	359
10.1.2 【PCB Library】面板	360
10.2 制作元器件封装	361
10.2.1 使用 PCB 元器件向导制作元器件封装	361
10.2.2 手工绘制元器件封装	364
10.3 创建 PCB 项目元器件库	368
10.4 创建集成元器件库	369
10.5 综合实例——创建项目的集成元器件库	371
10.6 思考与练习	374
第 11 章 印制电路板的输出	375
11.1 设计规则校验	376
11.1.1 DRC 设置	376
11.1.2 常规 DRC 校验	377
11.1.3 设计规则校验报告	380
11.1.4 单项 DRC 校验	383
11.2 设计的同步更新	384
11.3 PCB 和原理图的交叉探测	387
11.4 报表文件生成	389
11.4.1 PCB 图网络表	389
11.4.2 PCB 信息报告	391
11.4.3 元器件报表	394
11.4.4 网络状态表	396
11.5 输出制造文件	397
11.5.1 Gerber 文件	398
11.5.2 NC 钻孔文件	400
11.6 打印输出	402
11.7 智能 PDF 向导	405
11.8 综合实例——常规 DRC 校验及 PDF 文档的创建	408
11.9 思考与练习	412
第 12 章 信号完整性分析	413
12.1 信号完整性分析的基本概念	414
12.2 元器件的 SI 模型	415
12.2.1 分析之前的 SI 模型设定	415
12.2.2 IBIS 模型	418

12.2.3	分析过程中的 SI 模型设定	420
12.3	设置信号完整性分析规则	421
12.4	信号完整性分析	427
12.4.1	启动信号完整性分析器	428
12.4.2	【信号完整性】窗口的组成	429
12.4.3	信号完整性分析器的设置与运行	431
12.5	综合实例——信号完整性中的反射和窜扰分析	436
12.6	思考与练习	441

第 1 章 认识 Altium Designer 6.0



Protel 系列软件是当前在国内应用最为广泛的 EDA 设计工具之一，深受电子设计工程师的喜爱。在 2005 年年底，Protel 软件的原厂商 Altium 公司推出的 Protel 系列最新高端产品 Altium Designer 6.0，可以说是一个完全一体化电子产品开发系统的新版本，为业界提供了第一款也是唯一一种完整的板级设计解决方案。

Altium Designer 6.0 完全兼容了以前各种版本的 Protel 软件，如 Protel 98、Protel 99、Protel 99 SE 及 Protel DXP 2004 等，在充分继承了先前版本优点的基础上，拓宽了板级设计的传统界限，将 PCB 设计、FPGA 设计及嵌入式设计进行了全面集成，以加快电子产品的设计流程，为用户提供了将设计方案从概念转变为最终产品所需要的全部功能。最近的更新版本 Altium Designer 6.5，则进一步增强了数据转换的功能，能够准确、高效、低成成本地将其他系统如 OrCAD 和 PADS 等转换为 Altium Designer，确保电子设计师们可以充分利用最新的电子技术和统一的开发环境所带来的新的设计可能性。

另外，Altium Designer 6.0 支持多种语言（包括中文、英文、德文、法文、日文），更是极大地方便了不同语言环境中的广大用户，本书就是以 Altium Designer 6.0 为版本，来具体介绍 Altium Designer 6.0 的各种中文设计应用环境。

在本书中，我们将以实例讲解为主，循序渐进，向读者逐步展现 Altium Designer 6.0 的各项强大功能，以便使读者能尽快掌握使用 Altium Designer 6.0 进行电子产品开发的整体流程和基本方法。本章主要讲述 Altium Designer 6.0 的安装、主要特点，以及中文集成开发环境，为后面的学习奠定良好的基础。



学习目标

- 认识 Altium Designer 6.0
- 了解 Altium Designer 6.0 的安装
- 了解 Altium Designer 6.0 的主要特点
- 了解 Altium Designer 6.0 的集成开发环境



实例讲解

- 安装 Altium Designer 6.0
- 启动 Altium Designer 6.0 并激活
- 启动中文集成开发环境

1.1 Altium Designer 6.0 的安装

Altium Designer 6.0 的文件大小大约为 1GB，用户可以与当地的 Altium 销售和支持中心或增值代理商联系，获得软件及许可证。拥有 Altium Designer 许可证的用户，可以获得 3 个月免费的无限制电话和 E-mail 支持，以帮助用户快速掌握 Altium Designer 系统的使用方法和有关的细节信息，还可以免费访问 Altium 公司定期发布的补丁包，这些补丁包会给用户的 Altium Designer 系统带来更多新技术，以及更多的器件支持和增强功能，以确保用户始终保持最新的设计技术。目前最新的版本为 Altium Designer 6.5。

Altium 公司英文网站：<http://www.altium.com/>

中文网站：<http://www.altium.com.cn/>

联系邮件地址：<mailto:support@Altium.com.cn>

1.1.1 硬件环境要求

Altium Designer 6.0 对系统要求比较高。最好采用 Windows XP 或 Windows 2000 操作系统，它不支持 Windows 95，Windows 98，Windows ME 操作系统。

为了获得良好的软件运行速度和设计环境，Altium 公司推荐的最佳性能系统配置为：

- Windows XP（专业版或者家用版）
- 3GHz 奔腾 4 处理器或同等性能的 CPU
- 内存：1GB
- 硬盘空间：2GB（安装+用户文件）
- 32 位彩色、1280×1024 屏幕分辨率的双显示器
- 图形卡：64MB

实际电子产品开发应用中，能够满足性能的最小系统配置要求为：

- Windows 2000 专业版 SP2
- 3GHz 处理器
- 内存：1GB
- 硬盘空间：2GB（安装+用户文件）
- 1280×1024 屏幕分辨率的主显示器
- 图形卡：32 位彩色、32MB

另外，若要在 Altium Designer 系统中实现 FPGA 设计，还需要安装第三方的软件工具，这些工具可以免费从 FPGA 供应商网站下载。

1.1.2 安装 Altium Designer 6.0

虽然 Altium Designer 6.0 对于系统的要求较高，但它的安装过程却十分简单、轻松。只需在安装光盘中双击 setup.exe 文件，即可启动安装程序，按照提示一步一步执行下去即可安装成功。



【案例 1-1】 安装 Altium Designer 6.0



操作步骤

- [1] 双击安装目录里的 setup.exe 文件, 软件开始安装, 系统弹出如图 1-1 所示的 Altium Designer 6.0 安装界面。



图 1-1 安装界面

- [2] 单击 按钮, 进入图 1-2 所示的软件许可界面。
- [3] 选择 **【I accept the license agreement】** (接受授权协议) 单选框, 单击 按钮, 进入图 1-3 所示的用户信息对话框。



图 1-2 软件许可界面

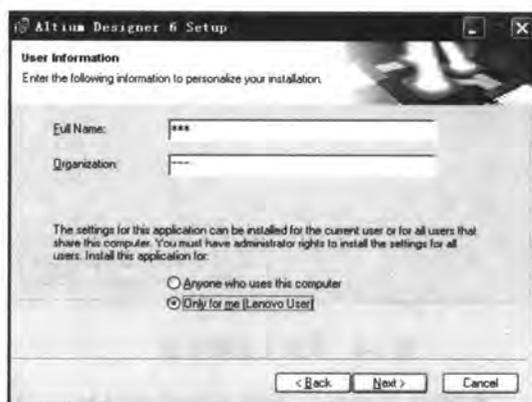


图 1-3 用户信息对话框

这是 Altium Designer 6.0 的用户信息窗口, 一旦该软件激活后将只针对授权用户使用。在 **【Full Name】** 文本编辑框中填写用户名, 并在 **【Organization】** 文本编辑框中填写公司名字,

最好使用在 WindowsXP 中注册的用户名和公司名称。对话框下方的单选框是选择 WindowsXP 登陆的所有用户都可以使用 Altium Designer 6.0, 还是只有自己可以使用。

[4] 选择完毕后, 单击 **Next >** 按钮, 进入图 1-4 所示的选择安装路径向导。

该向导用于指示将 Altium Designer 6.0 安装在计算机中的位置, 系统默认路径是“C:\Program Files\Altium Designer 6\”。如果需要更改安装路径, 可单击 **Browse** 按钮, 在打开的目录对话框中加以指定, 如图 1-5 所示。一般最好不要更改默认安装路径。



图 1-4 选择安装路径向导



图 1-5 更改安装路径

[5] 单击 **Next >** 按钮, 系统弹出如图 1-6 所示的界面, 这是 Altium Designer 6.0 收集完安装信息的安装向导对话框。

[6] 单击 **Next >** 按钮, 系统开始初始化安装, 如图 1-7 所示。



图 1-6 收集完安装信息



图 1-7 运行初始化安装程序

初始化完成后, 系统开始安装 Altium Designer 6.0 软件, 如图 1-8 所示, 进度条表示了其安装过程大体需要的时间。安装完毕后, 系统弹出如图 1-9 所示的软件安装结束对话框。

[7] 单击 **Finish** 按钮, 即完成了 Altium Designer 6.0 软件的安装。

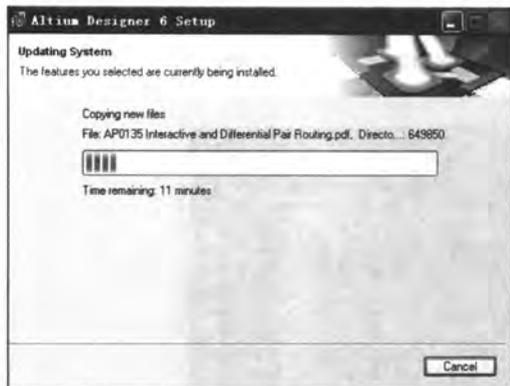


图 1-8 安装 Altium Designer 6.0 软件



图 1-9 安装结束对话框

1.1.3 启动 Altium Designer 6.0

顺利安装 Altium Designer 6.0 后，系统会在 Windows 【开始】菜单栏中加入程序项，我们也可以在桌面上建立 Altium Designer 6.0 的快捷方式。

【案例 1-2】 启动 Altium Designer 6.0 并激活



操作步骤

- [1] 在【开始】菜单栏中找到 Altium Designer 6.0 图标 ，单击该图标，或者在桌面上双击快捷方式图标，即可初次启动 Altium Designer 6.0，启动画面如图 1-10 所示。



图 1-10 Altium Designer 6.0 启动画面 (Unlicensed)

[2] 启动后即可进入 Altium Designer 6.0 的集成开发环境，如图 1-11 所示。



图 1-11 Altium Designer 6.0 集成开发环境(Unlicensed)

此时软件尚未被激活，用户需要根据系统提示的几种方式，申请获取本机的 license，以激活软件。

[3] 激活后，重新启动 Altium Designer 6.0，此时的启动画面如图 1-12 所示。



图 1-12 激活后的 Altium Designer 6.0 启动画面

可以看到，软件已被激活，之后即进入了可用的英文集成开发环境中，如图 1-13 所示。此时，我们就能够使用该软件开始自己的设计工作了。对于习惯了中文的用户来说，通过设置，也可以进入到熟悉的中文环境中进行各种设计。



图 1-13 Altium Designer 6.0 的英文集成开发环境

1.1.4 Altium Designer 6.0 的特点

作为最佳的电子开发解决方案，Altium Designer 6.0 将电子产品开发的所有技术与功能完美地融合在了一起，其所提供的设计流程效率是传统的点式工具开发技术所无法比拟的。与以前的 Protel 版本相比较，Altium Designer 6.0 的主要特点及功能如下。

1. 一体化的设计流程

在单一的完整的设计环境中，集成了板级和 FPGA 系统设计，基于 FPGA 和分立处理器的嵌入式软件开发，以及 PCB 版图设计、编辑和制造等，向用户提供了所有流程的平台级集成，以及一体化的项目和文档管理结构，并支持传统相互独立设计学科的融合。

用户可以有效管理整个设计流程，并且在设计流程的任何阶段、在项目的任何文档中随时都可以进行修改和更新，而系统则会提供完全的同步操作，以确保将这些变化反映到项目中的所有设计文档中，保证了设计的完整性。

2. 增强的数据共享功能

Altium Designer 6.0 完全兼容了 Protel 98、Protel 99、Protel 99 SE、Protel DXP，并提供对 Protel 99 SE 下创建的 DDB 和库文件导入功能，同时增加了 P-CAD、OrCAD、AutoCAD、PADS PowerPCB 等软件的设计文件和库文件的导入，能够无缝地将大量原有单点工具设计产品转换到 Altium Designer 6.0 设计环境中。其智能 PDF 向导 (Smart PDF) 则可以帮助用户把整个项目或所选定的设计文件打包成可移植的 PDF 文档，在安装了 Adobe Reader 的任何系统上都可以打开阅读，便于团队之间的灵活合作。

3. 可编程器件的充分利用

使用大容量可编程器件，可以把更多的设计从硬连接的平台转移到软环境中，从而节省设计时间，简化板卡设计，降低最终的制造成本。

Altium Designer 系统克服了可编程逻辑设计中的障碍，延伸了可编程设计的支持功能，具体表现为：

- 采用基于 FPGA 的预制器件，在原理图编辑器中以块级将它们连接在一起创建电路设计，快速实现 FPGA 的系统功能
- 提供了大量的预验证 FPGA 器件库，从通用的逻辑功能器件（如计数器、乘法器和各种逻辑门）到完整的 32 位处理器和高级外设，囊括了用户创建设计系统功能所需要的全部器件
- 把可编程器件集成进物理设计中，提供了 PCB 电路板设计与板上的 FPGA 设计项目之间的无缝链接，完全支持 PCB 与 FPGA 项目间的 I/O 同步，当 FPGA 还在开发时，用户就可以使用默认 FPGA 配置开始 PCB 物理设计流程，FPGA 开发过程中更新的引脚和 I/O 分配可以随时转换到 PCB 板卡设计项目中，加速了 FPGA 的应用开发，实现最优的系统级设计方案
- 使用原理图和 HDL 源文件的组合来输入 FPGA 设计，用户可利用块级设计输入系统结构，同时保留了使用 HDL 定义逻辑块的灵活性
- 增强的 JTAG 器件浏览器可以使用户在调试电路时实时查看 JTAG 器件（如 FPGA）的引脚状态，而不需要从物理上对该器件进行探测；可配置的逻辑分析器则可以用来检测 FPGA 设计内部多重节点的状态
- Altium Designer 是独立于目标 FPGA 的设计环境，用户拥有使用目标器件的完全自由度，构建系统功能时，可以把设计定位于面向多个 FPGA 器件供应商，如 Actel、Altera、Lattice、Xilinx 等。在设计处理过程中，系统会根据用户所选中的目标器件自动地在原理图源文件中为各个 FPGA 器件提取合适的模型，而一旦目标器件改变，可以为新的 FPGA 重新处理设计，而无需改变源文件
- 使用基于 FPGA 的虚拟器件来测试由 FPGA 器件所构成系统的整体功能，可以简化对系统级仿真的依赖，便于用户快速、交互地实现和调试基于 FPGA 的设计

4. 完全的约束驱动设计

Altium Designer 6.0 提供了综合的、精密的设计规则范围，涵盖了板卡设计流程的各个方面，从电气、布线直到信号完整性等，用户可以快速、高效地定义所有的约束条件，灵活控制设计中的关键参数。

此外，多种布线模式、完整的交互式布线系统，以及 SitusTM 自动布线支持等丰富功能的增强，可以进一步帮助用户设计并制造出完全满足设计约束条件的、无差错的板卡。

5. 结构化的设计输入

Altium Designer 6.0 的原理图编辑器能够保证任意复杂度的结构化设计输入，支持分层



的设计方法，用户可以方便地把设计分割成功能块，从上至下或者从下至上查看电路，项目中可包含的页面数目没有限制，而且分层的深度也是无限的。而多通道设计的智能处理，则能够帮助用户在项目中高效地构建重复的电路块。

6. 面向各种处理器的嵌入式软件设计

Altium Designer 6.0 提供了多功能的 32 位 RISC 软处理器——TSK3000 和一系列的通用 8 位软处理器，这些软处理器内核均独立于目标和 FPGA 供应商。

增强了对更多的 32 位微处理器的支持，对每一种处理器都提供完备的开发调试工具，并提供了处理器之间的硬件和 C 语言级别的设计兼容性，从而提高了嵌入式软件设计在特殊软处理器、FPGA 内部的桥接的硬处理器和连接到单个 FPGA 的分立处理器之间的可移植性。

广泛支持 Wishbone OpenBus 互连标准，简化了处理器到外设和存储器之间的连接，可以在页面上快速地添加外设器件，并方便地加以配置。

7. 高密板和高速信号设计的支持

Altium Designer 6.0 系统极大地增强了对高密板设计和高速信号设计的支持，主要表现在：

- ❑ 创新的“Blood Insight”系统把鼠标变成了交互的数据挖掘工具，可以透视复杂的多层板卡。光标放在 PCB 设计上时，会显示出下面对象的关键信息，可以使用户毫不费力地浏览和编辑设计中叠放的对象，提高了在密集、多层设计环境中的编辑速度
- ❑ 强大的“逃逸布线”引擎，可以尝试将每个定义的焊盘通过布线刚好引到 BGA 边界，使对密集 BGA 类型封装的布线变得十分简单，节省了用户的设计时间
- ❑ 对差分信号提供系统级范围内的支持，使用户可以充分利用大规模可编程器件上的 LVDS (Low Voltage Differential Signal, 低电压差分信号) 功能，降低高密度电路的功率消耗和电磁干扰 (EMI)，改善反射噪声
- ❑ 布线前，可以进行信号完整性分析，帮助用户选择正确的信号线终结策略，及时添加必要的器件到设计中以防止过多的反射；布线结束后，还可以在最终的 PCB 上运行阻抗、反射和串扰分析来检查设计的实际性能，进一步优化信号质量

除了上面所列举的主要特点以外，Altium Designer 6.0 中还提供了大量的新功能和改进功能，如原理图编辑环境中的“智能粘贴”、“封装管理器”，支持标准 SPICE 3f5/XSpice/Pspice 模块的混合信号电路仿真，以及板卡反转编辑、输出文件的完整生成等。

1.2 Altium Designer 6.0 的集成开发环境

为了使用户能够更好地使用各种开发工具，Altium Designer 6.0 为用户提供了一个单一的完整的集成开发环境 (Design Explorer)，所有 Altium Designer 6.0 的设计功能都是从这个环境中启动，用户所有的设计文档都可以在这个环境中创建，并且可以随心所欲地在各个文档之间轻松切换，Altium Designer 6.0 会自动显示与当前文档对应的编辑环境，面板上的标签、菜单、工具栏也会发生相应的变化，便于用户进行设计。

1.2.1 中文集成开发环境

【案例 1-3】 启动中文集成开发环境



操作步骤

- [1] 在英文集成开发环境（图 1-13）中，单击主菜单栏中的 **DXP** 菜单按钮，在弹出的菜单中选择 **【Preferences】** 项，如图 1-14 所示。
- [2] 单击 **【Preferences】** 项，系统弹出 Altium Designer 6.0 的系统参数优先设定对话框，如图 1-15 所示。

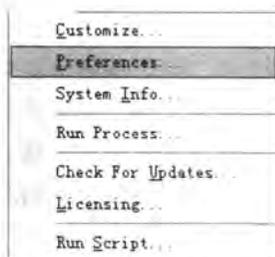


图 1-14 DXP 菜单



图 1-15 优先设定对话框

在该对话框中，打开了 **【System】**（系统参数设置）项中的 **【General】** 标签页。在标签页的下方 **【Localization】**（本地化）区域中，有一个 **【Use localized resources】**（使用经本地化的资源）复选框，处于未选中状态。

- [3] 选中 **【Use localized resources】** 复选框，此时系统弹出一个提示框，告诉用户此项设置将在重新启动系统后生效。
- [4] 单击提示框中的 **OK** 按钮，返回优先设定对话框，单击 **OK** 按钮确认，返回主页，在主页中单击右上角的 **✕** 按钮关闭 Altium Designer 6.0 系统。
- [5] 重新启动 Altium Designer 6.0，就可以进入中文的集成开发环境了，如图 1-16 所示。

在中文环境中，若选择 **【DXP】** / **【优先设定】** 命令，使弹出的对话框中的 **【使用经本地化的资源】** 复选框处于未选中状态，重新启动 Altium Designer 6.0，将再次进入英文环境中。两种环境可以随时进行切换，便于用户选择。

由于本书主要面向广大的中文用户，所以在后面的各章节中，将以中文环境中的各种操作作为实例进行讲解。



图 1-16 Altium Designer 6.0 中文集成开发环境

1.2.2 开发环境的组成

Altium Designer 6.0 是基于 Windows XP 操作系统的应用程序，故其界面风格与 Windows XP 操作系统界面一样漂亮，而且操作也更简单、灵活。下面简单介绍各组成部分的功能。

- 系统菜单：用来设置各种系统参数，相应的其他所有的菜单和工具栏会自动改变，以适应将要编辑的文档
- Files 面板：是常用的工作面板之一，使用该面板可以进行各种有关项目或文档的快捷操作，包括打开、新建等
- 快速导航器：每次操作，系统均会以浏览器的方式记录快捷路径。反过来，如果在此区域中输入快捷提示，系统会进入相应的操作。用户可以将常用的快捷方式像 internet 中的 favorite 一样加入收藏夹
- 工作区面板：单击各标签可弹出相应的工作面板，便于快捷操作
- 工作区域：常用任务排列此处，可直接选择进入
- 存储管理器：用来实时显示当前所打开的项目中所有设计文件的名称、大小、种类、修改日期、状态等，便于用户查阅参考
- 面板控制中心：用来开启或关闭各种工作面板，它的功能与系统菜单中【查看】菜单相似。当用户不小心将系统工作面板调乱，可以通过执行【查看】/【桌面布局】/【Default】命令来回复初始面貌

在工作区域中，Altium Designer 6.0 提供了多种常用的操作命令，它们被区分为不同的栏目，单击工作区域右侧的■按钮或■按钮可以展开或关闭栏目中的相关选项，各项内容如下。

1. Pick a Task (选择任务栏)

- Recently Opened Project and Documents (最近打开的项目或文档)

- Device Management and Connections (器件管理与连接)
- Configure (设置)
- Check for Updates(系统版本检验)
- Documentation Library (文件库)
- Reference Designs and Examples (参考设计与实例)
- Printed Circuit Board Design (印制电路板设计)
- FPGA Design and Development (FPGA 设计与扩展)
- Embedded Software Development (嵌入式软件扩展)
- Library Management (库管理)
- Script Development (标注扩展)

2. 打开项目或文档

- Most Recent Project (最近打开的项目)
- Most Recent Document (最近打开的文档)
- 打开任何项目或文档

如图 1-17 所示, 在 Altium Designer 6.0 中文集成开发环境中打开了多个设计文件。

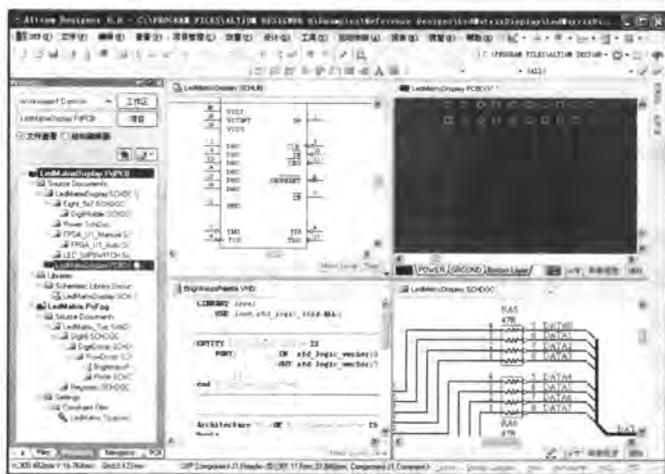


图 1-17 打开多个设计文件的集成开发环境

上图所示的环境是采用水平、垂直方式铺设窗口。当打开多个设计文件后, 窗口会叠加在一起, 这时根据设计需要, 只要单击设计文件顶部的文件提示项, 即可轻松在设计文件之间来回切换。



一般情况下, 设计者不用打开多个设计窗口, 除非迫不得已。过多的窗口会占用系统的大量资源, 导致计算机运行速度过慢。

1.2.3 几种主要的开发环境

下面简单了解一下 Altium Designer 6.0 几种主要开发环境的风格。



1) 原理图开发环境 如图 1-18 所示。

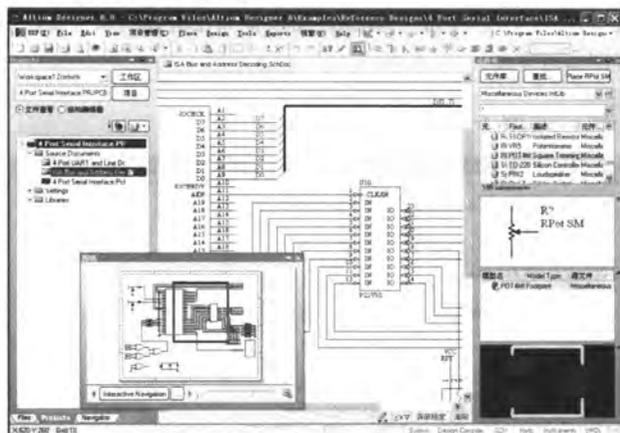


图 1-18 Altium Designer 6.0 原理图开发环境

2) 印制板电路开发环境 如图 1-19 所示。

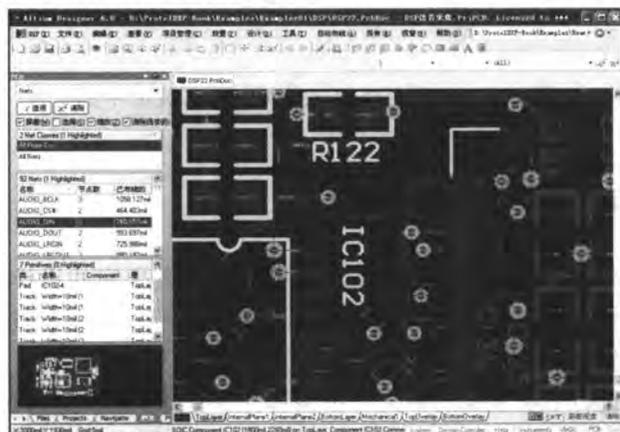


图 1-19 Altium Designer 6.0 印制板电路开发环境

3) 仿真编辑环境 如图 1-20 所示。

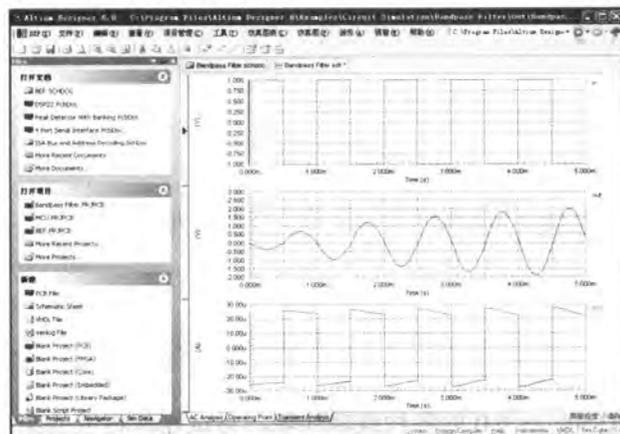


图 1-20 Altium Designer 6.0 仿真编辑环境



我们看到的是仿真结果，实际的仿真原理图被叠加在仿真结果下面，可以单击设计提示项来选择仿真原理图编辑环境。

4) VHDL 编辑环境 如图 1-21 所示。



图 1-21 Altium Designer 6.0 VHDL 编辑环境

1.3 本章小结

本章向用户简要讲述了 Altium Designer 6.0 的特点，其丰富的设计功能，灵活直观的操作界面，强大的用户接口给广大的中文电子产品开发者们带来了诸多方便，相信用户在学习本书的过程中可以慢慢体会到。

由于 Altium Designer 6.0 才推出不久，不少用户不是很熟悉这个软件。所以在这一章中对于 Altium Designer 6.0 的安装也作了一个简要介绍，帮助用户初步熟悉 Altium Designer 6.0 的集成开发环境，至于某些细节问题，将在后面的章节学习中详细介绍。

1.4 思考与练习

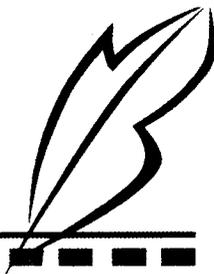
1. 概念题

- (1) 简述 Altium Designer 6.0 主要特点及功能。
- (2) 简述 Altium Designer 6.0 集成开发环境的主要组成部分。

2. 操作题

- (1) 动手安装 Altium Designer 6.0 软件，熟悉其安装过程。
- (2) 启动 Altium Designer 6.0 的中文环境。
- (3) 打开 Altium Designer 6.0 的各种编辑环境，尝试操作相应的菜单和工具栏。

第 2 章 界面管理



Altium Designer 6.0 是完全一体化的电子产品开发系统，通过可编程器件（FPGA），有效地创建了集成的系统设计平台，为用户提供了硬件、软件共同设计的灵活环境，把 FPGA 设计和软件开发紧密地联系在一起。它充分利用了 Windows XP 和 Windows 2000 平台的优势，具有超强的图形加速功能和用户管理界面。

Altium Designer 6.0 系统可以在单一的环境中定义设计的整体结构，创建并管理不同的项目类型，这些项目类型可以独立工作，但被系统逻辑地链接在一起，最终构成完整的电子产品，极大地提高了设计效率。而项目中的各种文档（原理图文件、印制电路板文件、库文件、仿真文件等）则可以随便放置在任意目录中，不再是以数据库的形式存放，通过创建的项目文件来进行管理。

Altium Designer 6.0 完全支持外部的文档版本控制系统和本地的文档历史管理，为重要设计文档的处理提供了充分的灵活性和安全性。

虽然兼容了以前各种版本的 Protel 系列软件，但是，Altium Designer 6.0 在操作方法上变化较大，对于用惯了以前的 Protel 软件的用户来说，这是使用上的难点。在本章中将较为详细地介绍 Altium Designer 6.0 系统的参数优先设定和项目文档的管理，以及一些常用工作面板的功能操作，为用户更好、更快地学习 Altium Designer 6.0 打下良好的基础。



学习目标

- 熟悉 Altium Designer 6.0 的系统参数优先设定
- 掌握一些常用工作面板的功能及操作
- 了解 Altium Designer 6.0 系统的项目及文档管理



实例讲解

- 打开某一项目
- 创建 FPGA 项目
- 创建原理图文件
- 把新的 PCB 设计文件加入某一项目
- 打开某一项目组（工作区）
- 创建自己的工作区
- 把已存在项目加入工作区

2.1 系统参数优先设定

对于一个专业的电路设计者来说，在使用某一 EDA 工具进行电路设计时，首先应根据具体的条件和自己的习惯，对系统进行针对性的参数设置，以便更好地发挥系统的功能，提高设计效率，在 Altium Designer 6.0 中同样如此。

当启动 Altium Designer 6.0 系统，进入中文集成开发环境后可以看到，在顶端有一个系统菜单栏，如图 2-1 所示，系统的主要设置都可以通过该菜单栏完成。



图 2-1 系统菜单栏

该菜单栏中的每一个菜单下又有若干个下拉菜单，用于对设计环境进行个性化的设置，每个菜单的主要设置功能简介如下。

- DXP (X)**: 系统管理菜单组
- 文件 (F)**: 文件操作菜单组
- 查看 (V)**: 工作面板设置菜单组
- 项目管理 (C)**: 项目管理菜单组
- 视窗 (W)**: 窗口操作菜单组
- 帮助 (H)**: 帮助菜单

其中，**DXP (X)** 菜单组中包含若干项与系统管理有关的命令，如图 2-2 所示。

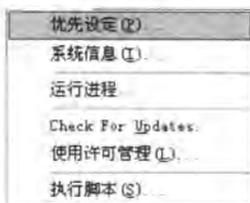


图 2-2 系统管理菜单

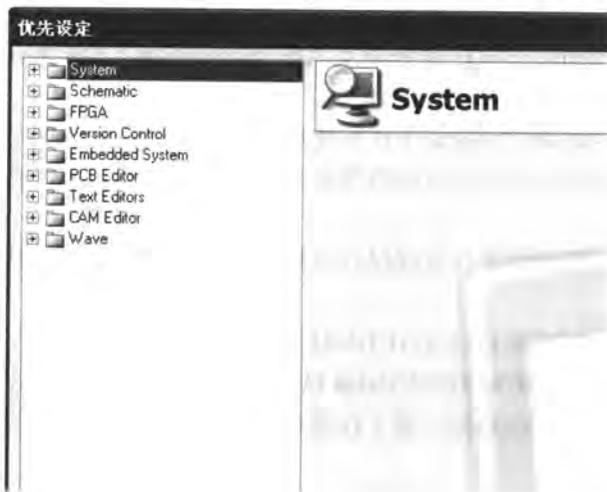
- 【优先设定】**: 是系统参数及各个具体设计环境中的参数设置选项，对它进行优先设置将有利于正确而高效地使用 Altium Designer 6.0 系统
- 【系统信息】**: 为用户提供每一个已经安装在 DXP 中的服务器信息，用户可以查询或选择系统启动时需要自动加载的程序项
- 【运行进程】**: 用户可根据设计需要，单独运行不同设计环境中的某个程序项
- 【Check For Updates】**: 系统版本检验
- 【使用许可管理】**: 用于激活 Altium Designer 6.0 的使用许可管理，用户可以在此处选择不同的激活方式来激活
- 【执行脚本】**: 是系统运行调试选项，类似常用的编辑环境中的调试过程

在这里，将着重介绍**【优先设定】**命令项中与系统参数设置有关的部分，其余命令项会在后面的章节中用到时再逐一详细介绍，用户可以在熟悉 Altium Designer 6.0 的过程中进行



学习性的设置。

单击【优先设定】菜单项，系统弹出如图 2-3 所示的【优先设定】对话框。



- 【System】(系统)
- 【Schematic】(原理图)
- 【FPGA】
- 【Version Control】(版本控制)
- 【Embedded System】(嵌入式系统)
- 【PCB Editor】(PCB 编辑器)
- 【Text Editors】(文本编辑器)
- 【CAM Editor】(CAM 编辑器)
- 【Wave】(波形仿真)

图 2-3 【优先设定】对话框

在该对话框中，列出了可以进行环境参数优先设定的 9 个模块。在每一模块中，都包含有若干项标签页，可以分别进行设置。本章主要介绍第一模块【System】，这是与 Altium Designer 6.0 系统有关的参数设置，如图 2-4 所示。其余的设置将在具体的设计环境中分别讲述。



- 【General】(常规设置)
- 【View】(视图设置)
- 【Altium Web Update】(系统网络更新)
- 【Transparency】(透明度设置)
- 【Navigation】(导航设置)
- 【Backup】(文件备份设置)
- 【Projects Panel】(项目管理面板)
- 【File Types】(文件类型)
- 【New Document Defaults】(新文档默认)
- 【File Locking】(文件锁定)
- 【Installed Libraries】(已安装元器件库)
- 【Scripting System】(系统标注)

图 2-4 【System】设置界面(【General】标签页)

每个标签页中含有不同的设置内容，下面我们——来讲述。

1. 【General】标签页设置

【General】标签页用来设置系统的常规参数，如图 2-4 所示。常规参数主要包括系统启动或某一编辑器启动时的一些特性。

1) 【启动】选项组 该选项组中有 3 个复选框, 3 个复选框的系统默认值均为选中状态。

- 【再次打开最后一次使用的工作区】: 用来设定 Altium Designer 6.0 系统在启动后是否自动进入上次工作时最后一次使用的工作区
- 【Open Home Page if no documents open】: 用来设定 Altium Designer 6.0 系统在启动后若无文档打开, 是否自动打开主页
- 【显示启动屏幕】: 用来设定 Altium Designer 6.0 系统启动时是否显示系统的启动画面。当选中该复选框时, 系统启动时会以动画的形式显示系统的版本信息, 提示用户系统正在加载

2) 【默认位置】选项组 该选项组用来设置打开或保存各种文件, 以及进行库查找时的默认路径。

系统默认的文件路径是“C:\PROGRAM FILES\ALTIUM DESIGNER 6\Examples\”; 默认的库路径是“C:\PROGRAM FILES\ALTIUM DESIGNER 6\Library\”。用户可以单击右边的  按钮, 打开浏览文件夹, 设定自己的默认路径, 便于在设计时快速、方便地保存设计文件或对库进行查找, 提高设计效率。

另外, 该选项组中还有一个系统字体复选框, 用来设置系统本身所使用的字体、字型和字号。选中该复选框后, 单击右边的  按钮, 会弹出如图 2-5 所示的【字体】对话框, 用户可以对所需要的字体进行设置。



图 2-5 【字体】对话框

一般采用系统默认的字体, 即 MS Sans Serif, 8pt, Window Text。

3) 【一般】选项组 该选项组中的复选框用来设置是否启用只监视本程序内的剪贴板内容。

4) 【本地化】选项组 用来进行中、英文环境的切换设置。

2. 【View】标签页设置

系统参数设置中的【View】标签页, 如图 2-6 所示, 主要用来设置 Altium Designer 6.0 系统的显示桌面参数。

1) 【桌面】选项组 该选项组中有 2 个复选框。

- 【自动保存桌面】: 用来设置当系统关闭时, 是否需要自动保存自定义的桌面 (即



工作区), 包括各种面板及工具栏的位置和可见性, 以便下次进入系统时可仍然在原来的桌面上进行设计。系统默认状态为选中

- **【恢复打开文档】:** 用来设置当系统关闭时, 是否需要对被打开的文档重新进行恢复。单击**【排除】**文本框右边的  按钮, 对于不需要重新恢复的文档类型可加以选择和设定, 如图 2-7 所示。系统默认状态为选中



图 2-6 【View】标签页



图 2-7 【选择文档种类】窗口

2) **【显示导航栏为】**选项组 用来设置快速导航器的位置, 有两个单选框, 即**【内置面板】**和**【工具栏】**。当选中**【工具栏】**单选框时, 若选中下面的**【总是显示导航面板在任务观察区内】**复选框, 可转换到内置面板上。

3) **【一般】**选项组 该选项组中有 6 个复选框。

- **【显示全路径在标题栏】:** 用来设置编辑器是否在标题栏显示当前激活文档的完整路径。若不选中该复选框, 则编辑器在标题栏上只显示当前激活文档的名称, 不会显示路径
- **【显示阴影在菜单, 工具栏和面板周围】:** 用来设置是否在系统的菜单、工具栏和面板周围显示阴影, 以增加立体效果
- **【在 Windows2000 下仿真 XP 外观】:** 若采用的操作系统是 Windows 2000, 该复选框用来设置使用 Altium Designer 6.0 时, 是否需要仿效 Windows XP 操作系统的界面风格
- **【当聚焦变化时隐藏浮动面板】:** 用来设置在聚焦变化时是否隐藏浮动面板
- **【给每种文档记忆视窗】:** 用来设置是否开启一个记忆窗口, 以存放系统中用到的各种文档类型
- **【自动显示符号和模型预览】:** 用来设置是否开启自动显示符号和模型预览功能。系统默认前 3 个复选框为选中状态, 后 3 个复选框为非选中状态。

4) **【弹出面板】**选项组 该选项组用来设置系统的弹出式面板的显示延迟时间和隐退延迟时间, 以及是否使用动画效果。

- **【弹出延迟】:** 滑块向右滑, 则延迟时间变长, 面板弹出速度变慢; 向左滑, 则弹出速度变快

□ **【隐藏延迟】**: 滑块向右滑, 则延迟时间变长, 面板隐藏速度变慢; 向左滑, 则隐藏速度变快

□ **【使用动画】**复选框: 选中此复选框, 则面板弹出和隐藏时采用动画方式。调节“动画速度”滑块, 可以调节动画的速度。向右滑, 动画速度慢; 向左滑, 动画速度快

5) **【收藏面板】**选项组 该选项组用来设置用户收藏面板的尺寸大小。若选中**【保持 4×3 特征比率】**复选框, 则收藏面板的屏幕宽高比始终保持为 4:3, 其 X 轴、Y 轴尺寸可以变化, 但比例不变。此选项是为某些使用 16:9 显示器时的特殊用户设置。

6) **【文档栏】**选项组 该选项组中有 7 个复选框。

□ **【如果需要将文档分组】**: 用来设置是否进行文档分组, 有**【按文档种类】**和**【按项目】**2 个单选框。系统默认为**【按文档种类】**分组

□ **【使用等宽按钮】**: 用来设置是否使用同等宽度的按钮

□ **【自动隐藏文档栏】**: 用来设置是否自动隐藏文档栏

□ **【多行文档栏】**: 用来设置是否使用多行文档栏

□ **【用 Ctrl+Tab 键切换到最后使用的活动文件】**: 用来设置是否使用 **Ctrl+Tab** 键从当前文件切换到最后使用的活动文件

□ **【Close switches to the last active document】**: 用来设置是否在关闭时切换到最后使用的活动文件

□ **【Middle click closes document tab】**: 用来设置是否使用单击鼠标中键的方式关闭文件

3. 【Altium Web Update】标签页设置

Altium Designer 6.0 为用户提供了网络更新的功能。通过网络更新, 可以确保用户始终保持最新的设计技术, 获得更多的器件支持和增强功能, **【Altium Web Update】**标签页如图 2-8 所示。



图 2-8 【Altium Web Update】标签页

根据指定的网络信息位置**【URL】**为“<http://www.altium.com/webupdate/>”, 系统可以自动完成网络更新的全部过程, 包括查验、下载、安装等, 用户只需要设置查验的周期即可。



如图 2-8 所示，可以是 1 天、2 天、1 个星期、2 个星期、1 个月等，也可以在每次启动系统时即进行查验。

另外，通过设置相应的网络路径【Network path】，同样能够实现更新资料的共享。

4. 【Transparency】标签页设置

系统参数设置中的【Transparency】（透明度）标签页，如图 2-9 所示，主要用来设置浮动工具栏及对话框的透明效果，共有 2 个复选框。

- 【透明浮动视窗】复选框：当该复选框处于选中状态时，则编辑器工作区上的浮动工具栏和其他窗口将以透明效果显示，不会覆盖工作区
- 【动态透明度】复选框：当该复选框处于选中状态时，系统将采用动态透明效果，有 3 个滑块可供调节
 - ◇ 【最高透明度】：滑块向右滑，最高透明度增加
 - ◇ 【最低透明度】：滑块向右滑，最低透明度减小
 - ◇ 【距离因子】：设置光标与浮动工具栏和其他浮动窗口的距离为多少时，透明效果消失



图 2-9 【Transparency】标签页

5. 【Navigation】标签页设置

【Navigation】标签页如图 2-10 所示。该标签页的设置主要为了方便用户在具体编辑环境中，对具体对象的有关操作，如查找、修改等。

- 1) 【高亮方法】选项组 用来设置对所选中的对象进行高亮显示的方法，有 4 个复选框。
- 【缩放】：选中该复选框后，系统会以选中要显示的对象为中心，在整个屏幕工作区内放大显示该对象。默认为选中
 - 【屏蔽】：选中该复选框后，系统在显示某个选中对象时，整个工作区内将只有该对象高亮显示，而其他所有的对象呈灰色暗淡显示，灰色程度可以调节。默认为选中
 - 【选择】：选中该复选框后，系统在【Navigator】面板上显示某个选中对象时，将同时在工作区内使该对象处于选中状态

- **【可连接图】**: 选中该复选框后, 在显示某个选中对象时, 系统会用放射状的虚线把所有与该对象有关的其他元器件都连接起来



图 2-10 【Navigation】标签页

2) **【Zoom Precision】**选项组 在选中**【缩放】**复选框后, 可以使用该选项组中的滑块进行缩放精确度的调节。

3) **【Objects To Display】**选项组 该选项组中列出了在**【Navigator】**面板上可以显示的若干对象, 包括引脚、网络标签、端口、图纸入口等, 用户可以根据自己的需要进行设置, 便于迅速查找, 避免不必要的干扰。

6. 【Backup】标签页设置

【Backup】标签页是个比较重要的设置页, Altium Designer 6.0 最大限度的对用户的设计工作进行保存和保护, 如图 2-11 所示。该标签页用来设置是否启动自动保存, 以及所需保存的备份文件数和保存路径。



图 2-11 【Backup】标签页

只有一个**【自动保存】**选项组, 用来设置自动保存的相关参数。

选中**【自动保存每】**复选框后, 系统每过一定的时间间隔, 会自动保存当前编辑的文档, 时间间隔及应保存的版本数可通过后面的  按钮进行设置。对于保存路径, 系统有一个默认



值，用户也可以单击按钮自行选择。

7. 【Projects Panel】标签页设置

【Projects Panel】标签页用来设置【Projects】面板的各种状态选项、文档操作及文档管理的形式，如图 2-12 所示。



图 2-12 【Projects Panel】标签页（【General】选项组）

其设置范畴包括 7 个选项组。

- 【General】（一般）
- 【File View】（文件视图）
- 【Structure View】（结构视图）
- 【Sorting】（排序）
- 【Grouping】（分组）
- 【Default Expansion】（默认扩展）
- 【Single Click】（鼠标单击）

选择某一选项组后，相应的设置复选框会在右边窗口出现，可以进行选择设置。

1) 【General】选项组 该选项组中有 5 个复选框。

- 【显示打开/修改状态】：用来设置在【Projects】面板上是否显示各个设计文档被打开、编辑或保存等状态
- 【显示 VCS 状态】：用来设置在【Projects】面板上是否显示各个设计文档的版本控制信息（VCS）状态
- 【显示文档在项目中的位置】：用来设置在【Projects】面板上是否显示文档在项目中的位置
- 【在提示里显示全路径信息】：当选中该复选框时，若光标指向某设计文档，系统会在光标下方自动显示文档的完整路径
- 【显示网格】：用来设置是否显示网格

2) 【File View】选项组 该选项组中有 2 个复选框，如图 2-13 所示。两个复选框的系统默认值均为选中状态。

- 【显示项目结构】：用来设置在【Projects】面板上是否显示项目的结构
- 【显示文档结构】：用来设置在【Projects】面板上是否显示文档结构

3) **【Structure View】** 选项组 该选项组中有 3 个复选框, 如图 2-14 所示。

- 【显示文件】:** 用来设置在 **【Projects】** 面板上是否显示文件
- 【显示图纸符号】:** 用来设置是否显示图纸符号
- 【显示 Nexus 元件】:** 用来设置是否显示 Nexus 元器件

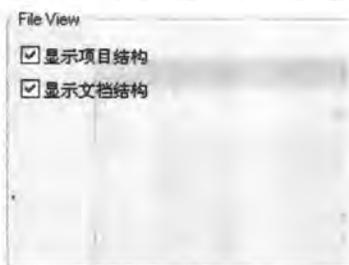


图 2-13 **【File View】** 选项组

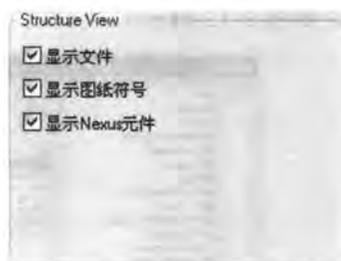


图 2-14 **【Structure View】** 选项组

4) **【Sorting】** 选项组 该选项组用来设置某一项目中的文档排列顺序, 有 4 个单选框, 如图 2-15 所示。

- 【项目顺序】:** 按照文档添加到项目中的顺序排序
- 【字母】:** 项目中的文档按照字母顺序排序
- 【打开/修改状态】:** 项目中的文档按照打开、正在编辑、未打开的顺序排序
- 【VCS 状态】:** 项目中的文档按照 VCS (版本控制信息) 状态进行排序

用户可以选择其中之一, 系统默认选择为 **【项目顺序】**。

选中 **【升序】** 复选框时, 项目文件按照打开的先后顺序在 **【Projects】** 面板上升序排列, 最先打开的在最上面; 若不选中该复选框, 则按照降序排列, 最先打开的最下面。

5) **【Grouping】** 选项组 该选项组用于对项目的管理设置, 有 3 个单选框, 如图 2-16 所示。

- 【不分组】:** 项目中的文档不进行分类管理
- 【根据类别】:** 按照类别进行分组管理
- 【根据文档类型】:** 按照文档类型进行分组管理

系统默认为 **【根据文档类型】**。

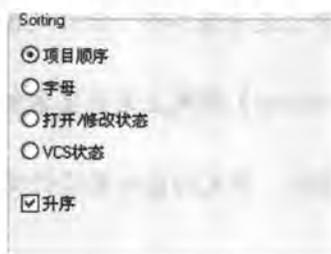


图 2-15 **【Sorting】** 选项组

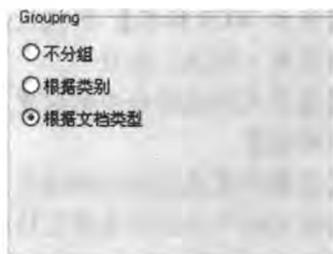


图 2-16 **【Grouping】** 选项组

6) **【Default Expansion】** 选项组 如图 2-17 所示, 该选项组用来对项目进行压缩扩展设置, 有 4 个单选框, 即 **【全收缩】**、**【扩展一级】**、**【源文件扩展】**、**【全扩展】**。系统默认为 **【源**



文件扩展】。

7) 【Single Click】选项组 如图 2-18 所示, 该选项组用来设置在【Projects】面板上单击鼠标左键时实现的功能。有 3 个单选框。

- 【不做任何事】: 即空操作
 - 【激活打开文档/对象】: 用于激活已经打开的文档
 - 【打开和显示文档/对象】: 打开尚未打开的文档
- 系统默认为【激活打开文档/对象】。



图 2-17 【Default Expansion】选项组

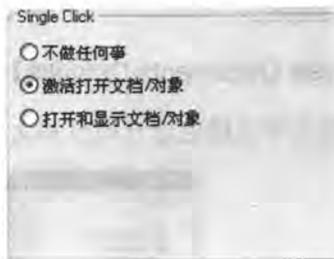


图 2-18 【Single Click】选项组

8. 【File Types】标签页设置

Altium Designer 6.0 系统支持的文件类型很多, 甚至是 C、C++ 文件、ASM 汇编文件、VHDL 设计语言文件等, 都可以在自己的设计环境中打开并加入项目文件中, 可以通过【File Types】标签页加以设置, 如图 2-19 所示。



图 2-19 【File Types】标签页

在该标签页中列出了系统可以支持的全部文件, 包括【Schematic】(原理图文件)、【Outputs】(输出文件)、【Libraries】(库文件)、【PCB】(PCB 文件)、【Projects】(项目文件)、【Simulation】(仿真文件)等 13 组文件。在每一组文件中又包含有若干类扩展名不同的文件, 如在【Schematic】组中, 有 4 类扩展名不同的文件。

- Sch、SchDoc: Altium 原理图文件
- SchLib: Altium 原理图库文件
- SchDot: Altium 原理图模板文件

在具体的电路设计中，为了避免文件类型的繁杂、混乱，可以通过单击右边的按钮，有选择地来设置系统具体支持的文件类型。

- 全部开**：使每一组中的每一类文件全部处于选中状态
- 全部关**：使每一组中的每一类文件全部处于非选中状态
- 成组开**：使某一组中的每一类文件全部处于选中状态
- 成组关**：使某一组中的每一类文件全部处于非选中状态
- 选择的开**：用鼠标单击选中若干类文件
- 选择的关**：用鼠标单击关闭若干类文件

9. 【New Documents Defaults】标签页设置

该标签页用于指定建立项目和文档时所使用的默认值，如图 2-20 所示。



图 2-20 【New Document Defaults】标签页

对于表中所列出的每一项目或文档种类，都可以进行默认值的设置。单击选中后，在相应的新文档默认栏中会出现...按钮。单击该按钮，用户就可以在浏览文件夹中选择合适的路径，单击 **适用** 按钮后，即完成了默认值的设置。

10. 【File Locking】标签页设置

【File Locking】标签页如图 2-21 所示，主要用于对有效文件进行锁定的有关设置，具体功能参看标签页的详细说明即可，在此不再赘述。

11. 【Installed Libraries】标签页设置

在【Installed Libraries】标签页中显示了系统已经安装的集成元器件库，并且通过该标签页可以进行元器件库的加载及删除操作，如图 2-22 所示。

单击 **向上移动** 或 **向下移动** 按钮，可以调整元器件库在标签页上的排列顺序；单击 **删除** 按钮，可以将已经安装的元器件库删除；而单击 **安装** 按钮，系统会弹出库文件【打开】对话框，用户可以选择安装，如图 2-23 所示。



图 2-21 【File Locking】标签页



图 2-22 【Installed Libraries】标签页



图 2-23 库文件【打开】对话框

12. 【Scripting System】标签页设置

Altium Designer 6.0 具有强大的内置脚本系统，支持多个脚本语言，如 Delphiscript、VBS、Javascript 等。使用完整的脚本开发和调试环境，用户可以对系统的所有功能进行改进并扩展，以创建定制的 Altium Designer 环境，满足自己的特定需求。

【Scripting System】标签页用于脚本项目文件的安装，如图 2-24 所示。

单击 **安装...** 按钮，则系统会弹出【Select Script Project File】（选择脚本项目文件）对话框，如图 2-25 所示。选择要安装的脚本项目文件，单击 **打开(O)** 按钮，即可进行安装。

在以上各标签页的设置过程中，当有参数被重新设置时，则 **适用** 按钮被激活为 **适用**，相应标签页名称的右上方出现一个“*”，表示该标签页中有参数被重新设置，单击 **适用** 按钮后，“*”消失，设置生效，或单击 **确认** 按钮，设置同样生效并返回主页。

若单击 **设置为默认** 按钮，则当 Altium Designer 6.0 系统再次启动时，会以所设置的参数作为默认环境；单击 **保存...** 按钮后，系统会弹出【保存优先设定】对话框，如图 2-26 所示，将设定的参数以文件的形式保存，扩展名为“*.DXPPrf”；若单击 **导入...** 按钮，则可以加载原先保存的优先设定文件。



图 2-24 【Scripting System】标签页



图 2-25 【Select Script Project File】对话框



图 2-26 【保存优先设定】对话框



这里所提到的 **适用** 按钮，与 Windows 环境中的【应用】按钮功能是一样的，仅是翻译的不同，我们尊重 Altium Designer 6.0 系统中按钮的标志，沿用 **适用** 按钮。

2.2 常用面板

在 Altium Designer 6.0 的各种具体开发设计环境中，都为用户提供了最灵活的应用工具——工作面板，如【Files】（文件管理面板）、【Projects】（项目管理面板）、【收藏】面板、【Navigator】（导航器面板）、【元件库】面板等。

这些工作面板几乎包括了所有的编辑和选择功能，使用时可以打开，不用时则收缩、自由浮动，或者以各种方式堆叠、最小化等，功能强大，方式灵活。了解并熟练掌握各种工作面板的功能特点和使用方法，将会给设计者带来极大的方便。因此，在进行具体的电路设计之前，应对常用的工作面板有所了解，以保证设计的顺利进行，并达到事半功倍的设计效果。

为了给用户简洁的工作平台，暂时不用的工作面板一般采用隐藏方式。这种方式下，工作面板不显示在工作区域中，而是隐藏在主页窗口右下角，称为面板控制中心，如图 2-27 所示。



System Design Compiler Help Instruments

图 2-27 面板控制中心

当用户使用工作面板时，可以单击面板控制中心的标签页【System】、【Design Compiler】或【Help】，在弹出的工作面板菜单中选择相应的工作面板，单击后即可显示，此时菜单中面板名称的左侧出现一个☑标志，表示该面板已处于打开状态。

也可以通过执行【查看】/【工作区面板】/【System】或【Design Compiler】、【Help】命令，打开需要的工作面板。



系统的主要控制面板都隐藏在此处，灵活地使用面板控制中心可以让用户得到个性化的设计环境，使设计工作得心应手。

在实际设计过程中，为了方便起见，系统允许用户可以同时打开多个工作面板，这些面板既可以分开摆放，如图 2-28 所示，也可以重叠在一起，作为一个整体移动或操作，如图 2-29 所示。

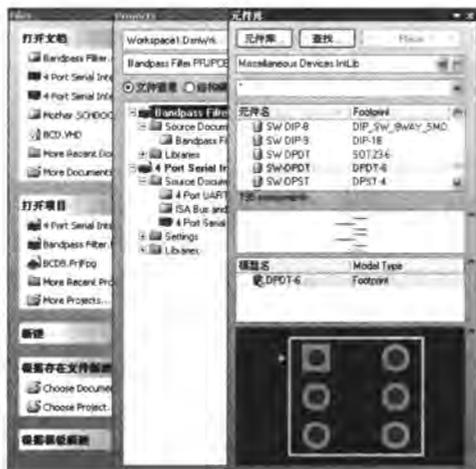


图 2-28 多个面板分开摆放

1. 【Files】面板

【Files】面板是 Altium Designer 6.0 为用户提供的文件操作中心，在【Files】面板中可以轻松地新建或打开各种文件，包括项目文件、设计文件等，如图 2-30 所示。

单击【打开文档】右侧的☑按钮，可以在展开栏中选择一个已经存在的文件，单击该文件打开。

单击【打开项目】右侧的☑按钮，可以在展开栏中选择一个已经存在的项目文件，单击该文件打开。

【新建】栏中的各项功能，是为用户提供新建一个设计文件或项目文件的快捷方式，里面列举了许多常用的设计文件类型，单击相应的图标即可生成一个新的设计文件或设计项目。当许多选择项区域或菜单栏内容因为屏幕显示的区域大小的限制不能够完全显示出来时，单击右侧的☑按钮，可以把展开的区域关闭。



图 2-29 多个面板重叠在一起

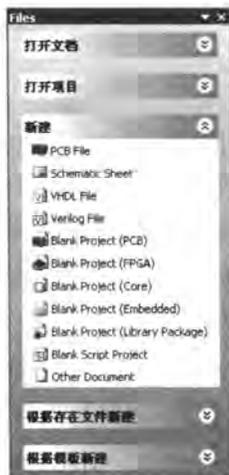


图 2-30 【Files】面板

【根据存在文件新建】栏表示从已存在的项目文件中打开一个设计文档。

【根据模板新建】表示从模板文件中创建一个新的文档，单击右侧的  按钮，可以在展开栏中选择各种模板文件类型。

2. 【Projects】面板

【Projects】面板是项目管理面板，其作用是管理工作区或项目中的所有设计文件，如图 2-31 所示。

【Projects】面板的上部有两个单选框，分别是【文件查看】与【结构编辑器】，用于指示打开的项目及其文档在【Projects】面板上的显示方式，图 2-31 中采用了系统默认的【文件查看】方式。右上方有 4 个按钮，即 、、、，通过使用这 4 个按钮，可以完成对工作区、项目及设计文档的各种管理操作。

1) 工作区操作 打开某一项目，用鼠标右键单击 4 个按钮中的任何一个，则展示的菜单项中包含了对整个项目组（工作区）进行的各种操作，如编译、重编译全部项目，追加新项目，创建新项目，打开、保存设计工作区等，如图 2-32 所示。



图 2-31 【Projects】面板

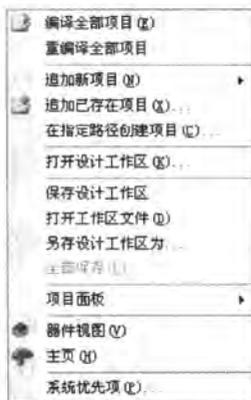


图 2-32 工作区命令菜单



2) 项目操作 用鼠标左键单击 **项目** 按钮, 展示的菜单项则为用户提供了与某一具体项目有关的命令操作, 如编译该项目, 追加文件, 保存项目, 关闭项目等, 如图 2-33 所示。

3) 文件操作 打开项目中的某一具体设计文件后, 用鼠标左键单击 **项目** 按钮, 展示的菜单项则为用户提供了与该设计文件有关的命令操作, 如编译、打开、从项目中删除、关闭、打印等, 如图 2-34 所示。



图 2-33 项目命令菜单



图 2-34 文件命令菜单

按钮则为用户提供了 FPGA 设计图示, 单击该按钮, 用户可以预览项目文件中关于 FPGA 部分的设计结果, 如图 2-35 所示。

按钮也用来设置【Projects】面板的各种状态选项、文档操作及文档管理的形式等, 提供了与【Projects Panel】标签页设置同样的功能。单击其右侧的下拉符号, 打开的设置窗口如图 2-36 所示。



图 2-35 FPGA 工作区映射图

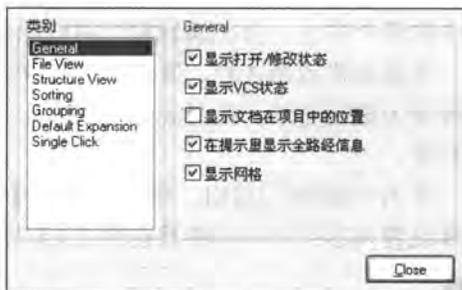


图 2-36 【Projects】面板设置窗口

3. 【Navigator】面板

在对项目或项目中的某一文件进行了编译操作后, 可以使用【Navigator】面板浏览编译后的各种信息, 包括元器件、电气连接、网络表等。借助于【Navigator】面板, 用户能够方

便地对设计文件中的各种对象进行查找、编辑、修改等操作，如图 2-37 所示。

面板上面共有 4 个框栏，第 1 栏是【文件】栏，用于列出所编译的文件名称及层次关系。选择要查看的文件后，单击鼠标右键，即可在弹出的菜单中设置对象的显示方式，如图 2-38 所示。



图 2-37 【Navigator】面板

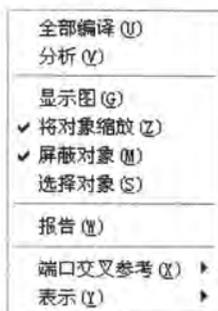


图 2-38 对象显示方式设置

第 2 栏是【实例】栏，列出了在相应的文件中所用到的所有元器件及其注释和类型，单击不同的元器件，系统将在编辑窗口内按照所设置的方式显示该元器件，同时第 4 栏中会显示出该元器件的所有引脚信息。

第 3 栏是【Net/Bus】（电气网络和总线）栏，列出了当前文件中所有的电气网络标号和总线，单击不同的网络标号，将在编辑窗口内按照所设置的方式显示所有标注该网络标号的地方及它们之间的连线，同时第 4 栏中会显示与该网络标号相连的所有元器件引脚。若【Navigator】面板左上方的【显示信号】复选框处于选中状态，则该栏成为【Signal】（信号）栏，显示相应的连线信息。

第 4 栏是【Ports】（端口信息）栏，它根据前几栏的不同选择而显示不同的信息，单击其中的某个图元，会在编辑窗口内按照所设置的方式显示该图元。

在第 2 栏或第 3 栏、第 4 栏中选择某一对象后，单击 **交互式导航** 按钮，则【Navigator】面板变为透明显示，此时光标成为“十”字形，可以在编辑窗口内自由滑动，以查看所选择的对象。

单击右侧的 按钮，则可以进入【Navigation】标签页中，进行显示对象的有关设置，具体设置内容用户可以参看前面 2.1.5 节，在此不再赘述。



使用【Navigator】面板，用户可以很直观、很方便地对编辑窗口内的任一对象进行查看、编辑或修改，至于对象的显示方式，用户完全可以按照自己的需要进行灵活设置。

对于其他的工作面板，将在后面的具体设计应用中加以介绍。用户可以在熟悉 Altium Designer 6.0 的过程中，逐步去了解并灵活使用。



2.3 项目及文档管理

在电子产品的开发设计过程中，一般都会有上百个与具体设计相关的文档生成，包括原理图、PCB、网络表、器件库等。对于这些设计文档，Altium Designer 6.0 采用了软件工程中以项目为中心的管理方式。项目结构内部对于文档的内容及存放位置等没有任何限制，文档可以放置在不同的目录下，必要时使用 Windows Explorer 来查找，直接添加在设计项目中即可。这样，当一个项目被打开时，所有与其相关的设计信息也将同时被加载。

2.3.1 项目及项目文件

在 Altium Designer 6.0 中，任何一项开发设计都被看作是一个项目，在该项目中建立了与该设计有关的各种文档的连接关系并保存了与该设计有关的设置，而各个文档的实际内容并没有真正包含到项目中。

Altium Designer 6.0 系统提供了创建和管理所有不同项目类型的一体化环境，包括 PCB 项目、FPGA 项目、核心项目、集成元器件库、嵌入式软件项目、脚本项目等，其中的 FPGA 项目、核心项目、嵌入式软件项目均是为用户提供不同的 FPGA 设计方法使用的。不同的项目类型可以独立运作，但最终会被系统逻辑地链接在一起，从而构成完整的电子产品。

项目文件则是设计项目的管理者，是一个 ASCII 文本文件，含有该项目所有文件的组织信息，用于列出在该项目中有哪些文档及有关输出的配置等。

Altium Designer 6.0 允许用户把文件放在自己喜欢的文件夹中，甚至是同一个项目的设计文件分别放在不同的文件夹中，用户只要将相关的设计文件加入项目文件中即可。但是为了设计工作的可延续性和管理的系统性，便于日后能够更清晰地阅读、更改，建议用户在设计一个项目时新建一个设计文件夹，尽量将它们放在一起。

项目文件有多种类型，在 Altium Designer 6.0 系统中主要有以下 8 种。

- “DesWrk” —— Altium 工作区文件
- “DsnWrk”、“PrjGrp” —— Altium 项目组文件
- “LibPkg” —— Altium 集成元器件库文件
- “Pjt”、“PrjEmb” —— Altium 嵌入式软件项目文件
- “PrjCor” —— Altium 核心项目文件
- “PrjFpg”、“PrjFpga” —— Altium FPGA 项目文件
- “PrjPcb” —— Altium PCB 项目文件
- “PrjScr” —— Altium 脚本项目文件

以 “.DesWrk” 作为扩展名的项目组文件是用来管理用户的工作环境的，以便下次启动后能够保持用户的设计风格；以 “.LibPkg” 作为扩展名的项目文件，则用来管理系统中的集成元器件库。

嵌入式软件项目文件、核心项目文件、FPGA 项目文件、PCB 项目文件、脚本项目文件的扩展名中都有 3 个 “Prj” 字母（Project 的缩写），表示是项目文件。

2.3.2 项目的打开与创建

1. 打开项目

打开项目有两种方法:

- 执行【文件】/【打开项目】菜单命令
- 在【Files】面板上,【打开项目】栏中直接单击项目名称

【案例 2-1】 打开某一项目

打开系统的自带项目“4 Port Serial Interface.PRJPCB”, 查看其文档结构。



操作步骤

- [1] 执行【文件】/【打开项目】菜单命令, 则系统弹出如图 2-39 所示的【Choose Project to Open】对话框。
- [2] 选择“C:\Program Files\Altium Designer 6\Examples\Reference Designs\4 Port Serial Interface\”中的项目“4 Port Serial Interface.PRJPCB”, 单击 按钮, 此时【Projects】面板弹出, 显示被打开的项目, 如图 2-40 所示。



图 2-39 【Choose Project to Open】对话框



图 2-40 打开项目

可以看到, 在【Projects】面板上项目打开的同时, 该项目的文档列表也被打开了。不同的文件按照其类别放在不同的文档下, 原理图文件和 PCB 文件放在源文件【Source Documents】下, 数据库文件和输出文件放在设置文件【Settings】下, 而原理图库文件和 PCB 库文件则放在库文件【Libraries】下。

2. 创建新项目

创建新项目有两种方法。

1) 菜单创建 执行【文件】/【创建】/【项目】命令, 在弹出的菜单中列出了可以创建的各种项目类型, 如图 2-41 所示, 单击选择即可。



2) 【Files】面板创建 打开【Files】面板，在【新建】栏中列出了各种空白项目【Blank Project】，如图 2-42 所示，单击选择即可。

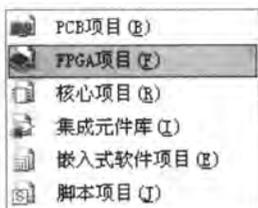


图 2-41 选择创建项目



图 2-42 新建项目选择

【案例 2-2】 创建 FPGA 项目

对于各种类型的项目来说，创建一个新项目的步骤都是基本相同的，这里以创建一个新的 FPGA 项目为例来说明。



操作步骤

- [1] 执行【文件】/【创建】/【项目】/【FPGA 项目】命令，此时【Projects】面板弹出，系统自动在当前的工作区下面添加了一个新的 FPGA 项目，默认名为“FPGA-Project1. PrjFpg”，并在该项目下列出“**No Documents Added**”文件夹，如图 2-43 所示。
- [2] 在项目文件“FPGA-Project1. PrjFpg”上单击鼠标右键，执行项目命令菜单(图 2-33)中的【另存项目为】命令，则系统弹出项目保存对话框，如图 2-44 所示。
- [3] 选择保存路径并输入项目名，如“MyProject”。单击 **保存(S)** 按钮后，即建立了自己的 FPGA 项目“MyProject. PrjFpg”，如图 2-45 所示。

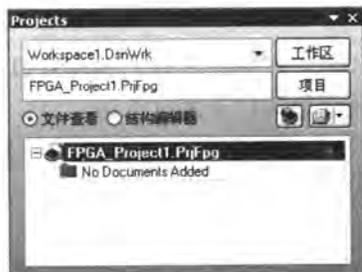


图 2-43 创建一个 FPGA 项目



图 2-44 项目保存对话框



图 2-45 新建“MyProject. PrjFpg”项目

2.3.3 创建设计文件

在 Altium Designer 6.0 的每种项目中，都可以包含多种类型的文件，具体的文件类型及相应的扩展名在【File Types】标签页中被一一列举，用户可以参看并进行设置。在电子产品开发的过程中，用户经常用到的几种主要设计文件见表 2-1。

表 2-1 主要设计文件扩展名

文件扩展名	设计文件
*.Schdoc	原理图设计文件
*.Schlib	原理图库文件
*.Pcbdoc	PCB 设计文件
*.Pcblib	PCB 库文件
*.Pcb3D	PCB 3D 显示文件
*.Pcb3Dlib	PCB 3D 库文件
*.net	网络表文件
*.Sdf	仿真数据文件
*.Vhdl	VHDL 文件

用户在创建了自己的项目以后，就可以在该项目下进行各种设计文件的创建了。设计文件的创建同样有两种方法。

1) 菜单创建 执行【文件】/【创建】命令，在弹出的菜单中列出了可以创建的各种文件类型，如原理图文件、PCB 文件、C 源文件、库文件等，如图 2-46 所示。

2) 【Files】面板创建 打开【Files】面板，在【新建】栏中单击【Other Document】命令，同样会弹出一个创建文件菜单，如图 2-47 所示。

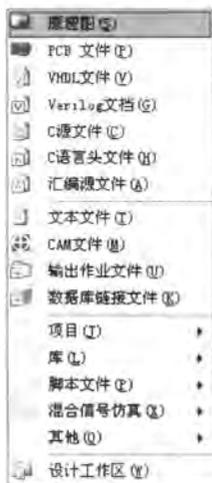


图 2-46 创建文件菜单

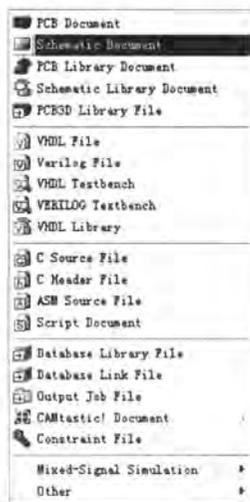


图 2-47 新建文件菜单

单击选择菜单中的某一类文件，则系统会自动在当前的项目下创建一个相应类型的设计



文件，并同时进入相应的设计环境。

【案例 2-3】 创建原理图文件

在前面我们创建了一个 FPGA 项目“MyProject. PrjFpg”，现在在该项目中来创建一个原理图文件。



操作步骤

- [1] 执行【文件】/【创建】/【原理图】命令，则【Projects】面板弹出，系统自动创建了一个默认名为“Sheet1. SchDoc”的原理图文件，并添加在了“MyProject. PrjFpg”项目的源文件夹中，如图 2-48 所示。同时，原理图的编辑环境被打开。
- [2] 在原理图文件“Sheet1. SchDoc”上单击鼠标右键，执行文件命令菜单中的【另存为】命令，则系统弹出文件保存对话框，如图 2-49 所示。



图 2-48 创建一个原理图文件



图 2-49 文件保存对话框

- [3] 选择保存路径并输入文件名，如“MySheet1”，单击 **保存(S)** 按钮后，即建立了自己的原理图文件“MySheet1. SchDoc”，如图 2-50 所示。

当然，如果用户只是进行一项单独的设计工作，如仅仅画一张电路原理图或仅仅制作一个印制电路板等，可以不需要创建任何项目，而直接创建相应的设计文件即可。此时，系统会把该文件作为自由文件【Free Documents】处理，在图 2-51 中，我们就直接创建了一个原理图文件，而没有放在任何项目中。



图 2-50 新建原理图文件“MySheet1. SchDoc”



图 2-51 自由文件



在一个项目中，项目文件和其他各个设计文件都是相对独立的，每个设计文件都可以作为自由文件单独创建、单独打开、单独编辑，当然也可以单独保存在任何位置处，需要时随时加入项目中即可。

2.3.4 把设计文件加入项目

在 Altium Designer 6.0 中，可以把两种设计文件加入项目中，一种是已有的设计文件，另一种是新的设计文件。

1. 把已有的设计文件加入项目

在【Projects】面板中，选中该项目的项目文件，执行右键菜单中的命令【追加已有文件到项目中】，则弹出如图 2-52 所示的【Choose Documents to add to Project】对话框，在该对话框中可以选择已有的设计文件加入到当前项目中。

2. 把新的设计文件加入项目

把新的设计文件加入项目，也就是在项目中新建一个设计文件。

【案例 2-4】 把新的 PCB 设计文件加入某一项目



操作步骤

- [1] 在【Projects】面板中，选中要追加文件的项目，执行右键菜单中的命令【追加新文件到项目中】，则系统弹出如图 2-53 所示的可追加文件类型供用户选择。



图 2-52 【Choose Documents to add to Project】对话框



图 2-53 追加新文件选择

- [2] 单击菜单中的【其他】命令，此时系统会打开【Files】面板，在【新建】栏中选择【PCB File】，则一个默认名为“PCB1.PcbDoc”的 PCB 设计文件已经自动添加在所选定的项目中了，同时系统也进入了相应的 PCB 设计环境。
- [3] 在“PCB1.PcbDoc”上单击鼠标右键，执行菜单中的【另存为】命令，在打开的保



存文件对话框中选择合适的路径，可以将默认的 PCB 文件名另存为其他名称。

2.3.5 在项目中移去设计文件

如果需要把一个设计文件从某项目中移走，可以进行如下操作，即在【Projects】面板上选中要移走的设计文件，执行右键菜单中的【从项目中删除】命令，则会弹出如图 2-54 所示的确定删除提示框，单击 按钮即可完成移去操作。

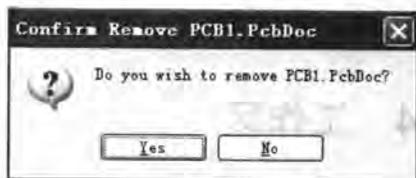


图 2-54 确定删除提示框



在项目中移去设计文件只意味着该设计文件与项目的连接中断，而设计文件的内容并没有被删除，在需要时仍然可以将设计文件加入项目中。

2.3.6 设计文件的管理

随着项目开发整体流程的运行，项目中的每一设计文档都会有许多版本生成，特别是当设计复杂性增加时。这就需要系统能够及时跟踪和控制设计文档的更新历史，以实现文档的完善管理。

Altium Designer 6.0 提供了广泛的多功能支持，能够与支持源代码控制接口（SCCI）、并发版本系统（VCS）或 Subversion（SVN）标准的任意第三方版本控制系统做接口。用户可以添加设计文档到版本控制系统的任意指定库中，执行所有通用版本的控制任务，如文档更新、给版本做标签等，不需要离开 Altium Designer 6.0 环境就可以完成对文档的管理。

同时，Altium Designer 6.0 也在本地跟踪着项目的文档历史。当用户保存某一文件时，根据设置，系统会自动保存原文件的副本，同时更新文档的历史。用户借助于系统提供的【存储管理器】面板，就可以查看并管理项目，以及与项目有关的所有设计文档的信息，包括文件、尺寸、种类、修改日期、状态等，如图 2-55 所示。



图 2-55 【存储管理器】面板

对于重要的版本，用户还可以添加标签或注释，便于准确记录变化。

大多数的版本控制系统能够方便地查看不同文本文件之间的差异，而对于不同图形文件之间的变化，则很难比较。Altium Designer 6.0 系统提供了强大的图形区分引擎，可以在空间上和连接性级别上进行图形化的差异比较，进一步加强了对文档历史的管理和维护。

这样一来，在不同的原理图和 PCB 文档版本之间，即使是最细微的图形差异也能找到。用户可以方便地把当前文档和本地历史或版本控制库中的不同版本做比较，或者比较文档的两个以前版本等，实现了对设计更改的快速定位。

2.4 工作区

为了对项目 and 设计文档进行更有效、更协调的一体化管理，Altium Designer 6.0 中还采用了设计工作区（Design Workspace）的概念。所谓工作区，就是系统为用户提供的—个开发运行平台，在该平台上可以同时管理多个不同的项目、多个不同的文件。前面对项目 and 设计文件进行的各种操作，包括打开、创建、追加等，实际上都是在工作区内进行的。

工作区的管理文件都是项目组文件，扩展名为“. DsnWrk”或“. PrjGrp”，是将若干个相关的设计项目和自由文件组织到了一个项目组中进行管理。项目组文件实际上也是一种文本文件，在该文本文件中建立了有关设计项目的连接关系，组织到该项目组中的各种设计文件和自由文件，其内容并没有真正包含进来，只是通过连接关系组织起来。

项目组文件可以说是 Altium Designer 6.0 文档管理的最高形式。

【案例 2-5】 打开某一项目组（工作区）

打开系统自带的“NanoBoard-NB1. DsnWrk”项目组，查看其项目结构。



操作步骤

- [1] 执行【文件】/【打开设计工作区】命令，系统弹出【Choose Design Workspace to Open】对话框，如图 2-56 所示。
- [2] 选择“C:\Program Files\Altium Designer 6\Examples\Reference Designs\ NanoBoard-NB1\”中的项目组“NanoBoard-NB1. DsnWrk”，单击 按钮，此时【Projects】面板弹出，显示被打开的项目组，如图 2-57 所示。



图 2-56 【Choose Design Workspace to Open】对话框

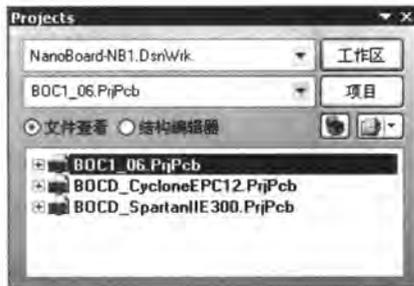


图 2-57 打开项目组

当打开一个项目组时，该项目组下的所有设计项目同时在【Projects】面板中被打开。可



以看到，该项目组中管理着3个项目，即BOC1-06.PrjPcb、BOCD-CycloneEPC12.PrjPcb和BOCD-Spartan11E300.PrjPcb。当然，在每一项目下还包含有若干个设计文件，当前选中的项目是“BOC1-06.PrjPcb”。

【案例 2-6】 创建自己的工作区

在开发设计一个大型的电子产品时，用户可以将该系统划分为若干个项目分别进行设计，并创建自己的工作区来对这些项目统一管理。



操作步骤

- [1] 执行【文件】/【创建】/【设计工作区】命令，即可新建一个设计工作区，默认名为“Workspace1.DsnWrk”，显示在【Projects】面板上，如图2-58所示。



图 2-58 新建工作区

- [2] 单击 **工作区** 按钮，执行菜单命令【另存设计工作区为】，此时系统弹出设计工作区保存对话框，如图2-59所示。
- [3] 选择适当位置，输入工作区名称，如“MyWorkspace”，单击 **保存(S)** 按钮，此时即建立了自己的工作区“MyWorkspace.DsnWrk”，如图2-60所示。



图 2-59 设计工作区保存对话框



图 2-60 新建工作区“MyWorkspace.DsnWrk”

在该工作区中，用户就可以创建自己的设计项目或设计文件了。



在创建一个新的项目或一个新的设计文件时，系统会自动将该项目或文件放在当前正在使用的工作区内。若当前所有的设计工作区都处于关闭状态，则系统会创建一个默认名为“Workspace1. DsnWrk”的设计工作区供用户使用，作为新项目或新设计文件的运行平台，如图 2-43 和图 2-48 所示。对于该工作区，用户可以保存为自己的工作区，也可以不必保存。

【案例 2-7】 把已存在项目加入工作区

在 Altium Designer 6.0 中，可以把两种项目加入工作区中，一种是已存在的项目，另一种是新建项目。

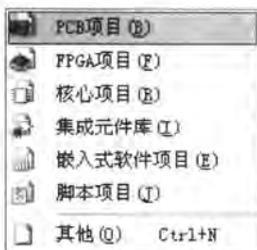


图 2-61 可追加项目类型



操作步骤

[1] 在【Projects】面板中，选中相应工作区，单击 **工作区** 按钮，执行菜单命令【追加已存在项目】，则系统弹出前面图 2-39 所示的【Choose Project to Open】窗口。

[2] 选择欲追加的项目，单击 **打开(O)** 按钮即可加入到选中的工作区中。

把新的设计项目加入工作区，也就是在工作区中新建一个项目。在【Projects】面板中，选中相应工作区，单击 **工作区** 按钮，执行菜单命令【追加新项目】，在弹出的项目类型菜单中（图 2-61）选择相应的项目即可。具体操作与前面项目的创建基本相同，在此不再赘述。

2.5 本章小结

本章着重介绍了 Altium Designer 6.0 的基本界面管理，包括系统参数的优先设定、一些常用工作面板（【Files】面板、【Projects】面板、【Navigator】面板）的功能和操作，以及项目和文档的管理等。

通过本章的学习，相信用户对于一体化的设计环境、灵活的项目管理方式，以及直观便捷的中文操作界面有了进一步的了解。在 Altium Designer 6.0 系统中，用户完全可以根据自己的习惯，定制个性化的设计环境和系统配置，使之适合个人的工作方式，进一步提高设计的效率。

2.6 思考与练习

1. 概念题

- (1) 系统参数的优先设定具体可以通过哪几个标签页分别完成？
- (2) 简述【Navigator】面板的基本功能。
- (3) 尝试列出 Altium Designer 6.0 系统中文档管理的结构图。



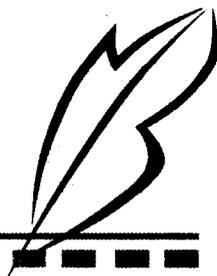
2. 操作题

(1) 练习进行系统参数的优先设定。

(2) 使用【Files】面板，打开系统提供的某一 PCB 项目，利用【Navigator】面板查看编译后的原理图信息。

(3) 尝试新建一个工作区，在该工作区下新建一个 PCB 项目，在该项目下新建一个原理图文件。

第 3 章 电路原理图设计基础



在前面的章节中，我们对 Altium Designer 6.0 系统作了一个总体且较为详细的介绍，目的是让读者对 Altium Designer 6.0 的应用环境及各项管理功能有个初步的了解。该系统强大的集成开发环境使得电路设计中绝大多数的工作可以迎刃而解，从构建设计原理图开始到复杂的 FPGA 设计，从电路仿真到多层 PCB 板的设计，Altium Designer 6.0 都提供了具体的一体化应用环境，使从前需要多个开发环境的电路设计变得简单。

在这一章，我们将开始利用 Altium Designer 6.0 为用户所提供的全线的板级设计手段，为我们的设计工作服务，使用户真正体会到能够按照自己的设计方式，实现从最初的项目规划到最终形成可用产品的全部过程。

在整个电子产品设计过程中，电路原理图的设计是最根本的基础。同样，在 Altium Designer 6.0 中，只有首先设计出符合需要和规则的电路原理图，然后才能对其顺利进行仿真分析，最终变为可用的 PCB 文件，并投入生产。



学习目标

- 熟悉 Altium Designer 6.0 的原理图设计环境
- 掌握原理图设计环境基本参数的设置
- 掌握各种工作面板、工具栏及菜单命令
- 完成基础电路原理图的绘制



实例讲解

- 新建 PCB 项目及原理图文件
- 元器件库的直接加载与卸载
- 元器件的放置
- 编辑元器件属性
- 元器件的自动标注和排列
- 不同原理图间的对象复制
- 总线的绘制
- 放置网络标签
- 使用 PCB 布局标志设置铜膜线宽度
- 绘制折线、椭圆弧和文本框



3.1 电路原理图的设计知识

当进行电子电路设计时，首先要有一个设计方案，而将电路设计方案表达出来的最好方法就是画出清晰、正确的电路原理图。根据设计需要选择适当的元器件，并把所选用的元器件和相互之间的连接关系明确地列出，直观地表达出设计概念，这就是原理图的设计过程。同时，利用电路原理图还可以进行各种仿真分析。

电路原理图的基本组成是电子元器件符号和连接导线，电子元器件符号包含了该元器件的功能，连接导线则包含了元器件的电气连接信息，所以电路原理图设计的质量好坏直接影响到 PCB 的设计质量。

绘制电路原理图有两大原则：首先应该保证整个电路原理图的连线正确，信号流向清晰，便于阅读分析和修改；其次应该做到元器件的整体布局合理、美观、实用。

在 Altium Designer 6.0 系统中，绘制电路原理图大体上可分为以下几个步骤。

- (1) 启动 Altium Designer 6.0 原理图编辑器，新建电路原理图文件。
- (2) 设置原理图的相关参数如图纸的大小、版面及环境参数等。
- (3) 加载元器件库，在图纸上放置需要的各种元器件。
- (4) 编辑元器件的属性，并对元器件进行合理的布局调整。
- (5) 使用导线或网络标签对所有的元器件进行电气意义上的连接。
- (6) 对电路原理图进行整体的编辑、调整。
- (7) 保存文档，打印输出。

下面对于绘制过程中所涉及的内容及操作，逐一进行详细讲述。

3.2 原理图编辑环境

Altium Designer 6.0 为用户提供了一个十分友好易用的原理图设计环境。在该系统中，倡导的是一种全新的设计理念，它打破了传统的 EDA 设计模式，采用了以项目为中心的设计模式。在一个项目中，文件与文件之间互有关联，当项目被编辑后，项目中的电路原理图文件或 PCB 文件的任何改变都会被同步更新。

3.2.1 创建新原理图文件

Altium Designer 6.0 允许用户在计算机的任何存储空间建立和保存文件。但是，为了保证设计工作的顺利进行和便于管理，建议用户在进行电路设计之前，先选择合适的路径建立一个属于该项目的文件夹，用于专门存放和管理该项目所有的相关设计文件，养成良好的设计习惯。例如，可以在“D:\”下面建立一个文件夹“Examples1”。如果要进行一个包括 PCB 的整体设计，那么，在进行电路原理图设计的时候，还应该在一个 PCB 项目下面进行。

【案例 3-1】 新建 PCB 项目及原理图文件

创建一个新的 PCB 项目，然后再创建一个新的原理图文件添加到该项目中。



操作步骤

- [1] 执行【文件】/【创建】/【项目】/【PCB 项目】命令，在【Projects】面板上，系统自动创建了一个默认名为“PCB-Project1.PrjPCB”的项目，如图 3-1 所示。
- [2] 在“PCB-Project1.PrjPCB”上单击鼠标右键，执行【另存项目为】命令，将其存为自己喜欢或者与设计有关的名字，如“NewPCB”。
- [3] 继续执行右键菜单中的【追加新文件到项目中】/【Schematic】命令，系统在该 PCB 项目中添加了一个新的空白原理图文件，默认名为“Sheet1.SchDoc”。同时打开了原理图的编辑环境。
- [4] 在“Sheet1.SchDoc”上单击鼠标右键，执行【另存为】命令，将其另存为自己喜欢或者与设计相关的名字，如“NewSheet.SchDoc”。

以上操作完成后，结果如图 3-2 所示。对于该项目所在的设计工作区，用户可以保存为自己的工作区，也可以不保存。



图 3-1 新建 PCB 项目



图 3-2 添加了原理图文件

3.2.2 原理图编辑环境

在打开一个原理图设计文件或创建了一个新的原理图文件的同时，Altium Designer 6.0 的原理图编辑器【Schematic Editor】将被启动，即打开了电路原理图的编辑软件支持环境，如图 3-3 所示。

1. 主菜单栏

前面讲过，Altium Designer 6.0 系统对于不同类型的文件进行操作时，主菜单内容会发生相应的改变。在原理图编辑环境中，主菜单如图 3-4 所示。在设计过程中，对原理图的各种编辑操作都可以通过菜单中相应的命令来完成。

2. 【Schematic Standard】（标准）工具栏

该工具栏为用户提供了—些常用的文件操作快捷方式，如打印、缩放、复制、粘贴等，以按钮图标的形式表示出来，如图 3-5 所示。如果将光标放置并停留在某个按钮图标上，该图标按钮所要完成的功能就会在图标下方提示出来，便于用户操作使用。

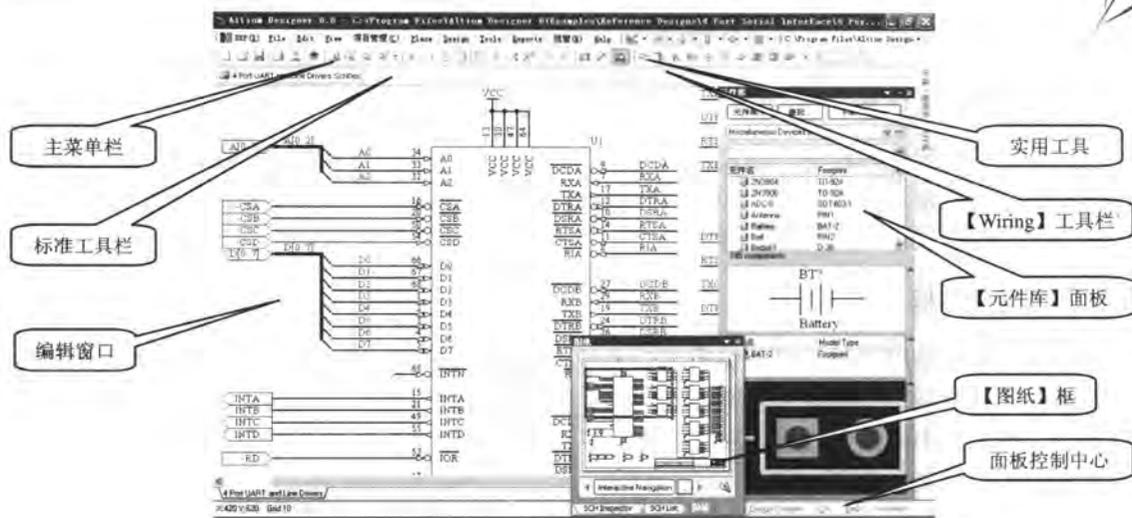


图 3-3 原理图编辑环境

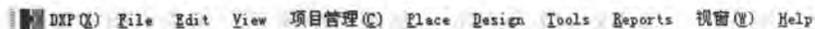


图 3-4 原理图编辑环境主菜单栏



图 3-5 【Schematic Standard】工具栏

执行【View】/【工具栏】/【Schematic Standard】命令，可以对该工具栏进行开关操作，便于用户为自己创建个性的工作窗口。

3. 【Wiring】（配线）工具栏

该工具栏主要用于放置原理图中的元器件、电源、地、端口、图纸符号、未用引脚标志等，同时完成连线操作，如图 3-6 所示。



图 3-6 【Wiring】工具栏

执行【View】/【工具栏】/【Wiring】命令，同样可以打开或关闭该工具栏。

4. 【Utility Tools】（实用工具）和【Alignment Tools】（排列工具）

□ 实用工具 : 用于在原理图中绘制所需要的标注信息，不代表电气联系

□ 排列工具 : 用于对原理图中的元器件位置进行调整、排列

执行【View】/【工具栏】/【Utilities】命令，可以打开或关闭这两个工具箱。

5. 编辑窗口

编辑窗口就是进行电路原理图设计的工作平台。在此窗口内，用户可以新画一个原理图，

也可以对现有的原理图进行编辑和修改。

6. 【元件库】面板

在原理图的绘制过程中，通过使用【元件库】面板，可以方便快捷地完成对元器件库的各种操作，如搜索选择元器件、加载或卸载元器件库、浏览库中的元器件信息等。关于该面板的具体功能和使用，在后面会详细讲述。

7. 【图纸】框

【图纸】框是用于显示目前编辑窗口中的内容在整张原理图中的大小及位置，为用户提供明确位置以便能方便地找到所需要的对象。随着光标在原理图上的移动，当编辑窗口内容改变时，图纸框中的红色方框也随之移动，灵活指示选中部分在整个原理图中的位置，并且可以进行放大和交互导航。

8. 面板控制中心

面板控制中心用来开启或关闭各种工作面板。该面板控制中心与集成开发环境中的面板控制中心相比，增加了一项【SCH】标签页，如图 3-7 所示，用来启用在原理图编辑环境中要用到的【Filter】（过滤器）面板、【Inspector】（检查器）面板、【List】（列表）面板及【图纸】框等。



图 3-7 面板控制中心

3.3 图纸设置

在原理图的绘制过程中，根据所要设计的电路图的复杂程度，首先应对原理图图纸进行相应的设置。

3.3.1 图纸参数设置

虽然在进入电路原理图编辑环境时，Altium Designer 6.0 系统会自动给出默认的图纸相关参数，但是在大多数情况下，这些默认的参数不一定适合用户的要求，如图纸的尺寸、网格的大小等。用户应根据设计对象的复杂程度来对图纸的相关参数重新进行定义，以达到最优的设计效果。

【案例 3-2】 新建原理图的图纸参数设置

本例中，将对新建原理图的图纸大小、方向、标题栏、颜色、网格等参数的设置进行必要的说明。



操作步骤

[1] 在新建的原理图文件“NewSheet.SchDoc”中，执行【Design】/【Document Options】



命令，或在编辑窗口内单击鼠标右键，在弹出的菜单中执行【Options】/【Document Options】或【Document Parameters】命令，则会打开【文档选项】窗口，如图 3-8 所示。



图 3-8 【文档选项】窗口

在该窗口中有 3 个标签页，即【图纸选项】、【参数】和【单位】，图 3-8 所示为【图纸选项】标签页，用于设置图纸的大小、方向、标题栏和颜色等参数。

- [2] 单击【标准风格】栏右边的▼按钮，在下拉列表框中可以选择已定义好的标准图纸尺寸，有公制图纸尺寸（“A0”～“A4”）、英制图纸尺寸（“A”～“E”）、OrCAD 标准尺寸（“OrCAD A”～“OrCAD E”）及其他格式（“Letter”、“Legal”、“Tabloid”）等，如图 3-9 所示。这里设置为“A3”。
- [3] 单击 按钮，即可对当前编辑窗口中的图纸尺寸进行更新。
- [4] 若选中【使用自定义风格】复选框，则自定义功能被激活，在下面的 5 个文本框中可以分别输入自定义的图纸尺寸，包括宽度、高度、X 轴参考坐标分格、Y 轴参考坐标分格及边框宽度，如图 3-10 所示。
- [5] 窗口左侧的【选项】区域如图 3-11 所示。单击【方向】文本编辑栏右侧的▼按钮，可设置图纸的放置方向，有 2 种选择，即“Landscape”（横向）或“Portrait”（纵向）。



图 3-9 标准图纸尺寸



图 3-10 自定义图纸尺寸



图 3-11 【选项】区域

一般在图纸绘制及显示时可设为横向，在打印输出时则根据需要可设为横向或纵向。

- [6] 单击【图纸明细表】右侧的  按钮，可对明细表即标题栏的格式进行设置，有 2 种选择，即“Standard”（标准格式）和“ANSI”（美国国家标准格式）。选中【图纸明细表】复选框后，相应的【图纸编号空间】文本编辑栏也被激活，可以对图纸进行编号，如图 3-11 所示。
- [7] 单击【边缘色】或【图纸颜色】的颜色框，则会打开如图 3-12 所示的【选择颜色】窗口。在该窗口中，提供了 3 种颜色设置方式，即【基本】、【标准】和【自定义】。单击选定的某一颜色，会在【新建】栏中进行相应显示，确认后单击  按钮即可完成设置。这里我们采用系统的默认设置即可。
- [8] 若选中【显示参考区】复选框，则图纸会显示边框中的参考坐标。本例选中。
- [9] 若选中【显示边界】复选框，则编辑窗口中会显示图纸边框。本例选中。
- [10] 若选中【显示模板图形】复选框，则编辑窗口中会显示模板上的图形、文字及专用字符串等。

在图 3-8 所示窗口的【网格】区域中，可对网格进行具体的设置，如图 3-13 所示。其中，【捕获】网格值是光标每次移动时的距离大小；【可视】网格值是在图纸上可以看到的网格大小；选中了【有效】复选框，意味着启动了系统自动寻找电气节点的功能，即在绘制连线时，系统会以光标所在位置为中心，以【网格范围】中的设置值为半径，自动向四周捕捉电气节点。

网格为元器件的放置和线路的连接带来了极大的方便，使用户可以轻松地排列元器件和整齐地布线，极大地提高了设计速度和编辑效率。因此，网格设置适当与否，直接关系到原理图的绘制能否顺利完成。此外，设定的网格值并非是一成不变的，在设计过程中执行【View】/【Grids】命令，可以在弹出的菜单中，随时切换 3 种网格的启用状态或重新设定捕获网格的网格范围，如图 3-14 所示。

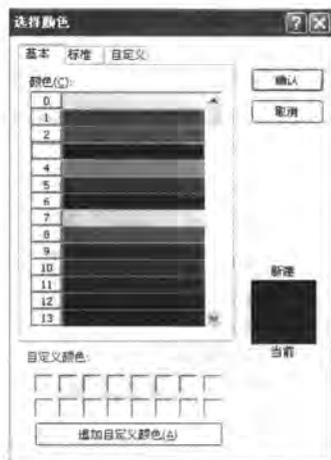


图 3-12 颜色设置

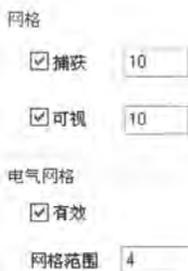


图 3-13 网格设置

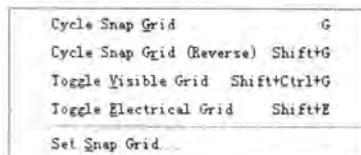


图 3-14 网格菜单



- [11] 单击【网格】区域下面的 **改变系统字体** 按钮，则会打开相应的【字体】对话框，可对原理图中所用的字体进行设置。
- [12] 参数设置完毕，单击 **确认** 按钮关闭【文档选项】窗口，设置后的原理图如图 3-15 所示。

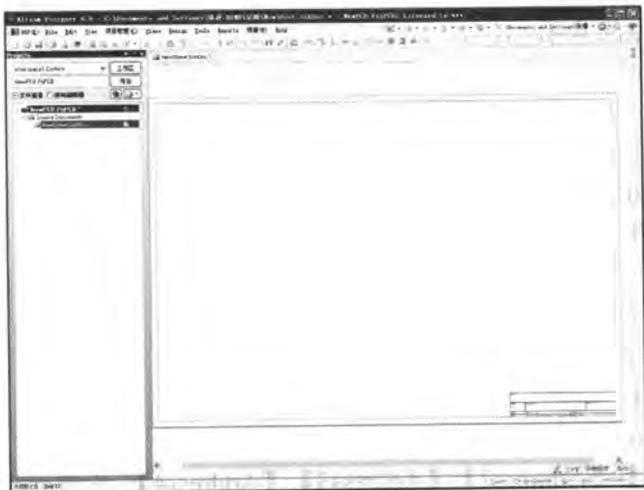


图 3-15 设置参数后的原理图图纸

3.3.2 图纸设计信息设置

图纸的设计信息记录了电路原理图的设计信息和更新记录，这项功能可以使用户更系统、更有效地对自己设计的图纸进行管理。

【案例 3-3】 设置图纸的设计信息



操作步骤

- [1] 在【文档选项】窗口中打开【参数】标签页，即可进行图纸设计信息的具体设置，如图 3-16 所示。



图 3-16 图纸设计信息

需要设置的图纸设计信息主要有如下 25 项。

- 【CurrentTime】: 当前时间
- 【CurrentDate】: 当前日期
- 【Time】: 设置时间
- 【Date】: 设置日期
- 【DocumentFullPathAndName】: 设计项目文件名和完整路径
- 【DocumentName】: 文件名
- 【ModifiedDate】: 修改日期
- 【ApprovedBy】: 项目设计负责人
- 【CheckedBy】: 图纸校对者
- 【Author】: 图纸设计者
- 【CompanyName】: 公司名称
- 【DrawnBy】: 图纸绘制者
- 【Engineer】: 设计工程师
- 【Orgnization】: 设计机构名称
- 【Address1】、【Address2】、【Address3】、【Address4】: 设置地址
- 【Title】: 原理图标题
- 【DocumentNumber】: 文件编号
- 【Revision】: 设计图纸版本号
- 【SheetNumber】: 电路原理图编号
- 【SheetTotal】: 整个电路项目中原理图总数
- 【Rule】: 设计规则
- 【ImagePath】: 影像路径

- [2] 双击某项需要设置的设计信息，如【DocumentName】，或者在选中后单击 **编辑(E)...** 按钮，则会打开相应的【参数属性】对话框，在【数值】文本编辑栏内就可以输入具体的信息值了，并且可以设定方向、位置、颜色等。此处输入文件名为“Power”，并选中下面的【可视】复选框，如图 3-17 所示。



图 3-17 输入设计信息

- [3] 按照同样的操作,设置所需的设计信息。设置完毕后,单击 按钮关闭【参数】标签页窗口。



图纸信息的输入和建立,对电路设计来说不是很重要,很多用户并不去建立。我们建议用户对此项进行设置,以培养良好的设计习惯。当设计项目中包含很多的图纸时,此项设置就显得非常有用。

3.4 工作环境设置

在原理图的绘制过程中,其效率和正确性往往与环境参数的设置有着密切的关系。参数设置的合理与否,直接影响到设计过程中软件的功能是否能充分发挥。

在 Altium Designer 6.0 系统中,原理图编辑器的工作环境设置是由原理图的优先设定来完成的。

执行【 DXP (X)】/【优先设定】命令,或者在编辑窗口内单击鼠标右键,在弹出的菜单中执行【Options】/【Schematic Preferences】命令,将会打开原理图【优先设定】对话框,如图 3-18 所示。



图 3-18 原理图【优先设定】对话框(【General】标签页)

该对话框中有 11 个标签页。

- 【General】(常规设置): 用于设置原理图的常规环境参数
- 【Graphical Editing】(图形编辑): 用于设置图形编辑的环境参数
- 【Mouse Wheel Configuration】(鼠标轮配置): 用于对鼠标滚轮的功能进行设置,以便实现对编辑窗口的移动或缩放
- 【Compiler】(编译器): 设置编译过程中的有关参数,如错误的提示方式等
- 【AutoFocus】(自动聚焦): 用于设置原理图中不同状态对象(连接或未连接)的显示方式,或加浓,或淡化等
- 【Library AutoZoom】(库缩放): 用于设置库元器件的显示方式
- 【Grids】(网格): 用于设置各种网格的有关参数,如数值大小、形状、颜色等
- 【Break Wire】(切割连线): 用于设置与【Break Wire】操作有关的参数

- **【Default Units】** (默认单位): 选择设置原理图中的单位系统, 可以是英制, 也可以是公制
- **【Default Primitives】** (默认图元): 设定原理图编辑时常用图元的原始默认值
- **【Orcad [Tm]】** (Orcad 端口操作): 用于设置与 Orcad 文件有关的选项

由于篇幅所限, 对于每一个标签页的具体设置, 在这里不再进行详细说明。初次接触该软件的用户, 一般采用系统的默认设置即可, 随着熟悉程度的逐步加深, 也可以根据自己的设计需要, 尝试进行深入的设置, 以获得更好的设计效果。

3.5 画面管理

用户在电路原理图的绘制过程中, 有时需要缩小整个画面以便查看整张原理图的全貌, 有时则需要放大整个画面来清晰地观察某一个局部模块, 有时还需要移动画面来对原理图分步查看。因此在 Altium Designer 6.0 中提供了相应的操作工具, 便于用户对原理图画面进行放大、缩小、移动等画面管理。

3.5.1 放大或缩小电路原理图

在原理图编辑器中, 系统提供了原理图的多项缩/放操作命令, 以便于用户进行不同角度的观察。

【案例 3-4】 原理图的缩/放显示



操作步骤

- [1] 在原理图编辑环境中, 执行 **【View】 / 【Fit Document】** 命令, 编辑窗口内将显示整张原理图的内容, 包括图纸边框等, 如图 3-19 所示。该状态下, 用户可以观察并调整整张原理图的布局。

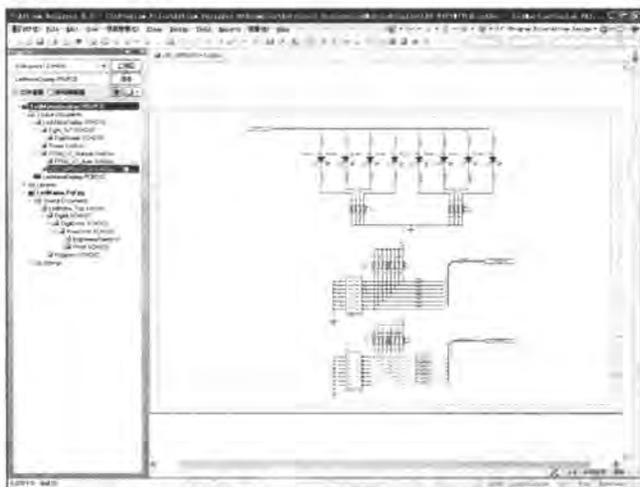


图 3-19 显示整个文件



- [2] 执行【View】/【Fit All Objects】命令，编辑窗口内以最大比例显示出原理图上的所有元器件，使用户更容易观察原理图本身的组成概况，如图3-20所示。

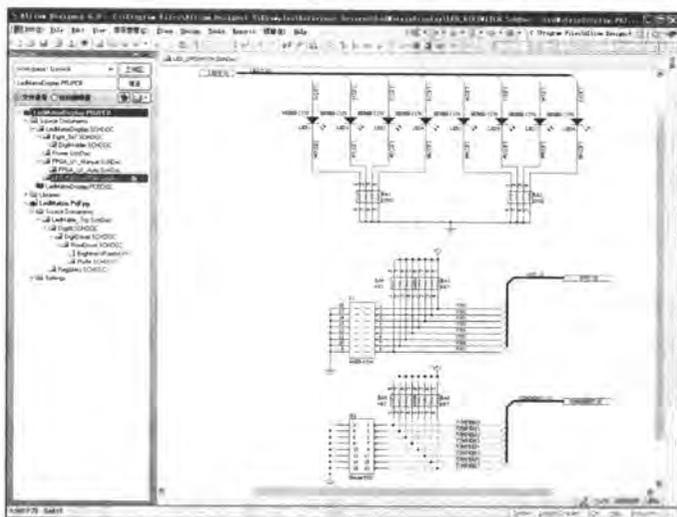


图 3-20 显示全部对象

- [3] 执行【View】/【Area】命令后，光标变成“十”字形状，单击鼠标确定矩形区域的一个顶点，拉开一个矩形区域后再次单击鼠标确定区域的对角顶点，该区域将在整个编辑窗口内放大显示，如图3-21所示。

【Around Point】(指定点周围区域)命令同样也是用来放大选中的区域，但区域的选择与上一命令不同。执行该命令后，在要放大的区域单击鼠标，以该点为中心拉开一个矩形区域，再次单击确定半径后，该区域将被放大显示。

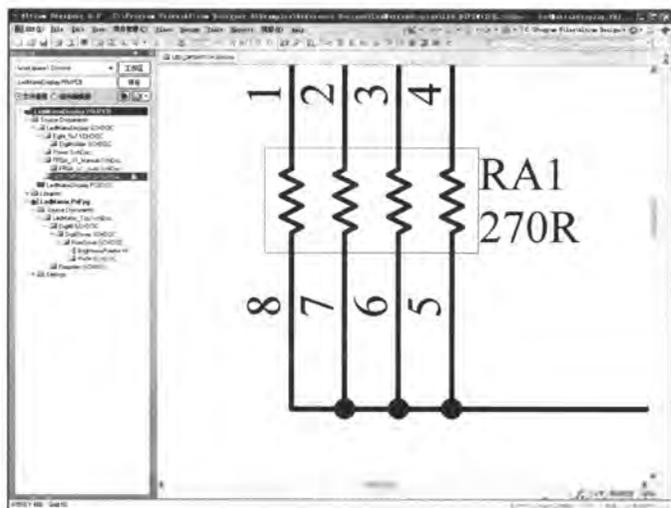


图 3-21 放大显示选中的区域

此外，还有放大显示选中的对象（【Selected Objects】命令）、以光标为中心进行放大或缩小（【Zoom In】、【Zoom Out】命令）等多项操作，用户可自行练习掌握。

3.5.2 移动和刷新电路原理图

在对原理图进行缩放显示后，如果用户想看到原理图的另外一些部分，可以对电路原理图进行移动。在 Altium Designer 6.0 系统中，移动编辑窗口内的原理图有 3 种方法。

1) 直接利用滚动条 按住并拖动滚动条，就可以在编辑窗口内上、下、左、右地移动画面。在滚动条的上下单击可以大幅度移动画面，单击滚动条两头的  按钮可以小步地移动当前的画面。

2) 使用系统所提供的自动摇景功能 即当光标在原理图上移动时，系统会自动移动原理图，以保证光标指向的位置进入可视区域。关于该功能的设置，可以在【Graphical Editing】标签页的【自动摇景选项】中进行，主要有如下几项。

- 【风格】：用来设置系统自动摇景的模式，有 3 种选择，即“Auto Pan Off”（关闭自动摇景）、“Auto Pan Fixed Jump”（按照固定步长自动移动原理图）、“Auto Pan Recenter”（移动原理图时，以光标位置作为显示中心）。系统默认为“Auto Pan Fixed Jump”
- 【速度】：通过拖动滑块，设定原理图移动的速度。滑块越向右，速度越快
- 【步长】：设置原理图每次移动时的步长。系统默认值为 30，即每次移动 30 个像素点。数值越大，图纸移动越快
- 【Shift 步长】：用来设置在按住 **Shift** 键的情况下，原理图自动移动时的步长。一般该栏的值要大于【步长】的值，这样在按住 **Shift** 键时可以加快图纸的移动速度，系统默认值为 100

3) 利用鼠标滚轮 通过在【Mouse Wheel Configuration】标签页中，对鼠标滚轮的功能进行配置即可，如图 3-22 所示。



图 3-22 【Mouse Wheel Configuration】标签页

按照系统的默认设置，可以完成如下 3 项操作。

- 【Zoom Main Window】：按下 **Ctrl** 键，滚动鼠标滚轮可以对编辑窗口进行缩放



- **【Vertical Scroll】**: 直接滚动鼠标滚轮可以对编辑窗口进行纵向滑动
- **【Horizontal Scroll】**: 按下 **Shift** 键, 滚动鼠标滚轮可以对编辑窗口进行横向滑动。

另外, 在电路图的绘制过程中, 由于很多操作不断重复进行, 如放大或缩小原理图、移动画面、放置元器件等, 会使画面上残留一些图案或斑点, 变得模糊不清。此时, 可以执行 **【View】/【Refresh】** 命令, 重画电路原理图, 使画面清晰。



画面的管理 (放大、缩小、移动、更新等) 可以利用快捷键进行。按 **PageDown** 键, 以光标为中心缩小电路原理图; 按 **PageUp** 键, 以光标为中心放大电路原理图; 按 **Home** 键, 以光标为中心显示电路原理图; 按 **End** 键, 系统刷新画面, 重绘原理图, 使用非常方便。

3.6 元器件库

本质上讲, 电路原理图就是各种元器件的连接图, 电路原理图的绘制过程就是一个用户参照自己的设计理念, 在编辑窗口内不断放置元器件的过程。元器件的数量庞大、种类繁多, 一般应该按照生产商及其类别功能的不同, 分别存放在不同的文件内, 这些专用于存放元器件的文件就称为库文件。

3.6.1 元器件库的管理

作为一款完整的电子产品开发系统, Altium Designer 6.0 在元器件和库的管理方面, 也为用户提供了尽可能最佳的解决方案, 主要表现在以下几个方面。

1. 独立的集成库设计

在以前的 Protel 软件版本中, 人们人为地把元器件的各种信息分别存放在原理图库文件 (*.SchLib) 和 PCB 封装形式库文件 (*.PcbLib) 中, 在不同的设计环境下, 需要使用不同的库形式对元器件进行管理。而在 Altium Designer 6.0 系统中, 则是以集成库 (Integrated Library) 的形式来支持整个设计流程。

所谓集成库, 就是把元器件的原理图符号、引脚的封装形式及信号完整性的分析模型等所有信息都集成在一个库文件 (*.IntLib) 中, 在调用某个元器件时, 可以同时把这个元器件的有关信息都显示出来。系统提供的集成库种类繁多, 但分类很明确, 一般是以元器件的生产商分类, 在每一类中又根据元器件的功能进一步划分, 便于用户加载使用。

在设计过程中, 用户还可以直接对电路原理图和 PCB 库进行操作, 提取所有元器件的信息, 并且附加仿真模型、信号完整性模型及 3D CAD 描述等, 为特定项目创建自己的集成库, 保证了项目器件信息的完整性和安全性。

2. 支持多样化的数据库

除了自身提供的库文件外, Altium Designer 6.0 也完全兼容 Protel 98、Protel 99、Protel 99 SE、Protel DXP, 并提供了对 Protel 99 SE 下创建的 DDB 和库文件的导入功能。在最新版本 Altium Designer 6.5 中, 新的增强型集成导入器还可以帮助用户将 P-CAD、OrCAD、PADS 的设计文件及库文件无缝地转换到 Altium Designer 项目中。

3. 实现数据库驱动的信息管理系统

在 Altium Designer 6.0 系统的元器件库管理中，其最大的特色是采用了数据库驱动的信息管理系统，它完全支持基于 ODBC（Open Database Connectivity）（开放数据库互连）和 ADO（ActiveX Data Objects）（ActiveX 数据对象）的数据库，如 Microsoft Access 数据库、Excel 数据表、OrCAD 元器件库等，用户可以对来自数据库的元器件直接进行动态放置。

这样，在具体电子产品的开发过程中，用户可以在充分考虑了所需元器件的性能、可用性、成本的前提下，灵活地加以选择使用，使电子产品的理论设计与实际制造充分同步起来，节省了时间，避免了由于元器件过时、短缺所造成的生产延误，进一步确保产品的成功。

4. 灵活快速的元器件查询

Altium Designer 6.0 提供了多功能的查询选项，用户可以轻松地在独立的集成库或数据库驱动的器件信息系统中，以最少的时间查找到所需要的元器件。查询结果可以像单个库一样浏览，可以交互地查看符号、封装和其他模型信息等。

5. 完善的库报告生成

为了保证所有元器件正确并且符合标准，在系统中应及时对各种库和元器件的最新信息加以维护。Altium Designer 系统能够快速、便捷地生成各种库报告（Word 文档或 HTML 格式文档），用以描述特定库中所有元器件的详细信息，包括元器件参数、引脚、模型信息、原理图符号预览、PCB 封装和 3D 模型等，实现了对重要元器件数据的多功能管理。

3.6.2 【元件库】面板

Altium Designer 6.0 的一个显著特点是使用不同的工作面板来进行各种编辑、管理。采用这种方式，直观方便，和使用枯燥、难以记忆的菜单命令相比，操作更为灵活。同样，对于元器件和元器件库的各种操作，系统也提供了一个【元件库】面板，如图 3-23 所示。

【元件库】面板可以说是 Altium Designer 6.0 系统中最重要应用的面板之一，不仅是为原理图编辑器服务，而且在 PCB 编辑器中也同样离不开它，用户应熟练掌握，并加以灵活运用。【元件库】面板主要由下面几部分组成。

- 当前元器件库：该文本栏中列出了当前项目加载的所有库文件。单击右边的按钮，可以进行选择
- 查询条件输入栏：用来输入与所要查询的元器件有关的内容，帮助用户快速查找
- 元器件列表：用来列出满足查询条件的所有元器件，包括元器件名、特性描述、来源库、封装名称等
- 原理图符号预览：用来预览当前的元器件在原理图中的外形符号
- 模型预览：用来预览当前元器件的各种模型，如 PCB 封装形式、信号完整性分析及仿真模型等

在这里，【元件库】面板提供了对所选择的元器件的预览，包括原理图中的外形符号和 PCB 封装形式及其他模型符号，这样在放置之前就可以先看看这个元器件大致是什么样子。另外，利用该面板还可以完成元器件的快速查找、元器件库的加载、元器件的放置等多种便



捷而又全面的功能。

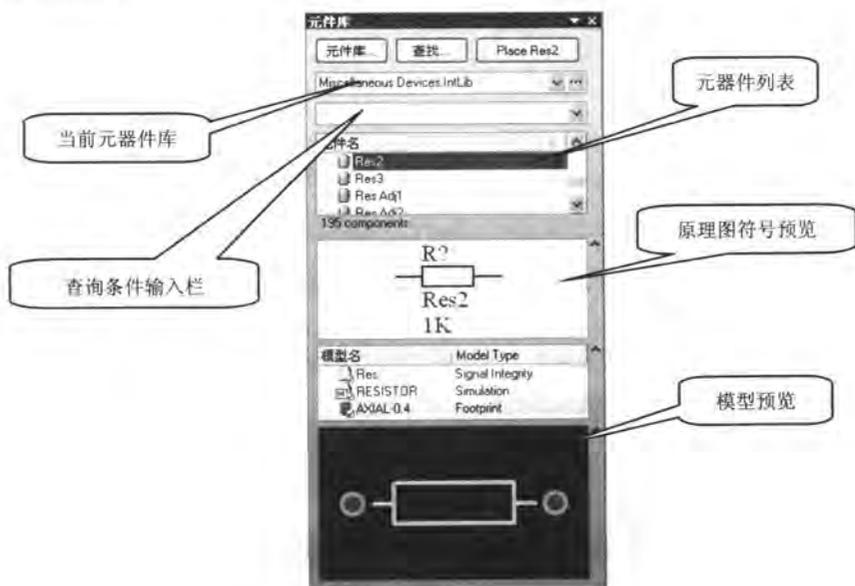


图 3-23 【元件库】面板

3.6.3 加载和卸载元器件库

在原理图的绘制过程中，需要不断地将与元器件相对应的原理图符号放置到图纸上，为了使用方便，一般应将包含所需元器件的元器件库载入内存中，这个过程就是元器件库的加载。但是，内存中若载入过多的元器件库，又会占用较多的系统资源，降低应用程序的执行效率。所以，如果暂时用不到某一元器件库中的元器件，应及时将该元器件库从内存中移走，这个过程就是元器件库的卸载。

在具体设计时，用户应根据自己的需要随时对元器件库进行选择加载，同时卸载不需要的元器件库，以减少 PC 的内存开销。

1. 直接加载/卸载元器件库

【案例 3-5】 元器件库的直接加载与卸载

如果用户已经知道选用元器件所在的元器件库名称，就可以直接对元器件库进行加载。



操作步骤

- [1] 执行【Design】/【Add/Remove Library】(追加/删除元器件库)命令，或在【元件库】面板上，单击左上角的“元件库”按钮，则系统弹出如图 3-24 所示的【可用元件库】对话框。



图 3-24 【可用元件库】对话框



对话框中有 3 个选项卡，【项目】中列出的是用户为当前项目自行创建的元器件库，【安装】中列出的则是系统当前可用的元器件库。

- [2] 在【项目】选项卡中单击 **加元件库(A)** 按钮，或者在【安装】选项卡中单击 **安装(I)...** 按钮，系统弹出如图 3-25 所示的元器件库浏览窗口。

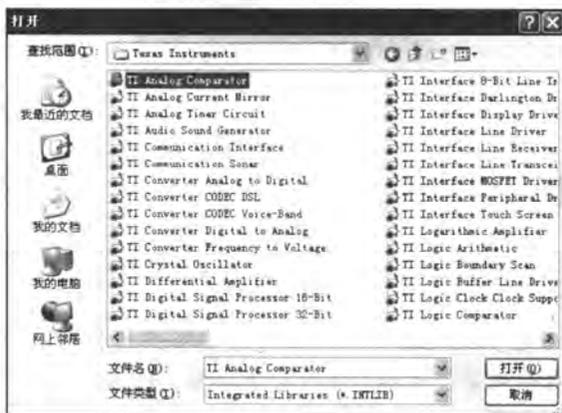


图 3-25 元器件库浏览窗口

- [3] 在窗口中选择确定的库文件夹，打开后选择相应的元器件库。例如，选择“Texas Instruments”库文件夹中的元器件库“TI Analog Comparator.INTLIB”，单击 **打开(O)** 按钮后，该元器件库就出现在了【可用元件库】对话框中，完成了加载，如图 3-26 所示。

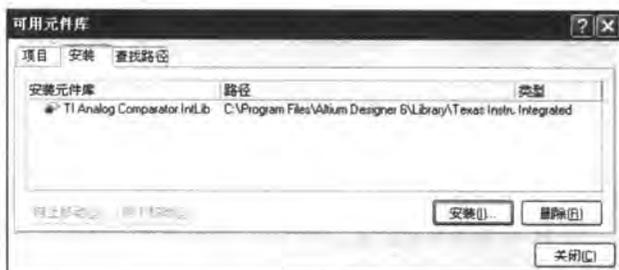


图 3-26 元器件库已加载



- [4] 重复上述操作可以把所需要的元器件库一一进行加载，使之成为系统中当前可用的元器件库。加载完毕后，单击 **关闭(O)** 按钮关闭对话框。这时所有加载的元器件库都将出现在【元件库】面板中，用户可以选择使用。
- [5] 在【可用元件库】对话框中选中某一不需要的元器件库，单击 **删除(D)** 按钮，即可将该元器件库卸载。

2. 查找元器件并加载元器件库

如果用户只知道所需元器件的名称，并不知道该元器件在哪个元器件库中，此时可以利用系统所提供的快速查询功能来查找元器件并加载相应的元器件库。

执行【Tools】/【Find Component】命令，或者在【元件库】面板上，单击 **查找...** 按钮，系统将弹出如图 3-27 所示的【元件库查找】对话框。



图 3-27 【元件库查找】对话框

该对话框中主要包括如下几部分内容。

- (1) 【元器件库查找】文本编辑栏，用来输入需要查找的元器件名称或部分名称。
- (2) 【选项】区域，用来选择设置查找类型。
 - 【查找类型】：单击 **▼** 按钮，有 4 种类型，即“Components”（元器件）、“Protel Footprints”（PCB 封装）、“3D Models”（3D 模型）、“Database Components”（数据库元器件）
 - 【清除现有查询】：选中该复选框后，在查找元器件之前，单击下面的 **清除** 按钮，则【元件库查找】文本编辑栏内原有的查询内容会被清除
- (3) 【范围】区域，用来设置查找的范围，有 2 个单选框。
 - 【可用元件库】：选中该项后，系统会在已经加载的元器件库中查找
 - 【路径中的库】：选中该项后，系统按照设置的路径范围进行查找
- (4) 【路径】区域，用来设置查找元器件的路径，只有在选中【路径中的库】单选框时才有效。
 - 【路径】：单击右侧的 **浏览文件夹** 按钮，系统会弹出【浏览文件夹】窗口，供用户选择设置搜索路径，若选中下面的【包含子目录】复选框，则包含在指定目录中的子目录也会被搜索

- **【文件屏蔽】**: 用来设定查找元器件的文件匹配域, “*” 表示匹配任何字符串
- **【帮助器...】**: 单击该按钮, 可以进入系统提供的**【Query Helper】**(帮助器)对话框。在该对话框内, 可以输入一些与查询内容有关的过滤语句表达式, 有助于系统更快捷、更准确地查找。(关于**【Query Helper】**对话框的使用, 在后面我们再详细介绍)
- **【履历...】**: 单击该按钮, 则会打开**【表达式管理器】**的**【履历】**选项卡, 如图 3-28 所示。里面存放了所有的查询记录, 供用户查询、参考
- **【收藏...】**: 单击该按钮, 则会打开**【表达式管理器】**的**【收藏】**选项卡, 如图 3-29 所示, 用户可以将查询的内容保存在这里, 便于下次查询时直接使用
- **【查找(S)】**: 在所有设置完成后, 单击该按钮, 系统开始元器件查找



图 3-28 【表达式管理器】的【履历】选项卡



图 3-29 【表达式管理器】的【收藏】选项卡

【案例 3-6】 查找元器件并加载相应的元器件库



操作步骤

- [1] 打开**【元件库】**面板, 单击**【查找...】**按钮, 系统弹出**【元件库查找】**对话框。
- [2] 设置**【查找类型】**为“Components”, 选中**【路径中的库】**单选框, 此时**【路径】**文本编辑栏内显示系统所提供的默认路径“C:\PROGRAM FILES\ALTIUM DESIGNER 6\Library\”, 在**【元件库查找】**文本编辑栏内输入元器件的全部名称或部分名称, 如“EPM570”, 如图 3-30 所示。



图 3-30 元器件查找设置



- [3] 单击 查找(S) 按钮后, 系统开始查找。



在查找过程中, 【元件库】面板上的【元件库】按钮处于不可使用状态, 需要停止查找的话, 单击 Stop 按钮即可。

- [4] 查找结束后的【元件库】面板如图 3-31 所示。可以看到, 符合查询条件的元器件共有 72 个, 它们的元器件名、原理图符号、模型名及其形式预览在面板上被一一列出, 用户可以详细查看, 选择使用。

- [5] 在【元件名】列表框中, 选中需要的元器件, 如这里选中了“EPM570F25615N”。单击鼠标右键, 会弹出一个小菜单, 如图 3-32 所示。

- [6] 执行菜单中的【Place EPM570F25615N】命令或单击【元件库】面板右上方的 Place EPM570F25615N 按钮, 则系统会弹出如图 3-33 所示的提示框, 以提示用户元器件“EPM570F25615N”所在的元器件库为“Altera MAX II.IntLib”, 并不在系统当前可用的元器件库中, 询问是否将该元器件库进行加载。



图 3-31 查找元器件的结果显示



图 3-32 放置元器件菜单



图 3-33 加载元器件库提示框



单击 是(Y) 按钮, 则元器件库被加载; 单击 否(N) 按钮, 则只使用该元器件而不加载其元器件库。

- [7] 单击 是(Y) 按钮, 则元器件库“Altera MAX II.IntLib”被加载。此时, 单击【元件库】面板上的 元件库 按钮, 可以看到。在【可用元件库】对话框中, “Altera MAX II.IntLib”已成为可用元器件库, 如图 3-34 所示。



若执行放置元器件菜单中的【Install Current Library】(加载当前库)命令, 系统会直接将元器件库“Altera MAX II.IntLib”加载, 而不进行任何提示。



图 3-34 “Altera MAX II.IntLib”成为可用元器件库

3.7 元器件的放置

原理图的绘制中，需要完成的关键操作之一是如何将各种元器件的原理图符号进行合理放置。在 Altium Designer 6.0 系统中提供了两种放置元器件的方法，一种是利用菜单命令，另一种是使用【元件库】面板。

3.7.1 利用菜单命令或工具栏放置元器件

如果已经确切知道元器件的名称、来源，就可以直接使用菜单命令或工具图标进行放置。

【案例 3-7】 元器件的直接放置



操作步骤

- [1] 执行【Place】/【Part】命令，或者单击【Wiring】工具栏中的图标，系统打开【放置元件】对话框，用户可以事先查看、设置需要放置元器件的来源、名称、标志符、封装等有关属性。例如，在这里设定元器件的来源为【From Standard Libraries】，在【Physical Component】栏中，输入元器件的物理名称“Cap”，在【库路径】栏中即显示出该元器件所在的元器件库是“Miscellaneous Devices.IntLib”，如图 3-35 所示。



如前所述，Altium Designer 6.0 系统中所放置的元器件既可以来源于标准元器件库（【From Standard Libraries】），也可以来源于多种数据库（【From Database Libraries】）。

- [2] 单击对话框中的按钮，系统弹出【被放置元件纪录】对话框，记录了已经放置过的所有元器件信息，供用户查询，也可以直接选中某一元器件进行放置，如图 3-36 所示。
- [3] 在对话框中对放置元器件进行了必要的设置以后，单击按钮，相应的原理图符号就会自动出现在原理图编辑窗口内，并随光标移动，如图 3-37 所示。



图 3-35 【放置元件】对话框

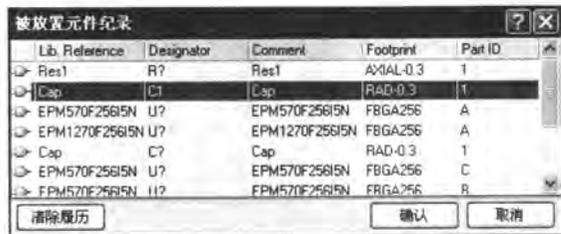


图 3-36 【被放置元件纪录】对话框

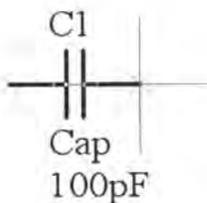


图 3-37 放置元器件

- [4] 到达选定位置后，单击鼠标左键即可完成该元器件的一次放置，同时自动保持下一个相同元器件的放置状态。连续操作，可以放置多个相同的元器件，单击鼠标右键后可退出。

如果事先并不知道需要放置元器件的准确名称，则可以先浏览选择后进行放置。

【案例 3-8】 浏览选择元器件并放置



操作步骤

- [1] 执行【Place】/【Part】命令，打开【放置元件】对话框。单击【Physical Component】文本编辑栏右侧的  按钮，系统弹出【浏览元件库】对话框。在该窗口中，用户可以浏览系统当前可用的元器件库中所有元器件的准确名称、原理图符号、各种模型及其形式等，从而选择需要的元器件。例如，在这里，我们在元器件库“Miscellaneous Devices.IntLib”中选择了电阻元器件“Res1”，如图 3-38 所示。
- [2] 单击  按钮，返回【放置元件】对话框，此时元器件的标志名称已经自动填写在【Physical Component】文本编辑栏中，如图 3-39 所示。
- [3] 进行适当设置，单击  按钮，即可进入编辑窗口，进行元器件的放置操作。

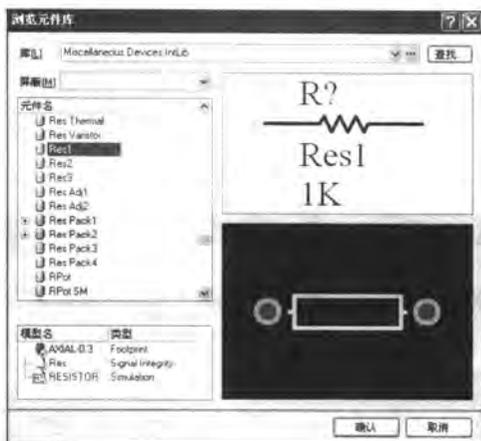


图 3-38 【浏览元件库】对话框



图 3-39 选定元器件



如果用户既不知道元器件的准确名称，也不知道所在的元器件库名，可以单击【浏览元件库】对话框中的【查找】按钮，系统会弹出【元件库查找】对话框，用户进行查找即可。

3.7.2 使用【元件库】面板放置元器件

通过前面的操作我们已经看到，【元件库】面板的功能非常全面、灵活，它可以完成对元器件库的加载、卸载，以及对元器件的查找、浏览等。除此之外，使用【元件库】面板还可以快捷地进行元器件的放置。

【案例 3-9】 使用【元件库】面板进行元器件放置



操作步骤

- 打开【元件库】面板，先在库文件下拉列表选中需要的元器件所在的元器件库，之后在相应的【元件名】列表框中选择需要的元器件。例如，在选择元器件库“Miscellaneous Devices.IntLib”，在该库中选择元器件“Cap”，此时【元件库】面板右上方的放置按钮被激活，如图 3-40 所示。



图 3-40 选中需要的元器件



- [2] 单击 **Place Cap** 按钮，或者直接双击选中的元器件“Cap”，就可以在编辑窗口内进行该元器件的放置了。



巧妙利用【元件库】面板上的“查询条件输入栏”，输入所需元器件的部分标志名称，可以缩小查询范围，在【元件名】列表框中将只显示一些含有部分标志名称的元器件，便于用户的快速查找与选择。

3.8 编辑元器件的属性

在原理图上放置的所有元器件都具有自身的特定属性，在放置好每一个元器件后，应该对其属性进行正确的编辑和设置，以免对后面的网络表及 PCB 的制作带来错误的影响。

1. 手动方式编辑

【案例 3-10】 手动方式编辑元器件属性



操作步骤

- [1] 执行【Edit】/【Change】命令，此时在编辑窗口内光标变为“十”字形状，将光标移到需要编辑属性的元器件如电容元器件“Cap”上，单击鼠标左键，系统会弹出相应的【元件属性】对话框，如图 3-41 所示。



图 3-41 【元件属性】对话框

- [2] 设置元器件的各项属性。选中【标识符】后面的【可视】复选框，禁止【注释】后面的【可视】复选框。此外，在【Parameters for C1-Cap】区域中单击 **删除(D)** 按钮，删除不需要的参数项，只保留【Value】，设置为“30pF”，其余均采用系统的默认设置。

单击 **Choose** 按钮，打开【浏览元件库】对话框，可以对【库】、【Physical Component】（元器件在元器件库中的物理名称）及【Logical Symbol】（元器件的逻辑符号）进行更改设置，但是这有可能会引起整个电路图上元器件属性的混乱，建议用户不要随意修改。

- 单击对话框左下方的 **编辑引脚** 按钮，打开如图 3-42 所示的【元件引脚编辑器】，对元器件引脚进行编辑设置。
- 完成属性设置后，单击 **确认** 按钮关闭【元件属性】对话框，设置后的元器件如图 3-43 所示。

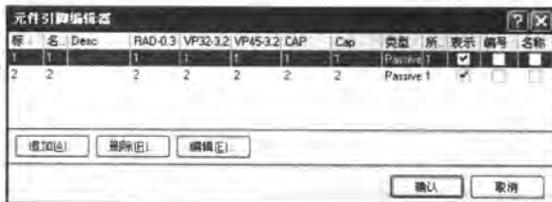


图 3-42 【元器件引脚编辑器】

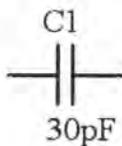


图 3-43 设置后的元器件

在编辑窗口中，直接双击元器件的标志符或其他标注，在系统弹出的【参数属性】对话框中也可以进行属性设置。如果在图 3-18 所示的【General】标签页中选中了【放置后编辑有效】复选框，可两次单击需要修改的参数，直接修改即可。

2. 自动标注

在电路原理图比较复杂，即有很多元器件的情况下，如果用手工方式逐个编辑元器件的标志，不仅效率低，而且容易出现标志遗漏、跳号等现象。此时，可以使用系统所提供的自动标注功能来轻松完成对元器件的标志编辑。

执行【Tools】/【注释】命令，系统弹出【注释】对话框，如图 3-44 所示。



图 3-44 【注释】对话框



1) 【原理图注释配置】 用来设置元器件标志的处理顺序。单击【处理顺序】列表框右侧的按钮，有4种选择方案。

- “Up Then Across”——按照元器件在原理图上的排列位置，先按自下而上，再按自左到右的顺序自动标注
- “Down Then Across”——按照元器件在原理图上的排列位置，先按自上而下，再按自左到右的顺序自动标注
- “Across Then Up”——按照元器件在原理图上的排列位置，先按自左到右，再按自下而上的顺序自动标注
- “Across Then Down”——按照元器件在原理图上的排列位置，先按自左到右，再按自上而下的顺序自动标注

2) 【匹配的选项】 用于选择元器件的匹配参数，在下面的列表框中列出了多种元器件参数供用户选择。

3) 【原理图纸注释】 用来选择要标注的原理图并确定注释范围、起始索引值及后缀字符等。

- 【原理图图纸】：用来选择要标注的原理图文件。单击全部选择按钮可以选中所列出的所有文件，也可以单击所需的文件前面的复选框进行单项选中。单击全部取消按钮，则不选择所有的文件
- 【注释范围】：用来设置选中的原理图中要标注的元器件范围，有3种选择，即“All”（全部元器件）、“Ignore Selected Parts”（不标注选中的元器件）、“Only Selected Parts”（只标注选中的元器件）
- 【顺序】：用来设置同种类型的元器件标志序号的增量数
- 【标识符索引控制】：用来设置起始索引值和标志的后缀

4) 【建议变化表】：用来显示元器件的标志在改变前后的情况，并指明元器件在哪个原理图文件中。

【案例 3-11】 元器件的自动标注

如图 3-45 所示，对原理图中已放置的多个元器件进行自动标注。



操作步骤

- [1] 执行【Tools】/【注释】命令，打开【注释】对话框。
- [2] 设置【处理顺序】为“Down Then Across”，在【元件参数】列表中选择2项：“Comment”与“Library Reference”，【注释范围】为“All”，【顺序】为“1”，【起始索引值】为“1”，如图 3-46 所示。
- [3] 设置完毕，单击更新变化表按钮，系统弹出如图 3-47 所示的提示框，提醒用户要发生的元器件状态变化。

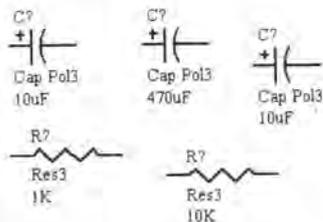


图 3-45 需要自动标注的元器件



图 3-46 自动标注设置

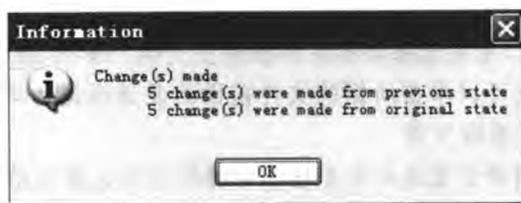


图 3-47 变化提示框

- [4] 单击 按钮，系统会按设置的标注方式更新标号，并且显示在【建议变化表】中，同时【注释】对话框的右下角出现 按钮，如图 3-48 所示。



图 3-48 【建议变化表】中的标号更新

- [5] 单击 按钮，系统弹出【工程变化订单 (ECO)】对话框，显示出标号的变化情况，如图 3-49 所示。



图 3-49 【工程变化订单 (ECO)】对话框

- [6] 单击 **使变化生效** 按钮, 可使标号变化有效, 但此时原理图中的元器件标号并没有显示出变化, 单击 **执行变化** 按钮后, 此时的【工程变化订单 (ECO)】对话框如图 3-50 所示。



图 3-50 变化生效后的【工程变化订单 (ECO)】对话框

- [7] 若单击【工程变化订单 (ECO)】对话框中的 **变化报告(B)...** 按钮, 则系统会为用户提供一份【报告预览】, 便于用户详细查看所发生的状态变化。
- [8] 依次关闭【工程变化订单 (ECO)】对话框和【注释】对话框, 此时原理图中的元器件标注已完成, 如图 3-51 所示。

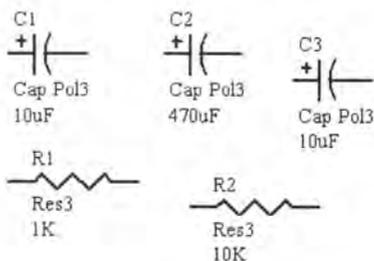


图 3-51 自动标注后的元器件



在原理图绘制完毕后, 如果需要将原理图中的元器件重新进行标注。首先应该将当前的标号备份, 以便于恢复。恢复时, 单击【注释】对话框中的 **恢复注释(B)** 按钮, 可以打开原先的备份文件, 恢复原来的标号。

3.9 调整元器件的位置

元器件在开始放置时, 其位置一般是大体估计的, 并不太准确。在进行连线之前, 需要

根据原理图的整体布局,对元器件的位置进行一定的调整,这样便于连线,同时也会使所绘制的电路原理图更为清晰、美观。

元器件位置的调整主要包括对元器件的移动、元器件方向的设定、元器件的排列等操作。

【案例 3-12】 元器件的排列

本例中,对如图 3-52 所示的多个元器件进行位置排列,使其在水平方向均匀分布。

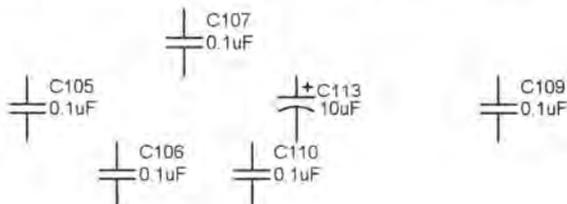


图 3-52 需调整的元器件



操作步骤

- [1] 单击【Schematic Standard】工具栏中的图标,光标变成“十”字形状,将需调整的元器件包围在一个矩形框中,单击鼠标后选中,如图 3-53 所示。

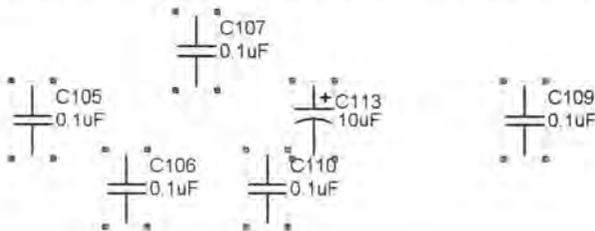


图 3-53 同时选中多个元器件

按住 **Shift** 键,光标指向要选取的元器件,逐一单击鼠标,也可同时选中多个元器件。

- [2] 执行【Edit】/【Align】/【Align Top】命令,或者在编辑窗口中按 **A** 键,在系统弹出的菜单中执行【Align Top】命令,则选中的元器件以最上边的元器件为基准顶部对齐,如图 3-54 所示。

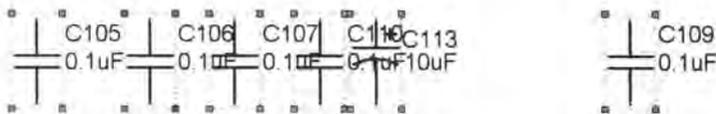


图 3-54 顶部对齐

- [3] 按 **A** 键,在系统弹出的菜单中继续执行【Distribute Horizontally】命令,使选中的元器件在水平方向上均匀分布,如图 3-55 所示。
- [4] 单击【Schematic Standard】工具栏中的图标,取消元器件的选中状态。

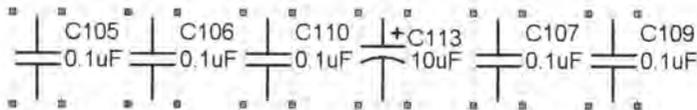


图 3-55 水平方向均匀分布

调整元器件位置时，执行【Edit】/【Align】/【Align To Grid】命令，可使选中的元器件对齐在网格点上，这样连线时，便于捕捉到元器件的电气节点。

3.10 复制与粘贴

Altium Designer 6.0 中使用了 Windows 操作系统的共用粘贴板，便于用户在不同的应用程序之间进行各种对象的复制、剪切与粘贴等操作，极大地提高了设计效率。

3.10.1 普通的复制与粘贴

【案例 3-13】 不同原理图间的对象复制



操作步骤

- [1] 打开某一原理图文件，选中需要复制的某一组对象，如图 3-56 所示。

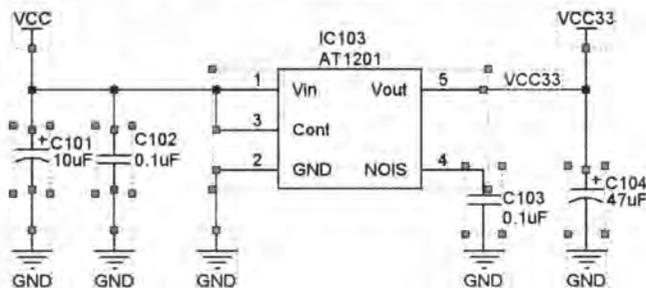


图 3-56 选中需复制的对象

- [2] 单击【Schematic Standard】工具栏上的复制图标，将选中对象复制到剪贴板上。
- [3] 打开目标原理图文件，单击【Schematic Standard】工具栏上的粘贴图标，此时光标变为“十”字形状，并带有一个矩形框，框内有欲粘贴的对象的虚影，如图 3-57 所示。
- [4] 移动光标到确定位置上，单击鼠标左键即可完成粘贴操作，如图 3-58 所示。

在同一原理图文件上，选中需要复制的对象后，单击【Schematic Standard】工具栏上的图标，可以直接进行任意次的复制与粘贴。



图 3-57 进行粘贴

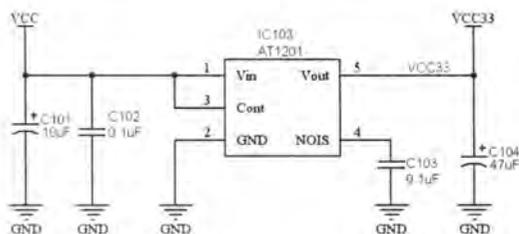


图 3-58 完成粘贴

3.10.2 智能粘贴 (Smart Paste)

智能粘贴是 Altium Designer 6.0 系统为了进一步提高原理图的编辑效率而新增的一大功能。该功能允许用户在 Altium Designer 6.0 系统中，或者在其他的应用程序中选择一组对象，如 Excel 数据、VHDL 文本文件中的实体说明等，将其粘贴在 Windows 剪贴板上，根据设置，再将其转换为不同类型的其他对象，并最终粘贴在目标原理图中，有效地实现了不同文档之间的信号连接及不同应用中的工程信息转换。

使用智能粘贴，我们可以轻松地将一组端口粘贴为一组带有连线或不带有连线的网络标签；还可以将连线分组为总线，并且将总线扩张到连线等。具体操作如下。

- [1] 首先在源应用程序中选中需要粘贴的对象。
- [2] 执行【Edit】/【Copy】命令，将其粘贴在 Windows 剪贴板上。
- [3] 打开目标原理图，执行【Edit】/【Smart Paste】命令，则系统弹出如图 3-59 所示的【Smart Paste】对话框。



图 3-59 【Smart Paste】对话框

在该对话框中，可以完成将粘贴对象进行类型转换的相关设置。

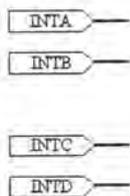
- 【Choose the objects to paste】区域，用来设置、显示所选定的复制对象的类型及数量



- ◇ **【Schematic Object Type】**: 选中的原理图复制对象类型设置, 可以有多种, 如端口、连线、网络标签、元器件、总线等
- ◇ **【Count】**: 选中的原理图复制对象的数量显示
- ◇ **【Windows Clipboard Contents】**: Windows 粘贴板上的复制内容类型设置, 可以是图片、文本等
- ◇ **【Count】**: Windows 粘贴板上的复制内容数量显示
- **【Choose Paste Action】** 区域, 用来选择设置需要粘贴的对象类型。在 **【Paste As】** 列表框中, 列出了 10 种类型
 - ◇ **【Themselves】**: 本身类型, 即粘贴时不需要类型转换
 - ◇ **【Net Labels】**: 粘贴时转换为网络标签
 - ◇ **【Ports】**: 粘贴时转换为端口
 - ◇ **【Sheet Entries】**: 粘贴时转换为图纸入口
 - ◇ **【Ports and Wires】**: 粘贴时转换为端口及连线
 - ◇ **【Net Labels and Wires】**: 粘贴时转换为网络标签及连线
 - ◇ **【Ports, Wires and Net Labels】**: 粘贴时转换为端口、连线及网络标签
 - ◇ **【Labels】**: 粘贴时转换为标签
 - ◇ **【Text Frames】**: 粘贴时转换为文本框
 - ◇ **【Notes】**: 粘贴时转换为注释

对于选定的每一种类型, 在下面的区域中都提供了相应的文本编辑栏, 供用户按照需要进行详细的设置, 主要有如下 4 种。

- **【Sort Order】**: 分类顺序, 有两种选择
 - ◇ **【By Location】**: 按照空间位置
 - ◇ **【Alpha-numeric】**: 按照字母数字
- **【Signal Names】**: 信号名称, 有 5 种选择
 - ◇ **【Keep】**: 保持原来的名称
 - ◇ **【Expand Buses】**: 扩张总线到连线
 - ◇ **【Group Nets-Lower First】**: 网络信号名称分组, 从最低的位置开始
 - ◇ **【Group Nets-Higher First】**: 网络信号名称分组, 从最高的位置开始
 - ◇ **【Inverse Bus Indices】**: 粘贴时反转总线索引
- **【Port Width】**: 端口宽度设置, 有 3 种选择
 - ◇ **【Use Default Size】**: 使用系统默认尺寸
 - ◇ **【Set Width To Widest】**: 设置为最大宽度
 - ◇ **【Set Width To Fit】**: 设置为适当的宽度
- **【Wire Length】**: 连线长度设置, 用户可以输入具体数值



【案例 3-14】 使用智能粘贴完成对象类型转换

将如图 3-60 所示的一组端口粘贴为一组网络标签。

图 3-60 一组端口



操作步骤

- [1] 首先使端口处于选中状态。
- [2] 执行【Edit】/【Copy】命令，将其粘贴在 Windows 粘贴板上。
- [3] 打开目标原理图，执行【Edit】/【Smart Paste】命令，系统弹出【Smart Paste】对话框。
- [4] 在【Choose the objects to paste】区域中选中【Port】，在【Paste As】列表框中选中【Net Labels and Wires】；在【Sort Order】栏中选中【By Location】；在【Signal Names】栏中选中【Keep】；在【Wire Length】栏中输入“120”，如图 3-61 所示。
- [5] 单击 按钮后，关闭【Smart Paste】对话框，此时在原理图窗口出现了一组网络标签的虚影，随着光标而移动，如图 3-62 所示。
- [6] 选择合适位置，单击鼠标左键，完成放置，可以根据需要再进行其他调整。

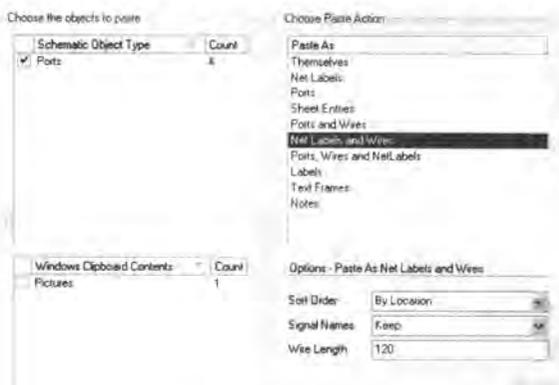


图 3-61 智能粘贴的设置

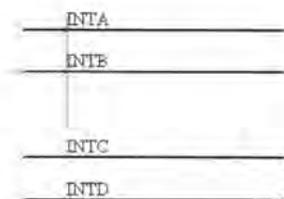


图 3-62 粘贴为网络标签



由于智能粘贴的功能强大，实际操作中在对需要粘贴的对象进行复制之后，在智能粘贴之前，应避免其他的复制操作，以免将不需要的内容粘贴到原理图中，从而造成不必要的麻烦。

3.10.3 阵列粘贴

在系统提供的智能粘贴中，也包含了阵列粘贴的功能。阵列粘贴能够一次性地按照设定参数，将某一个对象或对象组重复地粘贴到图纸中，在原理图中需要放置多个相同对象时很有用。

在【Smart Paste】对话框的右侧有一个【Paste Array】区域，选中【Enable Paste Array】复选框，则阵列粘贴功能被激活，需要设置的参数如下。

- 【Columns】：列设置
 - ◇ 【Count】：需要阵列粘贴的列数设置
 - ◇ 【Spacing】：相邻两列之间的空间偏移量
- 【Rows】：行设置



- ◇ **【Count】**: 需要阵列粘贴的行数设置
- ◇ **【Spacing】**: 相邻两行之间的空间偏移量
- **【Text Increment】**: 文本增量设置
 - ◇ **【Direction】**: 增量方向设置。有3种选择,即“None”(不设置)、“Horizontal First”(先从水平方向开始增量)、“Vertical First”(先从垂直方向开始增量)。选中后两项时,则下面的文本编辑栏被激活,需要输入具体增量数值
 - ◇ **【Primary】**: 用来指定相邻两次粘贴之间有关标志的数字递增量
 - ◇ **【Secondary】**: 用来指定相邻两次粘贴之间元器件引脚号的数字递增量

【案例 3-15】 智能粘贴与阵列粘贴的同时使用

将如图 3-63 所示的一组网络标签粘贴为端口,并进行阵列粘贴。



操作步骤

- [1] 首先使网络标签处于选中状态。
- [2] 执行 **【Edit】/【Copy】** 命令,将其粘贴在 Windows 粘贴板上。
- [3] 打开目标原理图,执行 **【Edit】/【Smart Paste】** 命令,系统弹出 **【Smart Paste】** 对话框。
- [4] 在左侧的 **【Choose the objects to paste】** 区域中选中 **【Net Labels】**; 在 **【Paste As】** 列表框中选中 **【Ports, Wires and NetLabels】**; 在 **【Sort Order】** 栏中选中 **【Alpha-numeric】**; 在 **【Signal Names】** 栏中选中 **【Keep】**; 在 **【Port Width】** 栏中选中 **【Set Width To Widest】**; **【Wire Length】** 栏则采用系统默认值“80”,如图 3-64 所示。
- [5] 在右侧的 **【Paste Array】** 区域,选中 **【Enable Paste Array】** 复选框,各项参数设置如图 3-65 所示。

D7
D6
D5
D4
D3
D2
D1
D0

图 3-63 一组网络标签

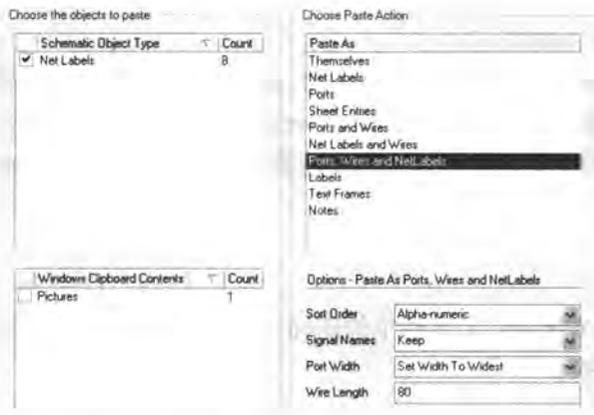


图 3-64 【Smart Paste】对话框



图 3-65 【Paste Array】区域参数设置

- [6] 单击 按钮后, 关闭【Smart Paste】对话框, 此时在原理图窗口出现了端口阵列的虚影, 随着光标而移动, 如图 3-66 所示。
- [7] 选择适当位置, 单击鼠标左键, 完成放置, 如图 3-67 所示。

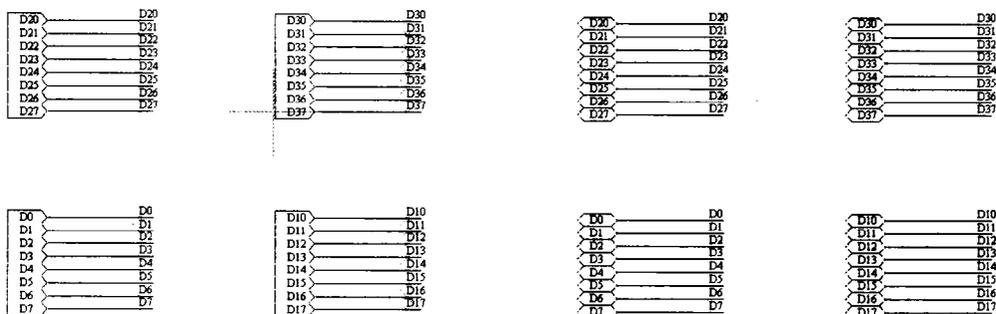


图 3-66 粘贴为端口阵列

图 3-67 完成放置

3.11 绘制电路原理图

在图纸上放置好所需要的各种元器件并对它们的属性进行了相应的编辑之后, 根据电路设计的具体要求, 就可以着手将各个元器件连接起来, 以建立电路的实际连接。这里所说的连接, 指的是具有电气意义的连接, 即电气连接。

电气连接有两种实现方式, 一种是直接使用导线将各个元器件连接起来, 称为“物理连接”; 另外一种为“逻辑连接”, 即不需要实际的相连操作, 而是通过设置网络标签使得元器件之间具有电气连接关系。

3.11.1 原理图连接工具

Altium Designer 6.0 系统提供了 3 种对原理图进行连接的操作方法。

1. 使用菜单命令

执行【Place】命令, 弹出的菜单如图 3-68 所示。

在该菜单中, 提供了放置各种图元的命令, 也包括了对总线、总线入口、导线、网络标签等连接工具, 以及文本字符串、文本框的放置。其中, 【Directives】(指示符) 中还包含若干项, 如图 3-69 所示, 常用到的有【No ERC】(放置忽略 ERC 检查符号) 和【PCB Layout】(放置 PCB 布局标志) 等。

2. 使用【Wiring】(配线) 工具栏

【Place】菜单中的各项命令分别与【Wiring】工具栏中的图标一一对应, 直接单击该工具栏中的相应图标, 即可完成相同的功能操作。

3. 使用快捷键

上述的各项命令都有相应的快捷键操作, 如设置网络标签的快捷键是 **P+N**, 绘制总线入



口的快捷键是“**P+U**”等，直接在键盘上按快捷键可以大大加快操作速度。

有关的快捷键不需要死记硬背，在 Altium Designer 6.0 系统中，提供了一个专用的【Shortcuts】（快捷）面板，用于显示所有可用的快捷操作。

单击面板控制中心的【Help】标签页，在系统弹出的面板菜单中选择【Shortcuts】命令，即可打开该面板，如图 3-70 所示。



图 3-68 【Place】菜单

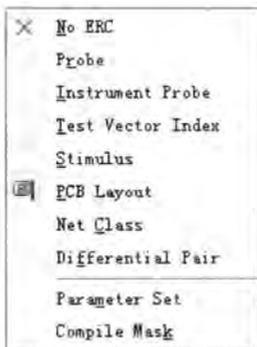


图 3-69 【Directives】菜单



图 3-70 【Shortcuts】面板

在用户设计的过程中，【Shortcuts】面板会实时动态更新，显示正在使用的特定编辑器或面板的所有快捷操作，用户可以随时切换显示的方式，或者按照操作名称（【By Name】），或者按照菜单目录（【By Category】）、快捷键名称（【By Shortcuts】）等，以便于随时查阅。

3.11.2 元器件的电气连接

元器件之间的电气连接，主要是通过导线来完成。导线是电路原理图中最重要也是用得最多的图元，它具有电气连接的意义，不同于一般的绘图连线，后者没有电气连接的意义。

1. 用导线连接元器件

执行绘制导线命令，有 3 种方法。

- 执行【Place】/【Wire】命令
- 单击【Wiring】工具栏中的绘制导线图标
- 使用绘制导线快捷键**P+W**

【案例 3-16】 绘制导线连接两个元器件



操作步骤

- [1] 执行【绘制导线】命令后，光标变为“十”字形形状。移动光标到欲放置导线的起点位置（一般是元器件的引脚），会出现一个红色“米”字标志，表示找到了元器件的一个电气节点，可以从该点绘制导线，如图 3-71 所示。

- [2] 单击鼠标左键，确定导线的起点，拖动鼠标，随之形成一条导线，拖动到要连接的另外一个元器件的引脚（电气节点）处，同样会出现一个红色“米”字标志，如图 3-72 所示。

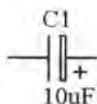


图 3-71 开始导线绘制



图 3-72 连接元器件

- [3] 再次单击鼠标左键确定导线的终点，完成两个元器件的连接。单击鼠标右键或按 **[Esc]** 键退出导线的绘制状态。

如果要连接的两个元器件不在同一水平线或同一垂直线上，则绘制导线的过程中需要单击鼠标左键确定导线的拐弯位置，而且可以通过按 **[Shift+Space]** 键来切换选择导线的拐弯模式，共有 3 种，即直角、 45° 、任意角度，如图 3-73 所示。

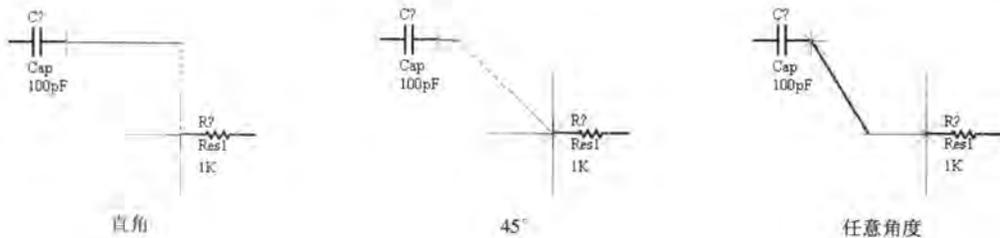


图 3-73 导线的拐弯模式

- [4] 双击所绘制的导线（或在绘制状态下，按 **[Tab]** 键），系统弹出如图 3-74 所示的【导线】对话框。该对话框中有 2 个选项卡，即【图形】与【顶点】，在【图形】选项卡中可以设置导线的颜色与宽度。

导线的宽度有 4 项选择，即“Smallest”（最细）、“Small”（细）、“Medium”（中等）和“Large”（粗），实际绘制中，用户应参照与其相连的元器件引脚线的宽度进行设置。

- [5] 打开【顶点】选项卡，如图 3-75 所示，显示了该导线的两个端点及所有拐角点的 X、Y 坐标值。用户可以直接输入具体的坐标值，也可以单击 **[添加...]**、**[删除...]** 按钮，进行设置更改。

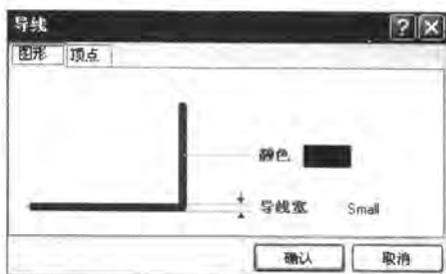


图 3-74 【导线】对话框（【图形】选项卡）

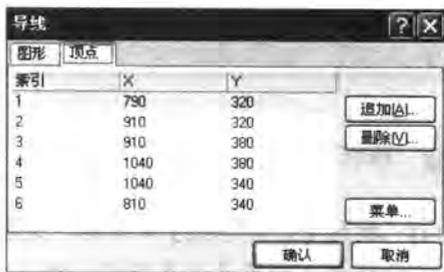


图 3-75 【顶点】选项卡



2. 总线的绘制

总线是一组具有相同性质的并行信号线的组合，如数据总线、地址总线、控制总线等。在原理图的绘制中，为了清晰方便，可以用一根较粗的线条来表示，这就是总线。

原理图编辑环境下的总线没有任何实质的电气连接的意义，仅仅是为了绘图和读图的方便而采取的一种简化连线的表现形式。

【案例 3-17】 总线的绘制



操作步骤

- [1] 执行【Place】/【Bus】命令，或者，单击【Wiring】工具栏中的绘制总线图标, 光标变为“十”字形状，移动光标到欲放置总线的起点位置，单击鼠标左键，确定总线的起点，然后拖动光标绘制总线，如图 3-76 所示。
- [2] 在每一个拐弯处都单击鼠标左键确认，到达适当位置后，再次单击鼠标左键确定总线的终点，完成总线绘制，如图 3-77 所示。

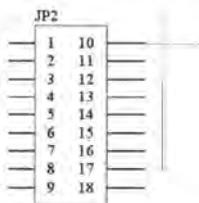


图 3-76 开始总线绘制

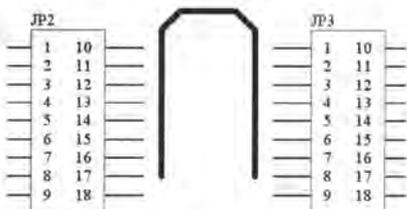
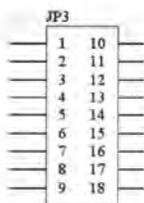


图 3-77 完成总线绘制

- [3] 双击所绘制的总线（或在绘制状态下，按 **Tab** 键），打开【总线】对话框，可进行相应的属性设置。



总线的拐弯模式控制与导线基本相同，甚至连它们的属性设置对话框都几乎完全一样，在此不再赘述。需要注意的是，总线的宽度一般应该与导线的宽度相匹配。

3. 绘制总线入口

总线入口是单一导线与总线的连接线。使用总线入口把总线和具有电气特性的导线连接起来，可以使电路原理图更为美观、清晰且具有专业水准。与总线一样，总线入口也不具有任何电气连接的意义，而且它的存在并不是必须的，即便不通过总线入口，直接把导线与总线连接起来也是正确的。

【案例 3-18】 绘制总线入口



操作步骤

- [1] 执行【Place】/【Bus Entry】命令，或者单击【Wiring】工具栏中的绘制总线入口图

标, 光标变为“十”字形状, 并带有总线入口“/”或“\”, 如图 3-78 所示。

- [2] 在导线与总线之间单击鼠标左键, 即可放置一段总线入口。同时在该命令状态下, 按 **Space** 键可以调整总线出入线的方向 (每按一次 **Space** 键, 总线入口逆时针旋转 90°)。
- [3] 绘制完成的总线入口如图 3-79 所示。

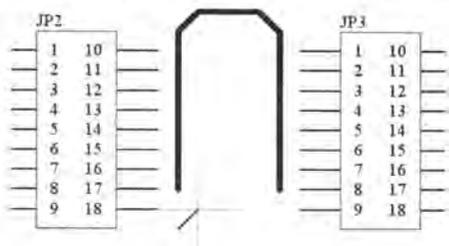


图 3-78 开始绘制总线入口

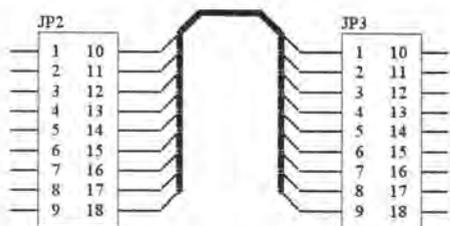


图 3-79 绘制完成的总线入口

- [4] 双击需要设置属性的总线入口, 系统弹出如图 3-80 所示的【总线入口】对话框, 在该对话框内可以设置相关的参数。

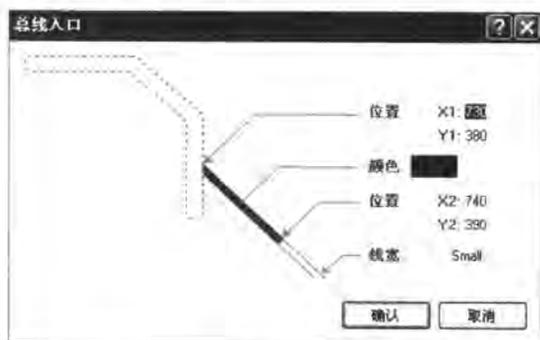


图 3-80 【总线入口】对话框

3.11.3 放置电气节点

在 Altium Designer 6.0 中, 默认情况下系统会在导线的“T”形交叉点处自动放置电气节点, 表示所画线路在电气意义上是连接的。但在其他情况下, 如在十字交叉点处, 由于系统无法判断导线是否连接, 因此不会自动放置电气节点。如果导线确实是相互连接的, 就需要用户自己通过手动来放置电气节点。

手动放置电气节点的过程如下。

(1) 执行放置电气节点的命令有 2 种方法:

- 执行【Place】/【Manual Junction】命令
- 使用放置电气节点快捷键: **⌘ + J**

(2) 放置电气节点。执行放置电气节点命令后, 光标变为“十”字形状, 并带有一个电气节点符号。移动光标到需要放置的位置处, 单击鼠标左键即可完成放置, 如图 3-81 所示。

(3) 设置节点符号属性。双击需要设置属性的电气节点（或在放置状态下按 **Tab** 键），系统弹出相应的【节点】属性设置对话框，如图 3-82 所示。

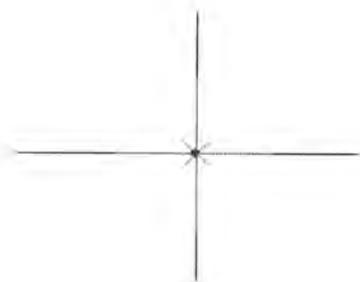


图 3-81 手工放置电气节点

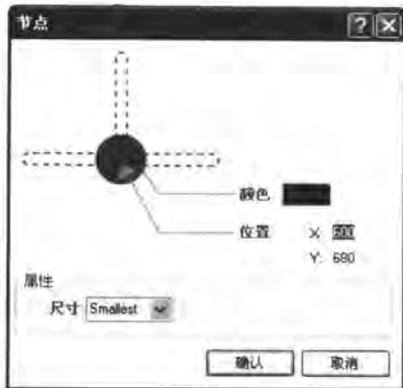


图 3-82 【节点】对话框

各项参数的设置与前面基本相同，在此不再重复。

3.11.4 放置网络标签

在原理图的绘制过程中，元器件之间的电气连接除了使用导线外，还可以通过设置网络标签的方法来实现。

网络标签具有实际的电气连接意义，具有相同网络标签的导线或元器件引脚不管在图上是否连接在一起，其电气关系都是连接在一起的。特别是在连接的线路比较远，或者线路过于复杂而使走线困难时，使用网络标签代替实际走线可以大大简化原理图。

【案例 3-19】 放置网络标签



操作步骤

- [1] 执行【Place】/【Net Labels】命令，或者单击【Wiring】工具栏中的放置网络标签图标，光标变为“十”字形状，并附有一个初始标号“Net Label1”，如图 3-83 所示。
- [2] 将光标移动到需要放置网络标签的导线上，当出现红色“米”字标志时，表示光标已捕捉到该导线，此时单击鼠标左键即可放置一个网络标签，如图 3-84 所示。

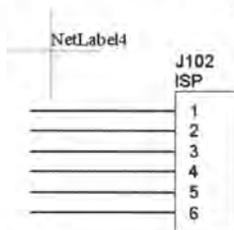


图 3-83 开始放置网络标签

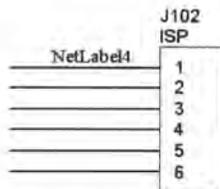


图 3-84 完成放置

- [3] 将光标移动到其他地方，可以连续放置，单击鼠标右键或按 **Esc** 键即可退出放置状态。



在放置网络标签的过程中，按 **Space** 键可以使网络标签逆时针方向 90° 旋转，按 **Y** 键可以使网络标签上下镜像翻转，通过这些操作可以调整网络标签的位置。

- [4] 双击所放置的网络标签（或在放置状态下按 **Tab** 键），打开【网络标签】对话框。在【网络】文本编辑栏内输入网络标签的名称“VCC33”，并设置放置方向及字体，如图 3-85 所示。
- [5] 单击 **确认** 按钮，关闭该对话框，设置好的网络标签如图 3-86 所示。

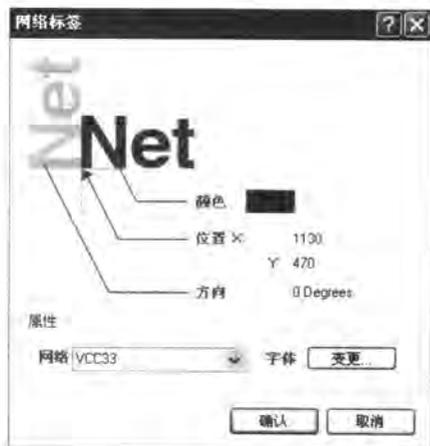


图 3-85 设置属性

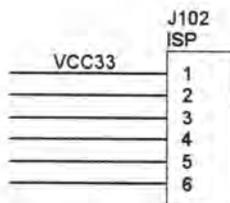


图 3-86 设置后的网络标签



用字母表示的网络标签名称是区分大小写的。如果混淆了，会使得本应连在一起的器件引脚在电气上不连接，导致后面的 PCB 设计出现严重错误。

3.11.5 放置输入/输出端口

在绘制原理图时，两点之间的电气连接可以直接使用导线连接，也可以通过设置相同的网络标签来完成。还有一种方法，即使用输入/输出端口，同样也能实现两点之间（一般是两个电路之间）的电气连接，相同名称的输入/输出端口在电气关系上是连接在一起的。一般情况下，在同一张原理图中是不使用端口连接的，只有在层次原理图的绘制过程中才会用到这种电气连接方式。

【案例 3-20】 放置输入/输出端口



操作步骤

- [1] 执行【Place】/【Port】命令，或者单击【Wiring】工具栏中的放置输入/输出端口图标 ，此时光标变为“十”字形状，并带有一个输入/输出端口符号，如图 3-87 所示。

- [2] 移动光标到适当位置处，当出现红色“米”字标志时，表示光标已捕捉到电气连接点。单击鼠标左键确定端口的一端位置，然后拖动光标使端口的大小合适，再次单击鼠标左键确定端口的另一端位置，即完成了输入/输出端口的一次放置，如图 3-88 所示。

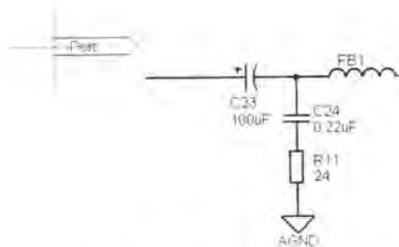


图 3-87 开始放置输入/输出端口

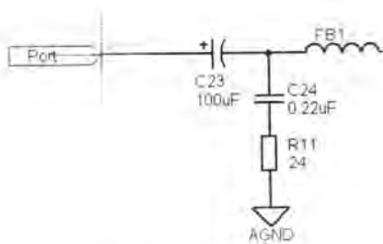


图 3-88 完成放置

- [3] 将光标移动到其他位置处，可以连续放置，单击鼠标右键或按 **Esc** 键即可退出放置状态。
- [4] 双击所放置的输入/输出端口（或在放置状态下按 **Tab** 键），打开【端口属性】对话框。在【名称】栏中输入端口的名称“AOCTL”，【长度】设为“70”，【I/O 类型】设置为“Input”，如图 3-89 所示。
- [5] 单击 **确认** 按钮关闭该对话框，设置好的端口如图 3-90 所示。

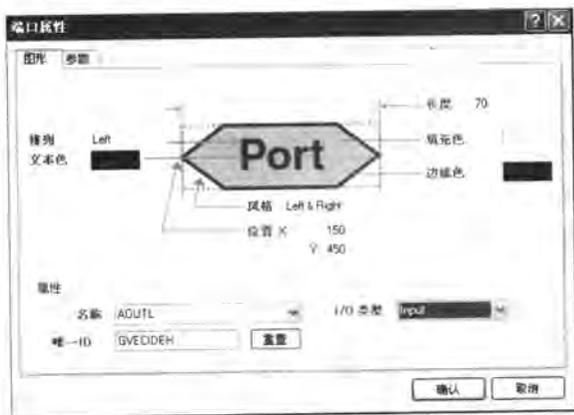


图 3-89 端口属性设置

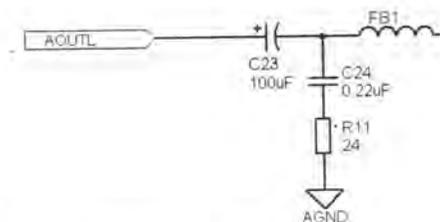


图 3-90 设置好的端口

【唯一 ID】栏中显示的是在整个项目中该输入/输出端口的唯一 ID 号，用来与 PCB 同步。由系统随机给出，一般不要修改。

3.11.6 放置电源和地端口

电源和接地符号是电路原理图中必不可少的组成部分。系统为用户提供了多种电源和接地符号的形式，每种形式都有一个相应的网络标签作为标志。

【案例 3-21】 放置电源和接地符号



操作步骤

- [1] 执行【Place】/【Power Port】命令，或者单击【Wiring】工具栏中的放置电源和地端口图标或, 光标变为“十”字形状，并带有一个电源或地的端口符号，如图 3-91 所示。
- [2] 移动光标到需要放置的位置处，单击鼠标左键即可完成放置，并进行连续放置，如图 3-92 所示。单击鼠标右键或按 **Esc** 键退出放置状态。

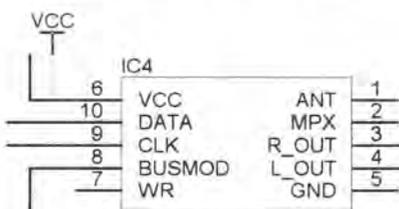


图 3-91 开始放置

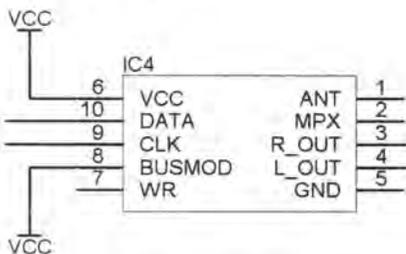


图 3-92 连续放置

- [3] 双击所放置的电源符号，打开【电源端口】对话框，进行属性设置，如图 3-93 所示。



在同一张电路原理图中，可能有多个电源和多个地，用户应选用不同的外形符号加以区别，并通过相应的属性设置来真正区分它们的电气特性，以免产生混淆，引起严重的电路错误。

- [4] 设置好的电源和接地符号如图 3-94 所示。

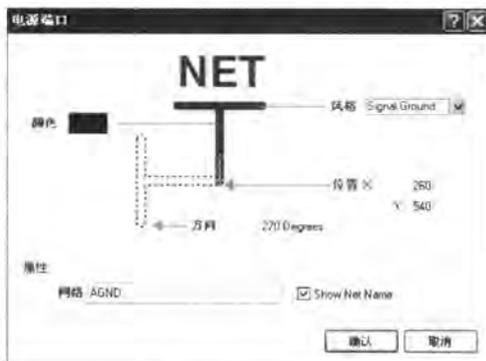


图 3-93 属性设置

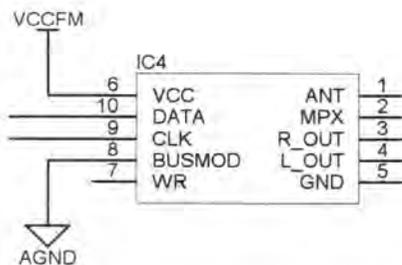


图 3-94 设置好的电源和接地符号

3.11.7 放置忽略 ERC 检查符号

在电路设计过程中系统进行电气规则检查（ERC）时，有时会产生一些不希望的错误报



告。如出于电路设计的需要，一些元器件的个别输入引脚有可能被悬空，但在系统默认情况下，所有的输入引脚都必须进行连接，这样在 ERC 检查时，系统会认为悬空的输入引脚使用错误，并在该引脚处放置一个错误标志。

为了避免用户为查找这种“错误”而浪费时间，可以使用忽略 ERC 检查符号，让系统忽略对此处的 ERC 检查，不再产生错误报告。

【案例 3-22】 放置忽略 ERC 符号



操作步骤

- [1] 执行【Place】/【Directives】/【No ERC】命令，或者单击【Wiring】工具栏中的放置忽略 ERC 检查符号图标，光标变为“十”字形形状，并附有一个红色的小叉（忽略 ERC 检查符号），如图 3-95 所示。
- [2] 移动光标到需要放置的位置处，单击鼠标左键即可完成放置，并可以进行连续放置，如图 3-96 所示。单击鼠标右键或按 **Esc** 键退出放置状态。

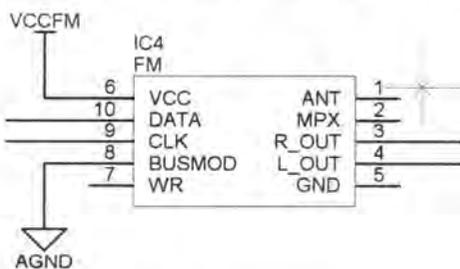


图 3-95 开始放置

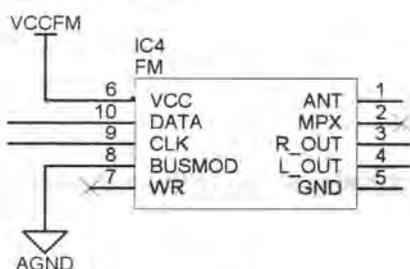


图 3-96 完成放置

- [3] 双击所放置的忽略 ERC 检查符号（或在放置状态下按 **Tab** 键），打开相应的【忽略 ERC 检查】对话框，可进行属性设置，如图 3-97 所示。

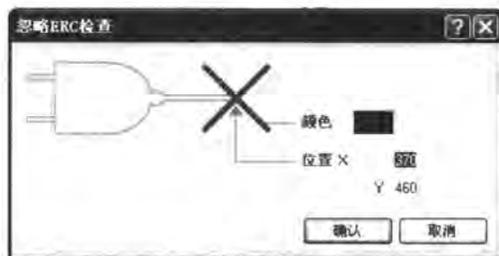


图 3-97 属性设置

3.11.8 放置 PCB 布局标志

用户绘制原理图的时候，可以在电路的某些位置处放置 PCB 布局标志，以便预先规划指定该处的 PCB 布线规则，包括铜膜的厚度、布线的策略、布线优先权及布线板层等。这样，

由原理图创建 PCB 的过程中，系统会自动引入这些特殊的设计规则。

【案例 3-23】 使用 PCB 布局标志设置铜膜线宽度



操作步骤

- [1] 执行【Place】/【Directives】/【PCB Layout】命令，在选定位置处放置 PCB 布局标志，如图 3-98 所示。

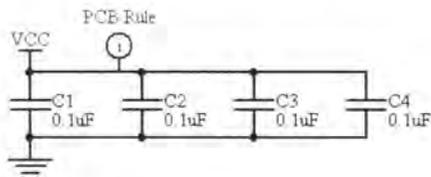


图 3-98 放置 PCB 布局标志

- [2] 双击所放置的 PCB 布局标志，系统弹出相应的【参数】对话框，此时在【数值】参数栏中显示的是“Undefined”（未定义），如图 3-99 所示。
- [3] 单击 **编辑(E)...** 按钮，打开【参数属性】对话框，如图 3-100 所示。



图 3-99 【参数】对话框



图 3-100 【参数属性】对话框

- [4] 单击该对话框中的 **编辑规则值(E)...** 按钮，进入【选择设计规则类型】对话框，选中【Routing】规则类下的“Width Constraint”（宽度设置），如图 3-101 所示。
- [5] 单击 **确认** 按钮后，则相应的【Edit PCB Rule】对话框会打开，如图 3-102 所示。



该对话框分为两部分，上面是图形显示部分，下面是列表显示部分。对于铜膜线的宽度，既可以在上面设置，也可以在下面设置。



图 3-101 【选择设计规则类型】对话框

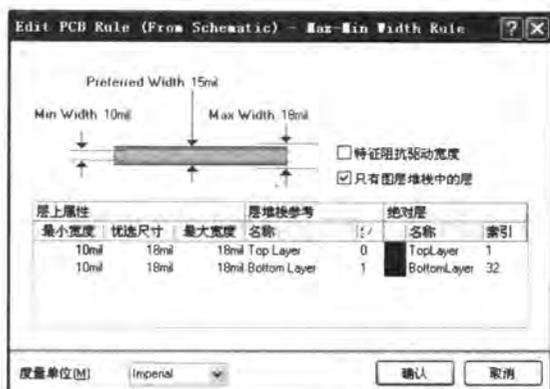


图 3-102 【Edit PCB Rule】对话框

- [6] 设置【Max Width】为“18mil”；【Preferred Width】为“15mil”；【Min Width】为“10mil”。
- [7] 设置完毕，单击 按钮返回【参数属性】对话框，再次单击 按钮返回【参数】对话框，此时在【数值】参数栏中显示的是已经设置的数值，如图 3-103 所示。
- [8] 选中【可视】复选框，单击 按钮，关闭【参数】对话框。此时在 PCB 布局标志的附近显示出了所设置的具体规则，如图 3-104 所示。也可以不选中【可视】复选框，使所设置的具体规则隐藏，不在原理图上显示，避免与其他显示内容重叠。



图 3-103 设置了【数值】参数

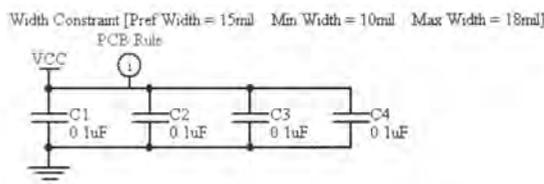


图 3-104 设置后的 PCB 布局标志

在原理图中通过放置 PCB 布局标志所设置的布线规则，设计过程中使用设计同步器即可传递到 PCB 设计文件中。

3.12 使用实用工具绘图

在原理图编辑环境中，与【Wiring】工具栏相对应，系统还提供了一组实用工具，用于

在原理图中绘制各种标注信息，使电路原理图更清晰，数据更完整，可读性更强。该组实用工具中的各种图元均不具有电气连接特性，所以系统在做电气规则检查（ERC）及转换成网络表时，它们不会产生任何影响，也不会附加在网络表数据中。

3.12.1 实用工具

单击实用工具图标，各种绘图工具按钮如图 3-105 所示，与执行【Place】/【Drawing Tools】命令后系统弹出的菜单中的各项具有对应的关系，如图 3-106 所示。

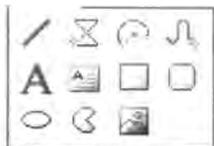


图 3-105 实用工具

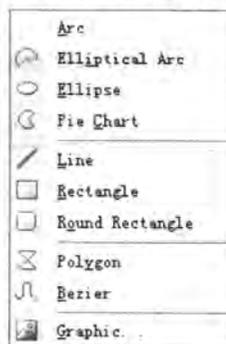


图 3-106 【Drawing Tools】菜单

- : 绘制线
- : 绘制多边形
- : 绘制椭圆弧线
- : 绘制贝塞尔曲线
- : 添加说明文字
- : 添加文本框
- : 绘制矩形
- : 绘制圆角矩形
- : 绘制椭圆形及圆形
- : 绘制扇形
- : 粘贴图片

3.12.2 绘制折线

在原理图中，折线可以用来绘制一些注释性的图形，如表格、箭头、虚线等，或者在编辑元器件时绘制元器件的外形。折线在功能上完全不同于前面所说的导线，它不具有电气连接特性，不会影响到电路的电气结构。

【案例 3-24】 绘制折线



操作步骤

- [1] 执行【Place】/【Drawing Tools】/【Line】命令，或者单击【Utility Tools】中的绘



- 制折线按钮, 光标变为“十”字形状, 单击鼠标左键确定线的起点。
- [2] 移动光标, 开始绘制折线。需要拐弯时, 单击鼠标左键可确定拐弯的位置, 按下 **Space** 键可切换拐弯的模式。
 - [3] 在适当位置处, 单击鼠标左键确定线的终点, 如图 3-107 所示。

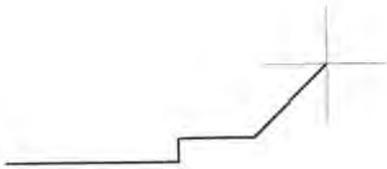


图 3-107 绘制折线

- [4] 单击鼠标右键或按 **Esc** 键退出绘制状态。双击所绘制的折线, 打开【折线】对话框, 进行属性设置。
- [5] 【Start Line Shape】(起点形状) 设置为“None”; 【End Line Shape】(终点形状) 设置为“SolidArrow” (实心箭头); 【线风格】设置为“Dashed” (虚线), 如图 3-108 所示。



在 Altium Designer 6.0 中为折线添加了更多功能, 可以在线的起点和终点加上箭头或其他标志, 这样, 对原理图进行注释时会更加方便。

- [6] 设置后的折线如图 3-109 所示。

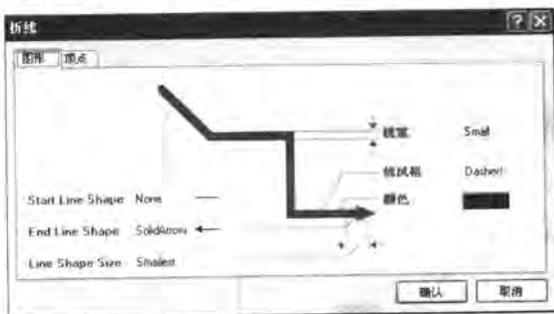


图 3-108 属性设置

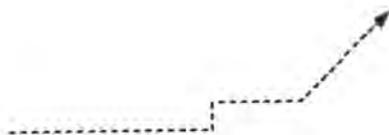


图 3-109 设置后的折线

3.12.3 绘制椭圆弧或圆弧

圆弧与椭圆弧的绘制是同一个过程, 圆弧实际上是椭圆弧的一种特殊形式。

【案例 3-25】绘制椭圆弧



操作步骤

- [1] 执行【Place】/【Drawing Tools】/【Elliptical Arc】命令, 或者单击【Utility Tools】

中的绘制椭圆弧按钮，光标变为“十”字形状。移动光标到合适的位置，单击鼠标左键确定椭圆弧的中心，如图 3-110 (a) 所示。

- [2] 拖动光标沿 X 轴方向移动，第二次单击鼠标左键确定椭圆弧的长轴，如图 3-110 (b) 所示。
- [3] 之后沿 Y 轴拖动光标，第三次单击鼠标左键确定椭圆弧的短轴，如图 3-110 (c) 所示。这时，光标会自动移到椭圆弧的起始角处，移动光标可以改变椭圆弧的起始角度。
- [4] 单击鼠标左键确定椭圆弧的起始角度，如图 3-110 (d) 所示，此时光标自动移到椭圆弧的终止角处。
- [5] 单击鼠标左键确定椭圆弧的终止角度，完成了椭圆弧的绘制，如图 3-110 (e) 所示。单击鼠标右键或按 **Esc** 键可退出绘制状态。

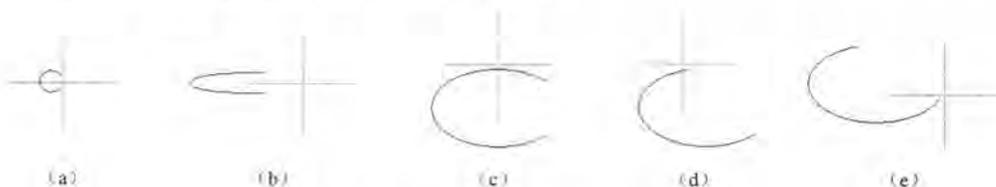


图 3-110 椭圆弧的绘制

如果椭圆弧的长轴与短轴相等，则绘制的椭圆弧就成为圆弧，也可以执行【Place】/【Drawing Tools】/【Arc】命令，直接绘制圆弧，具体操作与上面的过程类似。

- [6] 双击所绘制的椭圆弧，打开【椭圆弧】对话框，可进行属性设置，如图 3-111 所示。



图 3-111 属性设置

单击已绘制好的椭圆弧或圆弧，使其进入选中状态，会有绿色的控制点出现。通过移动控制点可以调整椭圆弧线或圆弧线的形状，也可以直接拖动弧线本身来调整。

3.12.4 放置文本

为了增加原理图的可读性，在某些关键的位置处应该添加一些文字说明，即放置文本，

以便于用户之间的交流。在 Altium Designer 6.0 系统中, 文本的放置有 3 种方式, 即放置文本字符串、放置文本框及放置注释, 操作过程基本相同。下面仅以文本框的放置进行说明。

【案例 3-26】 放置文本框



操作步骤

- [1] 执行【Place】/【Text Frame】命令, 或者单击【Utility Tools】中的放置文本框按钮, 光标变为“十”字形, 并带有一个文本框的虚影, 如图 3-112 所示。
- [2] 单击鼠标左键确定文本框的一个顶点, 拖动光标到适当位置, 再次单击鼠标左键确定文本框的大小, 完成文本框的放置, 如图 3-113 所示。



图 3-112 开始放置文本框

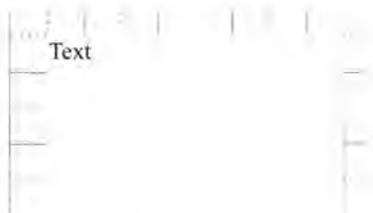


图 3-113 完成放置

- [3] 双击所放置的文本框, 打开【文本框】对话框, 进行属性设置, 如图 3-114 所示。
- [4] 选中【自动换行】及【区域内表示】复选框, 单击【文本】右边的  按钮, 在打开的【TextFrame Text】窗口中可输入说明文字, 如图 3-115 所示。

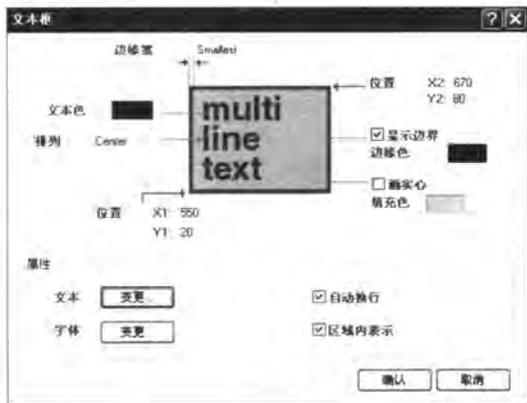


图 3-114 属性设置



图 3-115 输入说明文字



使用文本框可以放置多行文本, 并且字数没有限制。如果原理图中需要大段的文字说明, 使用文本框即可轻松完成。文本框仅仅是对用户所设计的电路进行说明, 本身不具有电气意义。

- [5] 经过设置并输入了说明文字后的文本框如图 3-116 所示。



需要说明的是，在 Altium Designer 6.0 中，用户也可以直接在原理图上，对文本框或注释的文本内容进行输入或者编辑。

- [6] 单击所设置的文本框，按 **F2** 键，或者停顿片刻后再次单击，即可进入直接编辑状态，如图 3-117 所示。



图 3-116 设置后的文本框



图 3-117 直接编辑状态

- [7] 编辑完毕，单击绿色的“√”即可。

此外，还有粘贴图片、绘制矩形、贝塞尔曲线、椭圆、扇形等操作，由于比较简单，也较少用到，在此不再赘述。

3.13 综合实例——FPGA 供电模块设计



设计要求

在需要大电流的 FPGA 开发系统中，一般可以采用 DC/DC 调整器的供电方案。TPS54610 是 TI 公司专门为 DSP、ASIC 和 FPGA 等多芯片系统供电而设计的一款同步降压 DC/DC 调整器，最大输出电流可达 6A，输出电压则从 0.9V 到 3.3V 可调，广泛应用于低电压输入、大电流输出的分散电源系统中，因此在本供电模块中，将采用 2 片 TPS54610 为 2 片 FPGA 供电的设计方案，如图 3-118 所示。

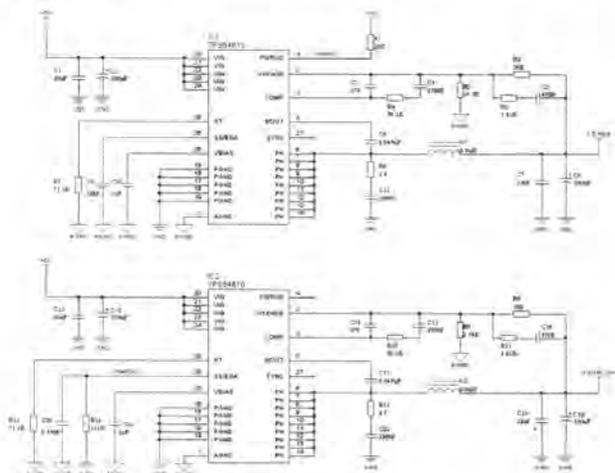


图 3-118 FPGA 供电模块设计



设计思路

- (1) 创建项目及原理图文件。
- (2) 查找所需元器件并放置、编辑。
- (3) 放置电源及接地符号。
- (4) 调整元器件位置，进行电气连接。



创建项目及原理图文件

- [1] 启动 Altium Designer 6.0，打开【Files】面板，在【新建】栏中单击【Blank Project (PCB)】，选择 PCB 类型为【Protelpcb】，则在【Projects】面板中出现了新建的项目文件，系统提供的默认名为“PCB-Project1.PrjPCB”。
- [2] 在项目文件“PCB Project1.PrjPCB”上单击鼠标右键，执行项目菜单中的【另存项目为】命令。在系统弹出的保存文件对话框中输入“F Power.PrjPCB”文件名，并保存在指定的文件夹中，如图 3-119 所示。



此时，【Projects】面板上，项目文件名变为“F Power.PrjPCB”，在该项目中没有任何内容，根据设计的需要，各种设计文档可以陆续添加。

- [3] 在项目文件“F Power.PrjPCB”上单击鼠标右键，执行【追加新文件到项目中】/【Schematic】命令，则在该项目文件中新建了一个电路原理图文件，系统默认名为“Sheet1.SchDoc”。在该文件上单击鼠标右键，执行命令【另存为】，将其保存为“F Power.SchDoc”，如图 3-120 所示。



图 3-119 新建项目



图 3-120 新建原理图文件



在创建原理图文件的同时，我们也就进入了电路原理图的编辑环境中。

- [4] 在编辑窗口内单击鼠标右键，执行【Options】/【Document Options】命令，在系统弹出的【文档选项】对话框中，进行图纸参数的设置。

将图纸的尺寸即【标准风格】选择为“A4”，【方向】选择为“Landscape”，【图纸明细表】选择为“Standard”。单击对话框中的 按钮，在打开的【字体】对话框中，将【字体】设为“Arial”，【字形】设为“常规”，【大小】设为“10”，单击 按钮确定，其他参数均采用系统的默认设置。



查找所需元器件并放置、编辑

在绘制原理图的过程中，放置元器件的基本依据是根据信号的流向，或从左到右，或从上到下。首先应放置电路中的关键元器件，之后再放置电阻、电容等外围元器件。本例中，所用到的关键元器件就是两片 TPS54610，在系统提供的集成库中并没有找到该元器件，因此需要先自行绘制它的原理图符号，再进行放置。由于在这里我们的学习重点是原理图的绘制，而对于库元器件的制作，暂时先不需要太多的了解，在后面的章节中再详细讲述。

[1] 放置两片 TPS54610，并进行属性编辑，如图 3-121 所示。

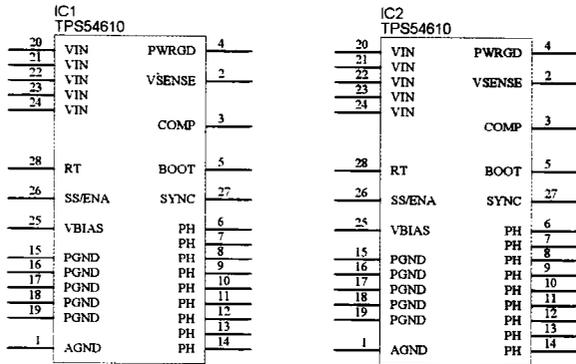


图 3-121 放置并编辑关键芯片

[2] 在【元件库】面板的当前元器件库栏中选择“Miscellaneous Devices.IntLib”，在元器件列表中分别选择电容(Cap)、电阻(Res2)、极性电容(Cap Pol1)、电感(Inductor Iron)等，一一进行放置，并使用相应的【元件属性】对话框进行参数设置，如图 3-122 所示。

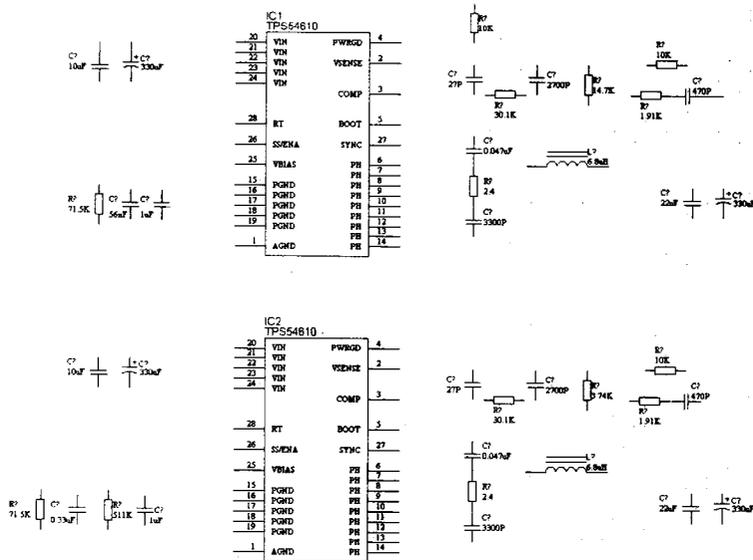


图 3-122 放置外围元器件



由于外围元器件较多，为了避免混乱，对于元器件的标注可以采用自动标注的方式来完成。

- [3] 执行【Tools】/【注释】命令，打开【注释】对话框。设置【处理顺序】为“Down Then Across”，在【元件参数】列表中选择2项，即“Comment”与“Library Reference”，【注释范围】为“All”，【顺序】为“1”，【起始索引值】为“1”，如图3-123所示。

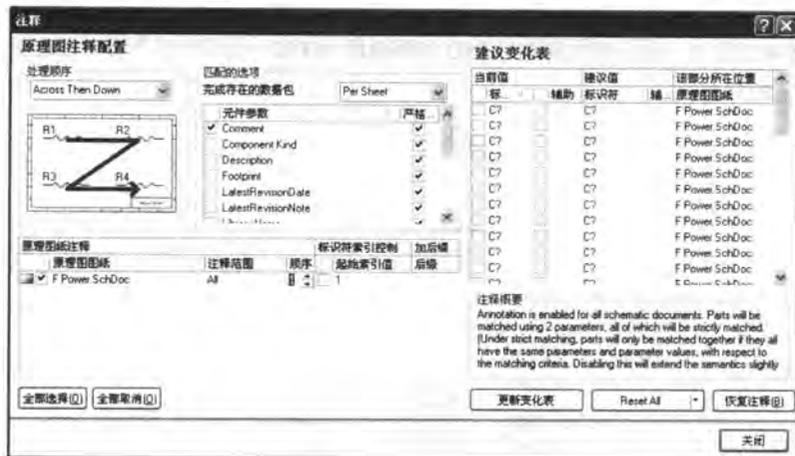


图 3-123 自动标注设置

- [4] 设置完毕后，按照前面所讲过的标注操作，完成对外围元器件的自动标注，如图3-124所示。

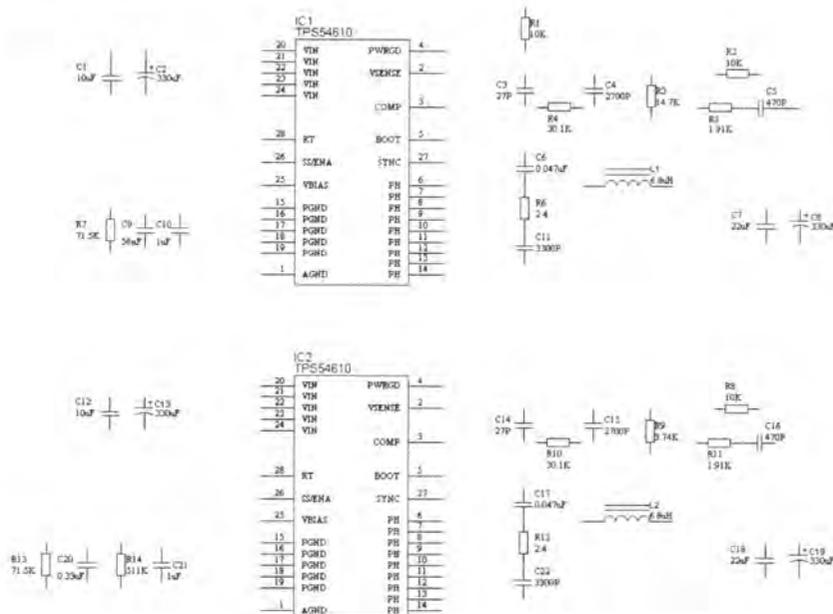


图 3-124 自动标注后的外围元器件



放置电源及接地符号

- [1] 单击【Wiring】工具栏上的放置电源图标, 放置电源。
- [2] 单击【Wiring】工具栏上的接地符号图标, 放置接地符号。
- [3] 设置电源及接地符号的属性。



TPS54610 有 2 个地, 即电源地 PGND 和模拟地 AGND。为了加以区分, 在这里将它们设置为不同的符号形式。

放置好电源和接地符号的原理图如图 3-125 所示。

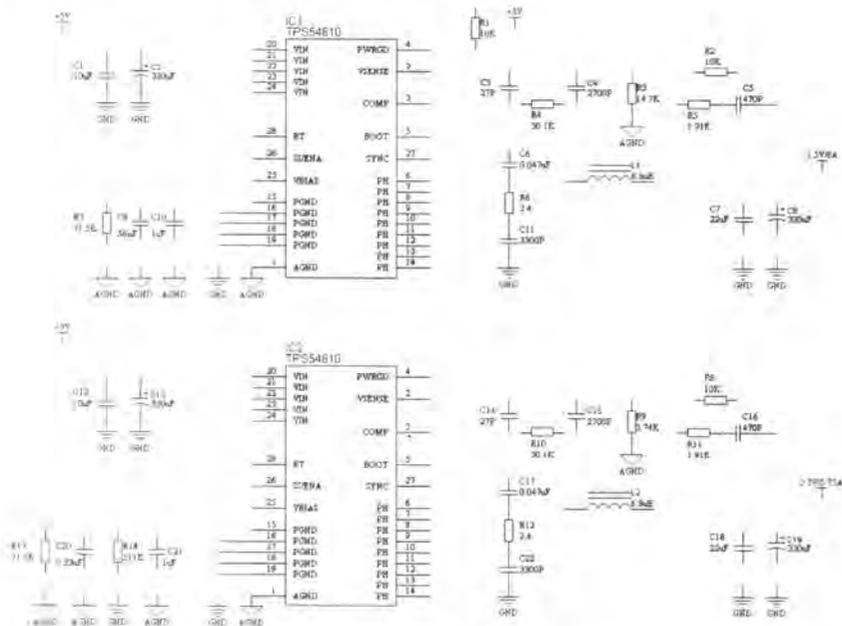


图 3-125 放置电源和接地符号



调整元器件位置, 进行电气连接

由前面的学习我们知道, 元器件之间建立电气连接关系既可以使用导线直接连接, 也可以采用放置网络标签的方式。在元器件较多的情况下, 适当地使用网络标签, 能够使电路原理图结构清晰, 便于阅读和修改。

- [1] 调整元器件的位置, 进行合理放置。
- [2] 单击【Wiring】工具栏中的绘制导线图标, 完成元器件连接。
- [3] 在芯片 IC1 的第 4 引脚处与 IC2 的第 26 引脚处放置相同的网络标签“PWRGD”, 进行电气连接, 如图 3-126 所示。
- [4] 单击【Wiring】工具栏中的放置忽略 ERC 检查符号图标, 在芯片 IC1、IC2 用不



到的、悬空的引脚处放置忽略 ERC 检查符号。

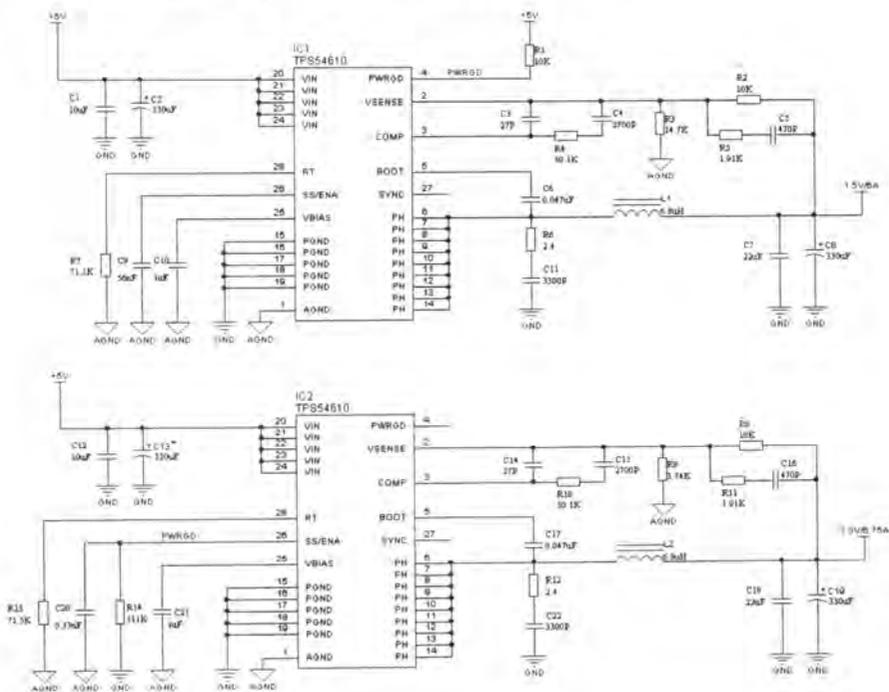


图 3-126 完成电气连接

放置忽略 ERC 检查符号，让系统忽略对此处的 ERC 检查，以免产生不必要的错误报告。

最后完成的电路原理图如图 3-118 所示，单击  按钮，加以保存。

3.14 思考与练习

1. 概念题

- (1) 简述 Altium Designer 6.0 系统中原理图编辑环境的主要组成。
- (2) 在原理图的绘制过程中，【元件库】面板能够实现哪些功能？
- (3) 智能粘贴与普通粘贴相比，具有什么特殊功能？请熟悉其操作过程。

2. 操作题

(1) 使用【元件库】面板，在新建的原理图文件中放置集成库“Miscellaneous Devices.IntLib”中的一些基本元器件，如电容、电阻、二极管等，并对所放置的元器件进行移动、排列等编辑操作。

(2) 绘制如图 3-127 所示的电路原理图，并对所有元器件进行自动标注。

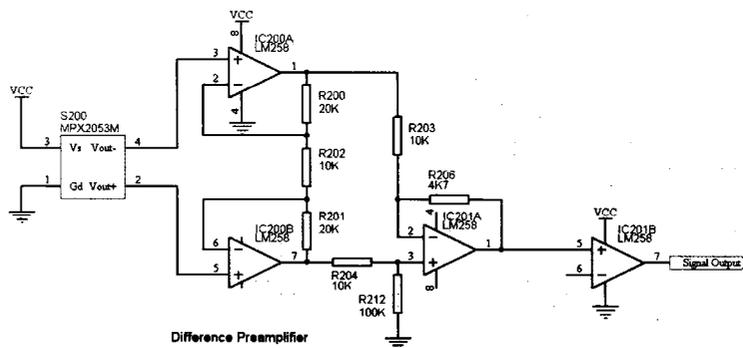
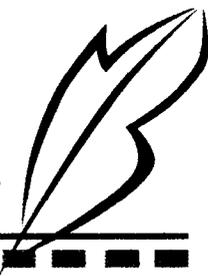


图 3-127 电路原理图

第 4 章 原理图的高级编辑与设计



通过前面 3 章的学习，相信用户对于 Altium Designer 6.0 系统的原理图编辑环境已经有了一个初步的了解，而且能够使用该软件完成一般电路原理图的绘制和有关的基本编辑操作。但是，对于实际的大规模电路系统来说，其相应的电路原理图是比较复杂的。对于这样的原理图，不管是绘制还是编辑，仅仅依靠前面所学的知识是不够的。

在这一章中，我们将继续学习对原理图的一些高级编辑操作，以进一步提高自己的实际原理图编辑水平。另外，对于结构复杂的电路系统，我们还将学习层次电路的设计方法及参数的层次化设计。



学习目标

- 掌握原理图的高级编辑操作
- 了解层次原理图的基本概念
- 掌握层次原理图的设计方法和切换编辑
- 学习使用层次设计表对层次原理图进行分析



实例讲解

- 查找相似元器件并使用【SCH Inspector】面板编辑元器件属性
- 使用【SCH Filter】面板进行过滤查找
- 多个对象属性的同时编辑
- 浏览【Memory 1】中存放的对象
- 摘录的创建、保存与使用
- 自底向上的层次电路设计——MP3 彩屏播放器系统
- 自顶向下的层次电路设计
- 层次原理图的切换
- 层次设计表的生成
- 参数层次化设计

4.1 特色工作面板

在基础电路原理图的绘制过程中，有一些基本的编辑操作，如元器件的选取、移动、排列、复制、粘贴、标注等，用户一般都要用到，只是在每次执行这些操作时，所涉及的元器件数量是不可能太多的。而对于复杂的、大型的原理图来说，有时会需要对大量的元器件进行同步全局编辑，仅使用这些基本的编辑操作，效率是很低的。

针对这种情况，Altium Designer 6.0 系统提供了高级的编辑操作，以帮助用户完成高效率的编辑。在高级的编辑操作中要用到一些特色的工作面板，如【SCH Inspector】（检查器）面板、【SCH Filter】（过滤器）面板、【SCH List】（列表）面板、【选择存储器】面板等。

4.2 【SCH Inspector】面板

【SCH Inspector】面板主要用来实时显示在原理图中所选取的对象属性，如类型、位置、名称等，用户可以直接通过该面板对各种属性进行编辑修改。

打开【SCH Inspector】面板的方法很简单，即执行【View】/【工作区面板】/【SCH】/【SCH Inspector】命令；或者单击面板控制中心的【SCH】标签项，在系统弹出的菜单中选择【SCH Inspector】，都可以打开该面板。在没有选取任何对象的情况下，打开后的【SCH Inspector】面板是空白的，如图 4-1 所示。

1. 面板的设置

在使用该面板之前，应完成以下两项设置：

(1) 设定可以显示属性的对象范围。有 3 种选择：

- 【current document】：当前的原理图文件
- 【open documents】：所有打开的原理图文件
- 【open documents of the same project】：同一项目中所有打开的原理图文件

(2) 设定可以显示属性的对象种类。单击【all types of objects】，系统会弹出一个选择窗口，如图 4-2 所示，有 2 个单选框：

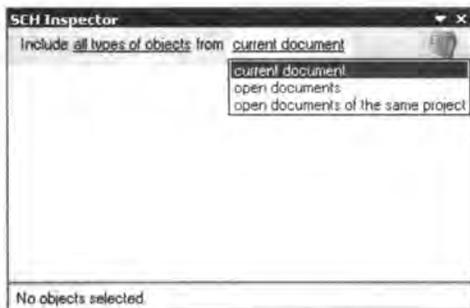


图 4-1 【SCH Inspector】面板



图 4-2 显示对象选择



- **【显示全部对象】**: 选中该单选框后, 对于原理图中的任一选取对象, 不管类型如何, 其属性都可以实时在**【SCH Inspector】**面板上显示出来
- **【只显示】**: 选中该单选框后, 用户可以设置只显示哪几种类型对象的属性

2. 编辑单个元器件属性

对于元器件属性的编辑, 我们在前面讲过有两种方式, 可以是手动方式编辑, 通过**【元件属性】**对话框来完成; 也可以是自动编辑, 通过**【注释】**对话框来完成设置。现在, 我们还可以使用**【SCH Inspector】**面板来进行属性编辑。

选中原理图中的某一元器件, 在**【SCH Inspector】**面板上将实时显示出该元器件的所有属性, 图 4-3 所示的是当前选取的某一电容的属性。



图 4-3 显示选取对象属性

- **【Kind】**: 该栏显示了当前选取对象的类型, 如元器件 (Part)、总线 (Bus)、网络标签 (Net Label) 等。这里选取的是电容, 属于元器件类型, 所以显示是“Part”
- **【Design】**: 该栏显示了当前选取对象所在的原理图文件
- **【Graphical】**: 该栏显示了当前选取对象的图形属性, 如**【X1、Y1】**(位置)、**【Orientation】**(方向)、**【Mirrored】**(是否镜像)、**【Display Mode】**(显示模式)、**【Show Hidden Pins】**(是否显示隐藏引脚)、**【Show Designator】**(是否显示对象标识)等。用户可选取并加以设置
- **【Object Specific】**: 该栏显示了当前选取对象自身的一些属性, 如**【Description】**(对象的描述)、**【Pins Locked】**(是否锁定引脚)、**【Library】**(所在的库文件)、**【Component Designa】**(元器件标志符)、**【Current Footprint】**(当前封装名称)等
- **【Parameters】**: 该栏显示了与当前选取对象有关的一些参数

如果用户要修改某一项属性, 只需单击相应的参数栏, 就可以进入编辑状态进行修改或设置了。



细心的用户也许会发现，【SCH Inspector】面板上所显示的内容，与【元件属性】对话框中的内容几乎一样。因此，对于单个元器件属性的编辑，用户可以根据自己的习惯来选择，而不必拘泥于固定模式。

3. 编辑多个对象属性

使用【SCH Inspector】面板不但可以编辑单个对象的属性，更重要的是可以同时编辑多个被选对象的属性。同时编辑多个对象时，往往是要修改这些对象的某一个或几个特定属性参数，如要修改所有元器件标志符的字体、要改变同一类元器件的 PCB 封装形式等。

编辑多个对象的属性时，首先要查找并选择多个具有某些相似属性的对象，这可以通过系统提供的【Find Similar Objects】命令来实现。

执行【Edit】/【Find Similar Objects】命令，光标变为“十”字形，移动光标到某个参考对象上，单击鼠标左键后，系统弹出如图 4-4 所示的【查找相似对象】对话框。



图 4-4 【查找相似对象】对话框

可以看到，该对话框中也有 5 栏内容，各项属性名称与【SCH Inspector】面板完全相同。不同的是，在每一属性列表栏的右边都增加了一项查找条件设置，用于设置需要查找的对象与当前选取的参考对象之间的关系。

(1) 单击每一栏右侧的▼按钮，有 3 种查找条件用于选择设置。

- 【Any】：不限制查找对象与参考对象的关系
- 【Same】：查找对象应与参考对象类别相同
- 【Different】：查找对象与参考对象类别不同

(2) 单击右下角的▼按钮，可以设置查找对象的范围，有 2 种选择。

- 【Current Document】：当前文件



- **【Open Documents】**: 所有打开的文件
- (3) 6个复选框的含义如下。
- **【缩放匹配】**: 用来设定是否将条件匹配的对象以放大尺寸显示在原理图编辑窗口内, 系统默认选中
 - **【选择匹配】**: 用来设定是否将条件匹配的对象全部选中。由于要使用**【SCH Inspector】**面板来完成对象的全局编辑, 所以应选中该复选框
 - **【清除已存在的】**: 用来设定是否清除已存在的查找条件, 系统默认自动清除
 - **【建立表达式】**: 用来设定是否为当前设置的查找条件创建一个过滤器表达式。如果选中了该复选框, 则单击 按钮后, 系统会打开**【SCH Filter】**(过滤器)面板, 并在该面板的过滤器输入区创建一个过滤器表达式, 这样就可以将该表达式收藏起来, 供以后查找时使用
 - **【屏蔽匹配】**: 用来设定是否将条件匹配的对象高亮显示, 同时屏蔽其他条件不匹配的对象, 系统默认选中
 - **【运行检查器】**: 用来设定是否在执行**【Find Similar Objects】**命令的同时启动**【SCH Inspector】**面板, 应选中该复选框

【案例 4-1】 查找相似元器件

在当前的原理图文件“Input channel.SchDoc”中, 查找所有 PCB 封装为“RAD0.2”的元器件, 并使用**【SCH Inspector】**面板编辑元器件属性, 将这些元器件的 PCB 封装形式改为“RAD0.3”。



操作步骤

- [1] 执行**【Edit】/【Find Similar Objects】**命令, 光标变为“十”字形状, 移动光标到某个参考对象上, 单击鼠标左键后, 系统弹出**【查找相似对象】**对话框, 如图 4-5 所示。



所选取的参考对象类型应该与要查找的对象类型一致, 否则无法查找。例如, 在这里所查找的对象为元器件, 因此应选择某一元器件作为参考对象。

- [2] 在**【Object Specific】**栏中找到**【Current Footprint】**属性列表栏, 单击后输入“RAD0.2”, 相应的查找条件则设定为“Same”, 查找对象范围设定为“Current Document”, 并选中**【缩放匹配】**、**【选择匹配】**、**【清除已存在的】**、**【屏蔽匹配】**、**【运行检查器】**这 5 个复选框。
- [3] 单击 按钮后, 系统开始查找。原理图中所有符合查找条件即 PCB 封装为“RAD0.2”的元器件被选中, 并在编辑窗口内被放大、高亮显示出来。
- [4] 单击 按钮后, **【SCH Inspector】**面板被打开, 显示查找的结果, 共有 7 个 PCB 封装形式为“RAD0.2”, 库参考为“CAP”的元器件, 如图 4-6 所示。
- [5] 单击**【Current Footprint】**属性列表栏, 进入编辑状态, 将原来的“RAD0.2”改为“RAD0.3”, 按 键确定, 即完成了对所有选中对象封装形式的全局修改。



图 4-5 输入查找条件



图 4-6 显示查找结果

- [6] 关闭【SCH Inspector】面板，单击编辑窗口右下角的清除按钮，解除屏蔽，恢复原理图的正常显示。如果再次查看所编辑元器件的属性，将会发现它们的 PCB 封装形式已变成了“RAD0.3”。

4.3 【SCH Filter】面板

使用【Find Similar Objects】命令，可以查找多个具有某些相似属性的对象，方便灵活。但是这一功能本身能够查找的属性是有限的，而且对于编辑后的结果也不能实时查看。为了克服这一不足之处，可以考虑将【SCH Filter】（过滤器）面板与【SCH List】（列表）面板结合起来，先使用【SCH Filter】面板进行更广范围的过滤查找，查找符合一定规则的对象，之后使用【SCH List】面板快速浏览查找的结果，并可以直接进行单个对象的属性编辑或多个对象属性的全局编辑。

4.3.1 【SCH Filter】面板简介

执行【View】/【工作区面板】/【SCH】/【SCH Filter】命令；或者单击面板控制中心的【SCH】标签项，在弹出的菜单中选择【SCH Filter】，都可以打开该面板。

打开后的【SCH Filter】面板如图 4-7 所示。

(1) 【Limit search to】：用于设置查找对象的限制范围，有 3 个单选框。

- 【All Objects】：全部对象（系统默认）
- 【Selected Objects】：仅限于选中对象



图 4-7 【SCH Filter】面板



【Non Selected Objects】: 仅限于未选中对象

(2) **【Consider objects in】**: 用于设置查找对象所在的文件范围。单击右侧的▼按钮, 有3种设置可以选择。

【Current Document】: 当前的原理图文件(系统默认)

【Open Documents】: 所有打开的原理图文件

【Open Documents of the Same Project】: 同一项目中的所有已打开的原理图文件

(3) **【Find items matching these criteria】**: 过滤器语句输入栏, 用来输入表示查找条件的过滤器语句表达式。

Helper: 单击该按钮, 会弹出**【Query Helper】**对话框, 帮助用户完成过滤器语句表达式的输入

Favorites: 单击该按钮, 会打开**【表达式管理器】**的**【收藏】**选项卡, 如图4-8所示。用于存放需要收藏的过滤器语句表达式

History: 单击该按钮, 会打开**【表达式管理器】**的**【履历】**选项卡, 如图4-9所示。存放了曾经使用过的所有过滤器语句表达式。选中某一表达式后, 单击 按钮, 可以直接加入到**【SCH Filter】**面板的过滤器语句输入栏内使用, 不必重新再输入, 从而大大提高了查找效率; 而单击 按钮, 则可以将该表达式存入**【收藏】**选项卡中



图4-8 **【表达式管理器】**对话框(**【收藏】**选项卡) 图4-9 **【表达式管理器】**对话框(**【履历】**选项卡)

(4) **【Objects passing the filter】**: 用于设置符合过滤器查找条件的对象显示模式。

【Select】: 选中该复选框后, 条件匹配的对象显示时被置于选中状态

【Zoom】: 选中该复选框后, 条件匹配的对象显示时被置于放大状态

(5) **【Objects not passing the filter】**: 用于设置不符合过滤器查找条件的对象显示模式。

【Deselect】: 选中该复选框后, 条件不匹配的对象被置于非选中状态

【Mask out】: 选中该复选框后, 条件不匹配的对象被置于屏蔽状态

输入表示查找条件的过滤器语句表达式, 并且对**【SCH Filter】**面板进行相应的设置之后, 单击 按钮, 系统将立即启动过滤查找, 查找到的对象在编辑窗口内将以所设置的状态显示。

4.3.2 **【Query Helper】**对话框

单击**【SCH Filter】**面板上的 按钮后, 系统弹出**【Query Helper】**对话框, 如图4-10所示。



图 4-10 【Query Helper】对话框

1. 【Query】区域

该区域用来输入和显示当前设置的过滤器语句表达式。

用户可以直接使用键盘来输入语句，也可以在下面的语句列表区中选择相应语句，双击输入。

在该区的下面有一排运算符、连接符按钮。其中，“+、-、*、/、”表示“加、减、乘、除”；“Div、Mod”表示整数除和求余；“Not、And、Or、Xor”表示“逻辑非、与、或、异或”；“<、<=、>=、>、<>、=”表示“小于、小于等于、大于等于、大于、不等于、等于”；“Like”表示“近似”；“*”则表示通配符。要输入某一符号，只需单击相应按钮即可。

过滤器语句表达式输入完毕后，在使用之前应检查一下该表达式是否符合系统的语法要求，单击左下方的 按钮，可以进行检查。

2. 【Categories】区域

是过滤器语句的目录分类区，有两大主目录。

(1) 【SCH Functions】(原理图编辑器功能)，有 3 个子目录。

- 【Fields】(域)：该子目录中主要包含了与原理图对象的图形参数有关的语句，如排列方式、元器件类型、位置、填充颜色、节点尺寸等
- 【Membership Checks】(成员检查)：该子目录中主要包含了判断对象从属关系的语句，如单位转换、对象中是否含有某一特定模型参数，是否含有某一引脚，是否位于某一特定元器件中，是否位于某一特定图纸符号内等
- 【Object Type Checks】(对象类型检查)：该子目录中主要包含了对有关对象的类型进行判断的语句，如对象是不是圆弧，是不是总线，是不是元器件，是不是节点等



(2) **【System Functions】** (系统功能), 有5个子目录。

- **【Arithmetic】** (算术): 该子目录中主要包含了各种算术运算, 如取绝对值、四舍五入、取平方、开方等
- **【Trigonometry】** (三角): 该子目录中主要包含了各种三角函数运算, 如正弦、余弦、正切、余切、反正弦等
- **【Exponential/Logarithmic】** (指数/对数): 该子目录中主要包含了各种指数、对数运算, 如取自然对数、取以2为底的对数等
- **【Aggregate】** (集合): 该子目录中主要包含了各种集合函数运算, 如取最大值、取最小值、取平均值等
- **【System】** (系统): 该子目录中主要包含了各种系统函数, 如随机函数、字符串函数、长度函数、加1、减1等

选中上述的某一子目录后, 在右边的窗口中将列出该子目录下的所有过滤器语句。其中**【Name】**栏用于列出过滤器语句的名称;**【Description】**栏则用于列出对该语句的描述或功能注释。

如在图4-10中列出了**【Object Type Checks】**子目录下的所有过滤器语句, 其中对过滤器语句“IsPort”的注释为“Is the object a Port”(该对象是不是端口)。

选中任何一个过滤器语句, 按“F1”键即可打开**【Knowledge Center】**(知识库)面板, 可以查看该语句的功能与用法。

4.3.3 【SCH Filter】面板的使用

在对**【SCH Filter】**面板和**【Query Helper】**对话框有了一定的了解之后, 下面来看一下如何使用**【Query Helper】**对话框产生一个过滤器语句表达式, 并以此作为查找条件, 使用**【SCH Filter】**面板进行过滤查找。

【案例4-2】 使用**【SCH Filter】**面板进行过滤查找

在当前的原理图文件“Input channel.SchDoc”中, 查找元器件标志符以“R”和以“C”开头的所有元器件。



操作步骤

- [1] 单击面板控制中心的**【SCH】**标签项, 在系统弹出的菜单中选择**【SCH Filter】**, 打开该面板, 所有设置均采用系统的默认状态。
- [2] 单击  按钮, 打开**【Query Helper】**对话框。在**【Query Helper】**对话框中, 由于查找条件与元器件标志符有关, 所以应该在**【SCH Functions】**目录下的**【Fields】**子目录中选择过滤器语句。
- [3] 选中**【Fields】**子目录, 拖动窗口右边的滚动条, 找到“PartDesignator”(元器件标志符)语句, 双击该语句后即可将它加载到**【Query】**区域中。单击  按钮, 输入连接符“Like”, 单击  按钮, 输入通配符“*”, 并加入“R”。

这样，就产生了过滤器语句表达式的第一条语句“PartDesignator Like ‘R*’”，含义为“所有标志符以‘R’开头的元器件”。按照同样的操作，输入第二条语句“PartDesignator Like ‘C*’”，含义为“所有标志符以‘C’开头的元器件”。

- [4] 单击  按钮，在两条语句之间加入一个逻辑运算符“Or”进行连接，如图 4-11 所示。

此时，完整的过滤器语句表达式为“PartDesignator Like ‘R*’ Or PartDesignator Like ‘C*’”，其含义为“如果元器件的标志符以‘R’或以‘C’开头，那么该元器件符合过滤器条件”。

- [5] 单击  按钮，对该表达式进行语法检查，如果正确无误，则系统弹出如图 4-12 所示的提示框，表示没有语法错误。



图 4-11 输入过滤器语句表达式



图 4-12 提示框

如果有语法错误，系统同样会弹出一个提示框，提示用户修改过滤器语句表达式或者重新输入。

- [6] 单击  按钮，关闭该提示框。单击【Query Helper】对话框中的  按钮，则【Query Helper】对话框关闭，同时过滤器语句表达式“PartDesignator Like ‘R*’ Or PartDesignator Like ‘C*’”已载入【SCH Filter】面板上的【Find items matching these criteria】栏内，如图 4-13 所示。

- [7] 单击【SCH Filter】面板上的  按钮，系统立即启动过滤查找，查找到的结果如图 4-14 所示，所有标志符以“R”或以“C”开头的元器件均以高亮选中状态显示，而其他不符合查找条件的对象则都被屏蔽。

过滤器语句表达式是进行元器件过滤查找的有力工具，用户可以借助于 Altium Designer 6.0 系统提供的强大在线帮助功能——【Knowledge Center】面板，进一步深入学习，更好地使用和掌握这一重要工具，提高自己的编辑能力。



图 4-13 输入查找条件

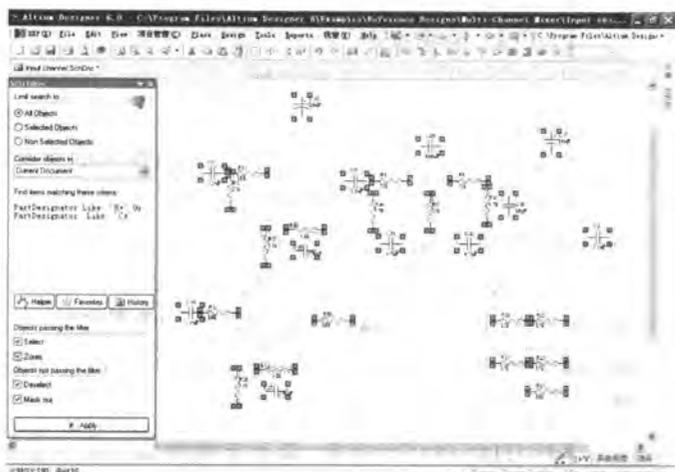


图 4-14 查找结果显示

4.4 【SCH List】面板

使用【SCH Filter】面板进行过滤查找后，查找的结果除了在编辑窗口内直接显示出来以外，用户还可以使用【SCH List】面板对查找结果进行系统的浏览，并且可以对有关对象的属性直接编辑修改。

执行【View】/【工作区面板】/【SCH】/【SCH List】命令；或者单击面板控制中心的【SCH】标签项，在系统弹出的菜单中选择【SCH List】，都可以打开【SCH List】面板。

在没有选取任何对象的情况下，打开后的【SCH List】面板是空白的，如图 4-15 所示。

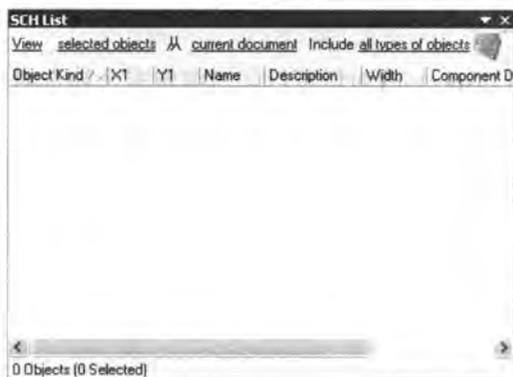


图 4-15 打开后的【SCH List】面板

1. 【SCH List】面板

在该面板的顶部，从左到右有 4 项有关设置。

(1) 工作状态设置, 有 2 种选择。

【View】: 视图状态 (系统默认)

【Edit】: 编辑状态

(2) 显示对象设置, 有 3 种选择。

【selected objects】: 处于选中状态的对象 (系统默认)

【non-masked objects】: 处于未屏蔽状态的对象

【all objects】: 全部对象

(3) 显示对象所在的文件范围设置, 有 3 种选择。

【current document】: 当前的原理图文件 (系统默认)

【open documents】: 所有打开的原理图文件

【open documents of the same project】: 同一项目中的所有打开的原理图文件

(4) 显示对象的类型设置, 有 2 种选择。

【all types of objects】: 显示全部类型对象 (系统默认)

【只显示】: 部分类型对象

根据设置, 在面板下面的窗口中会列出相应对象的各种属性, 如位置、方向、所在的库文件、元器件标志符、当前封装形式等, 从左到右, 拖动滚动条, 可依次浏览。

2. 编辑单个对象属性

对于 **【SCH List】** 面板列出的每一对象的各种属性, 都可以进行编辑修改, 有 2 种方式。

(1) 在 **【View】** 工作状态下, 双击需要修改的某一对象的任一属性, 会弹出相应的对象属性对话框, 在对话框中可以完成该对象的多项属性编辑。

(2) 在 **【Edit】** 工作状态下, 两次单击需要修改的某一对象的某一属性, 可以对这一属性直接编辑修改。这种方式下, 对某一对象的各项属性可以逐项在线编辑, 当然也可以使用对象属性对话框编辑。

3. 编辑多个对象属性

前面讲过, 使用 **【SCH Inspector】** 面板可以同时编辑多个被选对象的属性。在这里, **【SCH Filter】** 面板和 **【SCH List】** 面板结合使用, 也可以完成同样的操作。

【案例 4-3】 多个对象属性的同时编辑

在某一原理图文件中, 查找所有 PCB 封装为 “AXIAL0.4” 的元器件, 并把这些元器件的 PCB 封装改为 “AXIAL-0.3”。



操作步骤

- [1] 打开 **【SCH Filter】** 面板, 使用 **【Query Helper】** 对话框, 在 **【SCH Filter】** 面板的 **【Find items matching these criteria】** 栏内输入如下过滤器语句表达式 “CurrentFootprint=‘AXIAL0.4’”, 其余设置采用系统的默认值, 如图 4-16 所示。



图 4-16 输入查找条件

- [2] 单击  按钮，启动过滤查找。执行该项操作后，在编辑窗口内所有符合查找条件的元器件被高亮显示，并且处于选中状态。
- [3] 打开【SCH List】面板，可以看到有 7 个符合查找条件的元器件，在窗口中列出了它们的各项属性，包括当前的 PCB 封装形式，如图 4-17 所示。
- [4] 将【SCH List】面板的工作状态由【View】改为【Edit】，在【Current Footprint】属性列中，选中任一属性值“AXIAL0.4”后，单击 2 次鼠标左键，即进入在线编辑状态，可以直接输入新的封装形式“AXIAL-0.3”，如图 4-18 所示。

Part	Comment	Current Footprint	Component Type	Show Hidden
2.2k		AXIAL0.4	Standard	<input type="checkbox"/>
68k		AXIAL0.4	Standard	<input type="checkbox"/>
10R		AXIAL0.4	Standard	<input type="checkbox"/>
2.2k		AXIAL0.4	Standard	<input type="checkbox"/>
2.2k		AXIAL0.4	Standard	<input type="checkbox"/>
2.2k		AXIAL0.4	Standard	<input type="checkbox"/>
100R		AXIAL0.4	Standard	<input type="checkbox"/>

7 Objects (7 Selected)

图 4-17 显示选中对象的属性

Current Part	Part Comment	Current Footprint	Component Type	Show Hidden
	2.2k	AXIAL0.4	Standard	<input type="checkbox"/>
	68k	AXIAL0.4	Standard	<input type="checkbox"/>
	10R	AXIAL-0.3	Standard	<input type="checkbox"/>
	2.2k	AXIAL0.4	Standard	<input type="checkbox"/>
	2.2k	AXIAL0.4	Standard	<input type="checkbox"/>
	2.2k	AXIAL0.4	Standard	<input type="checkbox"/>
	100R	AXIAL0.4	Standard	<input type="checkbox"/>

7 Objects (7 Selected)

图 4-18 编辑一个对象的属性值

- [5] 同样操作，可以依次把其余 6 个属性值由“AXIAL0.4”改为“AXIAL-0.3”。
如果符合查找条件的元器件数量很多，对其属性值一一进行修改显然比较麻烦。此时，可以使用菜单命令完成。

- [6] 选中某一修改好的属性值“AXIAL-0.3”，单击鼠标右键，在系统弹出的如图 4-19 所示的快捷菜单中执行【复制】命令，将“AXIAL-0.3”复制到剪贴板上。



- [7] 执行【选择列】命令，将【Current Footprint】属性列中的属

图 4-19 快捷菜单

性值全部选中，如图 4-20 所示。

- [8] 在选中的任一属性值上单击鼠标右键，在系统弹出的快捷菜单中执行【粘贴】命令，将“AXIAL-0.3”粘贴到【Current Footprint】列中，如图 4-21 所示。

Current Part	Part Comment	Current Footprint	Component Type	Show
2.2k		AXIAL0.4	Standard	
68k		AXIAL0.4	Standard	
100R		AXIAL0.3	Standard	
2.2k		AXIAL0.4	Standard	
2.2k		AXIAL0.4	Standard	
2.2k		AXIAL0.4	Standard	
100R		AXIAL0.4	Standard	

图 4-20 选中要修改的全部属性值

Current Part	Part Comment	Current Footprint	Component Type	Show
2.2k		AXIAL0.3	Standard	
68k		AXIAL0.3	Standard	
100R		AXIAL0.3	Standard	
2.2k		AXIAL0.3	Standard	
2.2k		AXIAL0.3	Standard	
2.2k		AXIAL0.3	Standard	
100R		AXIAL0.3	Standard	

图 4-21 粘贴全部对象的属性值

- [9] 关闭【SCH List】面板，单击编辑窗口右下角的清除按钮，解除屏蔽，恢复原理图的正常显示。如果再次查看所编辑元器件的属性，将会发现它们的 PCB 封装形式已变成了“AXIAL-0.3”。



在编辑多个对象属性时，也可以把【SCH Filter】面板与【SCH Inspector】面板结合使用，利用【SCH Filter】面板强大的搜索功能进行过滤查找；利用【SCH Inspector】面板强大的编辑功能进行全局编辑，这样可以进一步提高原理图的编辑效率。

4.5 【选择存储器】

通过上面一系列的编辑操作可以看到，对原理图进行编辑，特别是全局编辑，首先要完成的是如何同时选取所要编辑的多个对象。借助于【SCH Filter】面板强大的查找选取功能能够实现这一关键操作。但是大家也应该注意到，在使用【SCH Filter】面板时需要输入过滤器语句表达式，对于不熟练的用户来说，如果每次都这样做肯定会大大降低查找的效率。

针对这一点，Altium Designer 6.0 系统提供了一种特殊的存储器——【选择存储器】，可以让用户把自己认为是同一类的对象都保存起来，需要的时候只需一个按键就可以将这些对象全部选取，然后进行相关的编辑操作。这样，节省了选取对象的时间，也提高了编辑的效率。

4.5.1 【选择存储器】简介

单击编辑窗口右下方的  按钮，或者使用快捷键 **Ctrl+Q**，都可以打开【选择存储器】面板，如图 4-22 所示。

可以看到，系统为用户提供了 8 个选择存储器（【Memory 1】～【Memory 8】），每一个都可以用来存放用户的选择归类信息。

用户可以将当前原理图文件（【Current Document】）或所有打开的原理图文件（【Open Documents】）中的选取对象存入某一选择存储器中，需要的时候直接调用；还可以随时把新



的选取对象加入选择存储器中或清除不再需要的对象等。



图 4-22 【选择存储器】面板

4.5.2 【选择存储器】使用

1. 将选取对象存入【选择存储器】

在将对象存入【选择存储器】之前，首先应使对象处于选中状态。例如，在某一原理图中选中了 2 个电阻，要存入【选择存储器】，有两种方式。

(1) 执行【Edit】/【Selection Memory】/【Store】/【1】命令，或者直接使用快捷键 **Ctrl+I**，把 2 个电阻元件存入【Memory 1】中。

(2) 直接单击【选择存储器】上的 **STO1** 按钮，也可以完成 2 个电阻元件的存储。

两种方式的操作结果是一样的，如图 4-23 所示。原来的“Memory 1 is empty”变成了“2 Parts in 1 document”，表示有两个对象存入了【Memory 1】，而且这两个对象在同一个原理图文件中。

如果继续选取对象，并执行存储命令将选取对象存入【Memory 1】中，则系统会先自动清除刚才存放的对象，然后再将当前选取的对象存入，即系统只保留当前的存放结果。若用户不希望【Memory 1】中的存放对象改变，可以选中后面的【锁住】复选框，使【Memory 1】处于锁定状态。当然，如果要对【Memory 1】再进行其他操作的话，如添加或删除对象，就必须先解除锁定状态才行。

2. 将选取对象添加到【选择存储器】

在【Memory 1】中已经存放了两个电阻元件，现在再选取两个电容元件，添加到【Memory 1】中。同样，有两种添加方式。

(1) 执行【Edit】/【Selection Memory】/【Store Plus】/【1】命令，或者直接使用快捷键 **Shift+I**，这样就把两个电容元件加入了【Memory 1】中。

(2) 按下 **Shift** 键不放，然后单击【选择存储器】面板上的 **STO1** 按钮，也可以完成两个电容元件的添加。

两种方式的操作结果是一样的，如图 4-24 所示。



图 4-23 两个元器件存入了【Memory 1】



图 4-24 两个元器件添加到【Memory 1】中

原来的“2 Parts in 1 document”变成了“4 Parts in 1 document”，表示有 4 个对象存入了【Memory 1】，而且是在同一个原理图文件中。但是对于这 4 个对象的具体名称、类型并没有明确表示。如果用户需要了解【选择存储器】中存放的究竟是什么对象，可以采用在编辑窗口中浏览的方式。

3. 浏览【选择存储器】中存放的对象

在编辑窗口中浏览【选择存储器】中存放的具体对象时，可以利用【选择存储器】面板上的 4 个复选框来设置浏览的方式。

- 【屏蔽】：用于设置浏览时，是否屏蔽其他对象
- 【选择】：用于设置是否将【选择存储器】中的对象置于选中状态
- 【缩放】：用于设置是否进行放大显示
- 【清除已存在的】：用于设置是否清除原有的浏览过滤器

【案例 4-4】 浏览【Memory 1】中存放的对象

【Memory 1】已经存放了 2 个电阻和 2 个电容，在编辑窗口浏览查看这 4 个元件。



操作步骤

- [1] 在【选择存储器】面板上选中【屏蔽】、【选择】、【缩放】和【清除已存在的】这 4 个复选框。
- [2] 单击【Memory 1】中的 适用 按钮，可以看到在原理图中只有【Memory 1】中存放的 4 个对象，即 2 个电阻和 2 个电容处于被选中状态，并且以放大方式高亮显示出来，而其他对象都处于屏蔽状态，便于用户更清楚地浏览，如图 4-25 所示。
- [3] 单击【选择存储器】面板上的 清除 按钮，或者单击编辑窗口右下方的 清除 按钮，恢复原理图的正常显示。

执行【Edit】/【Selection Memory】/【Apply】/【1】命令，或者直接使用快捷键 **Shift+Ctrl+1**，也可以浏览【选择存储器】中存放的对象。

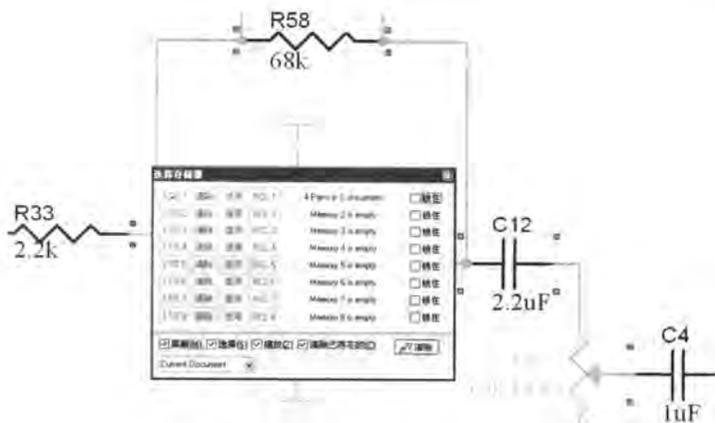


图 4-25 浏览【Memory 1】中的对象

4. 调用【选择存储器】中的对象

下面介绍如何调用【选择存储器】中已存放的对象，这也是使用【选择存储器】的最终目的。首先应该取消掉编辑窗口中所有对象的选择状态，然后再进行【选择存储器】的调用，有两种方式。

(1) 执行【Edit】/【Selection Memory】/【Recall】/【1】命令，或者直接使用快捷键 **Alt+1**，则先前存放在【Memory 1】中的 4 个对象在编辑窗口中已被选中。

(2) 单击【选择存储器】面板上的 **RECALL** 按钮，同样会看到【Memory 1】中的 4 个对象都处于被选中状态。

此时，就可以对这 4 个元器件进行相关的编辑操作了。

 操作后，这些对象的选中状态将被自动取消。如果用户希望在调用选择存储器中的对象的同时，保留原来这些对象的选中状态，可以采用另外一种操作方式，即把【选择存储器】中的对象添加到当前编辑窗口中。

5. 将【Memory 1】中的对象添加到当前编辑窗口

使用这种操作，可以既调用【选择存储器】中的对象，又不会改变编辑窗口中原有选中对象的状态，有两种方式。

(1) 执行【Edit】/【Selection Memory】/【Recall Plus】/【1】命令，或者直接使用快捷键 **Shift+Alt+1**；

(2) 按住 **Shift** 键不放，然后单击【选择存储器】面板上的 **RECALL** 按钮。

6. 清除【选择存储器】中的对象

执行【Edit】/【Selection Memory】/【Clear】/【1】命令，或者直接在【选择存储器】面板上单击选择存储器 1 中的 **清除** 按钮，即可将【Memory 1】中存储的 4 个对象清除，恢复【Memory 1】的空白状态。



全局编辑复杂的电路原理图时，对象的数量及种类相当繁多。此时，充分利用系统提供的 8 个【选择存储器】，归类存放相关的对象，可以大大提高查找速度和编辑的效率。

4.6 组合与摘录

在电路原理图或 PCB 设计过程中，很多时候可以借鉴或直接使用先前的一些特色设计。Altium Designer 6.0 系统为用户提供了“组合 (Union) 与摘录 (Snippet)”的功能，可以让用户把特色的设计电路创建为一个“组合”，然后保存为“摘录”，以备将来重新使用或与其他用户共享。

1. 组合的创建

组合的创建过程非常简单，即

(1) 在原理图中选取一组需要组合的对象。

(2) 单击鼠标右键，在弹出的菜单中执行【Unions】/【Creat Union from selected objects】命令，如图 4-26 所示。

(3) 系统弹出组合创建的提示框，以说明该组合中的对象数量，如图 4-27 所示。

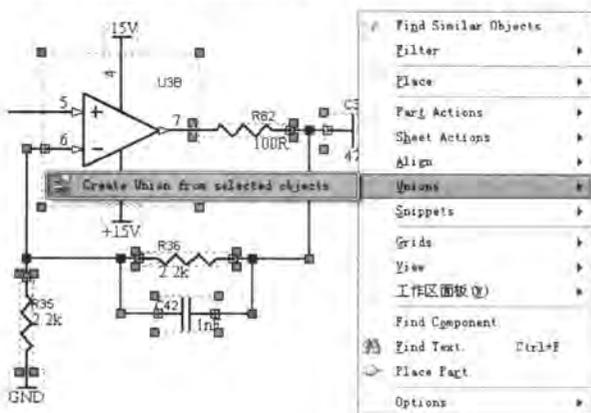


图 4-26 创建组合

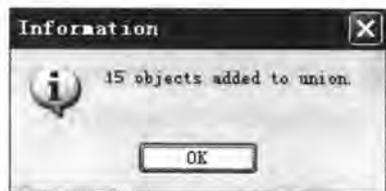


图 4-27 提示框

(4) 单击 按钮，关闭该提示框，则完成了组合的创建。

虽然形成的对象组合可以作为单个对象在窗口内进行移动、排列等编辑操作，但是对组合中的每一个对象也仍然可以单独进行编辑或从组合中删除。

(5) 单击组合中的任一对象，并单击鼠标右键，执行【Unions】/【Break objects from Union】命令，则系统弹出【Confirm Break Objects Union】对话框，如图 4-28 所示。

该对话框显示了当前组合中的所有对象，包括类型、描述等。对于每一对象，可以选择保留，也可以选择从组合中删除。单击 按钮，可以将所有对象都从组合中删除；单击 按钮，则保留全部对象。

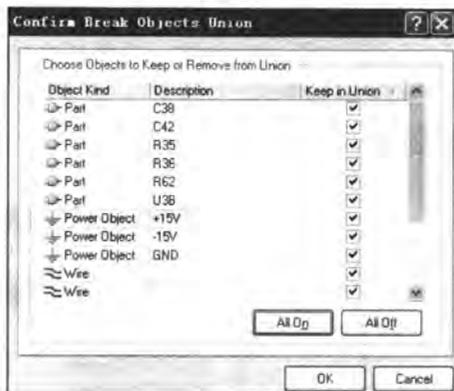


图 4-28 【Confirm Break Objects Union】对话框



组合只能是一种临时性的对象集合，并不能长久存在。一个组合随时可以分解，并与其他对象再形成新的组合。如果需要长期保留以备将来使用，则可以将其保存为“摘录”。

2. 摘录的创建

摘录的创建与组合的创建过程基本相同。所不同的是，摘录可以保存，并且能够使用系统提供的【Snippets】面板进行查看、管理。

执行【View】/【工作区面板】/【System】/【Snippets】命令，或者单击面板控制中心的【System】标签项，在系统弹出的面板菜单中选择【Snippets】，都可以打开【Snippets】面板，如图 4-29 所示。

【Snippets】面板以缩略图的形式显示了系统所提供的摘录实例。可以看到，不管是图像还是文本或源代码都可以保存为摘录。

单击 **Snippets Folders...** 按钮，系统弹出如图 4-30 所示的【Available Snippets Folders】对话框。

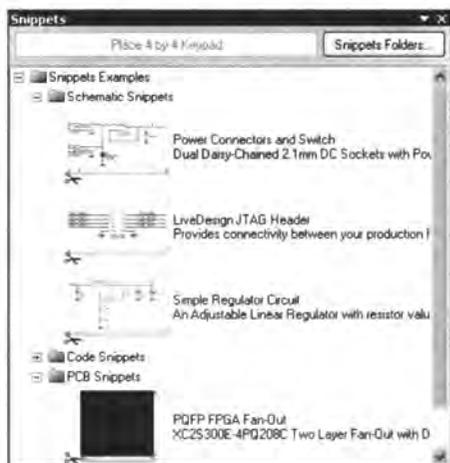


图 4-29 【Snippets】面板



图 4-30 【Available Snippets Folders】对话框

在该对话框中，能够实现对摘录文件夹的各种操作，如打开、删除等。单击 **Open Folder...** 按钮，可以在图 4-31 所示的【浏览文件夹】对话框中，选择适当的文件夹，单击 **确定** 按钮后，加入【Snippets】面板中，如图 4-32 所示。



图 4-31 选择加入的文件夹



图 4-32 加入一个摘录文件夹

【案例 4-5】 摘录的创建、保存与使用

创建一个摘录，并保存在新加入的摘录文件夹“New Snippets”中。



操作步骤

- [1] 在原理图中选取一组对象。
- [2] 单击鼠标右键，在系统弹出的菜单中执行【Snippets】/【Creat Snippet from selected objects】命令，如图 4-33 所示。
- [3] 执行命令后，系统打开如图 4-34 所示的【Add New Snippet】对话框。

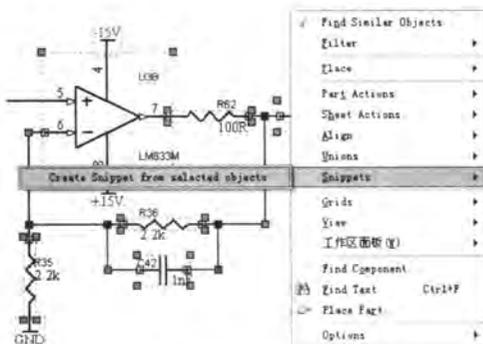


图 4-33 创建摘录

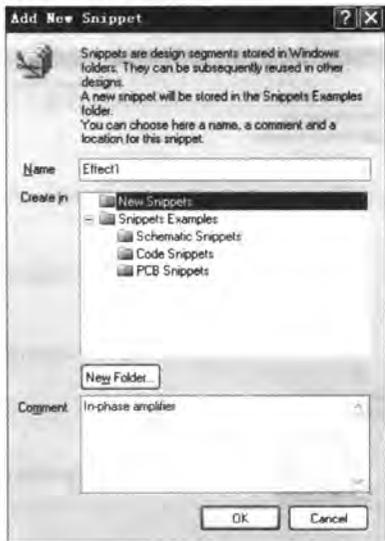


图 4-34 【Add New Snippet】对话框



- [4] 在【Name】文本编辑栏中输入所存放的摘录名称“Effect1”，在【Create in】窗口中选择摘录存放的位置为“New Snippets”文件夹，在【Comment】窗口中输入对摘录的有关注释“In-phase amplifier”，单击 按钮关闭该对话框，即完成了摘录的保存。
- [5] 执行【View】/【工作区面板】/【System】/【Snippets】命令，打开【Snippets】面板。可以看到，在“New Snippets”文件夹中以缩略图的形式存放着名称为“Effect1”的摘录，并被保存为标准的原理图文件，如图 4-35 所示。
- [6] 在目标原理图文件中打开【Snippets】面板，选中摘录“Effect1”，单击 按钮，此时在编辑窗口内出现了摘录电路，作为一个整体随光标的移动而移动，如图 4-36 所示。

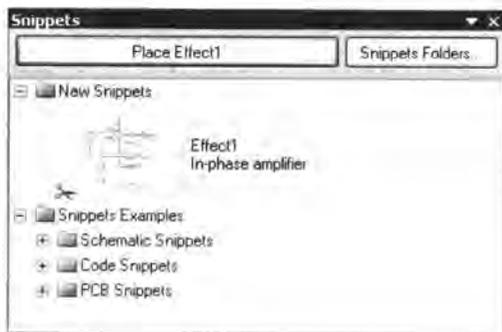


图 4-35 摘录已保存

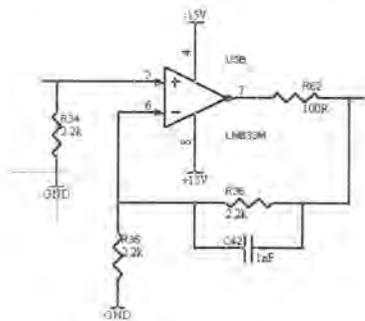


图 4-36 放置摘录

- [7] 选择合适位置，单击鼠标右键，即完成了该摘录的放置。

4.7 层次电路原理图

在第3章中，我们已经学习了原理图的基本设计方法，能够在单张原理图上完成整个系统的电路绘制，这种方法适用于设计规模较小、逻辑结构也比较简单的系统。实际应用中，随着电子产品功能的增强，其设计的复杂度也是越来越大，由于结构关系复杂，所包含的对象数量繁多，因此很难在有限大小的单张原理图上完整地绘出整个系统，即使勉强绘制出来，其错综繁杂的逻辑结构也非常不利于电路的阅读分析与仿真。

因此，对于复杂电子产品系统的电路设计，应该采用另外一种设计模式，即层次原理图设计。

4.7.1 基本概念

层次电路原理图的设计理念是将整体系统进行分层，即进行模块划分。将整体系统按照功能分解成若干个逻辑互连的电路模块，每个电路模块能够完成一定的独立功能，具有相对独立性，可以由不同的设计者分别绘制在不同的原理图纸上。这样，就把一个复杂的大规模原理图设计分解为多个相对简单的小型原理图设计，整体结构清晰，功能明确，同时也便于多人共同参与开发，提高了设计的效率。

模块划分应该遵循的原则是，每一个功能模块应该有明确的功能特征和相对独立的结构，而且还要有简单、统一的接口便于模块彼此之间的连接。

针对某一具体的功能模块所绘制的电路原理图，一般称为“子原理图”，而各个功能模块之间的连接关系则是采用一个“顶层原理图”来完成。

4.7.2 基本结构

Altium Designer 6.0 系统支持分层的电路原理图设计方法，其原理图编辑器能够保证任意复杂度的设计输入，可以方便地把设计加以分层。

用户可以将整个产品系统划分为若干个子系统，每一个子系统可以划分为若干个功能模块，而每一个功能模块还可以再细分为若干个小模块，这样依次细分下去，把整个系统划分成了多个层次，电路设计由繁变简。理论上，同一个项目中可以包含无限分层深度的无限张电路原理图。

图 4-37 所示的是一个两级层次原理图的基本结构，由顶层原理图和子原理图共同组成。

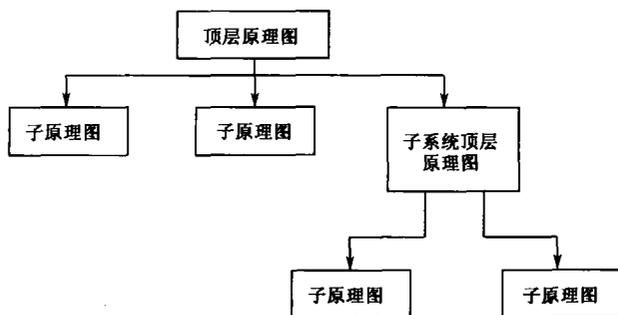


图 4-37 层次原理图基本结构

1. 顶层原理图

顶层原理图的主要构成元素不是具体的元器件，而是代表子原理图的“图纸符号”及表示连接关系的“图纸入口”，如图 4-38 所示。

- 图纸符号：是子原理图在顶层原理图中的表示形式。相应的“图纸符号标志符”及“对应的子原理图文件名”是其属性参数，可以在编辑时加以设置
 - 图纸入口：是图纸符号内部表示连接关系的电路端口，在子原理图中有相同名称的输入/输出端口与之相对应，以便建立起不同层次间的信号通道
- 同样，图纸符号之间也是借助于图纸入口，使用导线或总线来完成连接的。

2. 子原理图

子原理图是用来描述某一模块具体功能的电路原理图，主要由各种具体的元器件、导线等组成，只不过增加了一些输入/输出端口，作为与上层进行电气连接的通道口，绘制方法与绘制一般电路原理图完全相同。

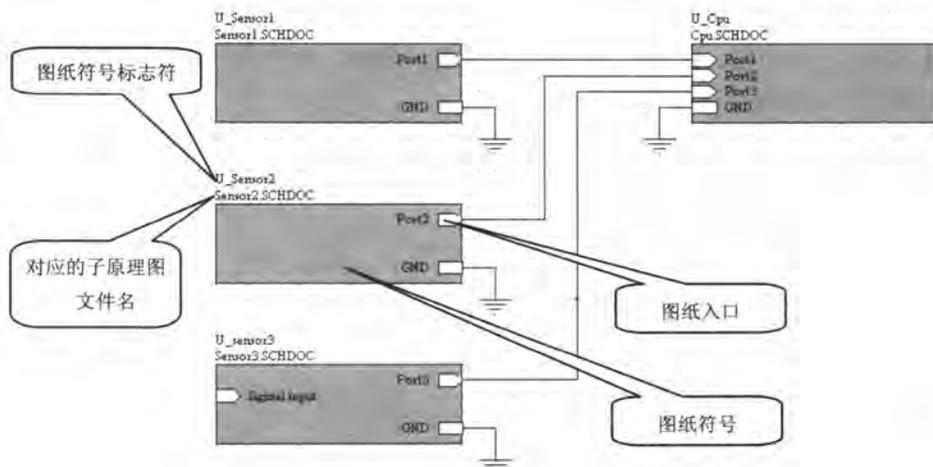


图 4-38 顶层原理图的组成



同一个项目的层次原理图（包括顶层原理图和子原理图）中，相同名称的“输入/输出端口”和“图纸入口”之间在电气意义上都是相互连接的。

4.8 层次电路原理图的设计

由层次原理图的基本结构可知，层次原理图的设计过程实际上就是对顶层原理图和若干子原理图分别进行设计的过程。设计过程的关键在于不同层次间如何正确地传递信号，这一点主要是通过顶层原理图中放置图纸符号、图纸入口，而在各个子原理图中放置相同名称的输入/输出端口来实现的。

基于上述的设计理念，层次电路原理图设计的具体实现方法有两种，一种是自顶向下的层次电路设计；另一种是自底向上的层次电路设计。

4.8.1 自底向上的层次电路设计

在电路模块化的设计流程中，采用相同的电路模块进行不同的组合，会形成功能完全不同的电子系统。用户完全可以根据自己的设计目标，先选取或设计若干个不同功能的电路模块，之后通过灵活组合来最终形成一个符合设计要求的完整电子系统。这样一个过程，可以借助于自底向上的层次电路设计流程来完成。

所谓自底向上的层次电路设计方式，具体来说，就是首先完成每一电路模块的设计，即绘制与电路模块相对应的子原理图，而后通过顶层原理图建立起彼此之间的连接。

【案例 4-6】 MP3 彩屏播放器系统

ATJ2085 是目前应用非常广泛的一款 MP3 芯片，采用了内嵌式的 MCU 和 24-bit DSP 双处理器体系结构，能够分别完成针对各种操作事件的实时控制和多媒体数据编/解码算法的系统级优化，并在单一硅片上集成了高精度的 ADC/DAC 转换器、USB 控制器及实时时钟等。

支持 USB2.0, 支持多种格式的媒体播放, 提供了多种接口的输入及控制, 包括 Flash 芯片、LED、按键、耳机、传声器、FM 收音机等, 集成度非常高, 而外围的应用电路却相当简单, 非常有利于电子产品的设计与开发。

在本设计方案中, 将采用 ATJ2085 作为 MP3 主芯片, 外接 512M 的 Nand Flash 芯片、65K 色的彩屏 OLED, 以及 FM 收音机芯片、按键开关等。具体的实现可以通过 3 个功能模块, 即 CPU 模块、电源模块及外接模块。



设计功能模块——绘制子原理图

1. 创建项目与电路原理图文件

- [1] 启动 Altium Designer 6.0, 打开【Files】面板, 在【新建】栏中单击【Blank Project (PCB)】, 选择 PCB 类型为【Protelpcb】, 则在【Projects】面板中出现了新建的项目文件, 系统提供的默认名为“PCB-Project1.PrjPCB”, 将其另存为“mp3.PrjPCB”, 完成项目创建。
- [2] 在项目文件“mp3.PrjPCB”上单击鼠标右键, 执行【追加新文件到项目中】/【Schematic】命令, 在该项目中追加 3 个电路原理图文件, 分别另存为“CPU.SchDoc”、“Power.SchDoc”、“Connection.SchDoc”, 如图 4-39 所示。



3 个电路原理图文件将分别用于 3 个功能模块的绘制。

2. 创建原理图库文件并完成库元器件的绘制

对于本例中所要用到的多个芯片, 如 MP3 芯片 ATJ2085、Nand Flash 芯片 K9K4G08U0M、OLED 芯片 2896 等, 都需要自行绘制它们的原理图符号。

- [1] 在项目文件“mp3.PrjPCB”上单击鼠标右键, 执行【追加新文件到项目中】/【Schematic Library】命令, 则在该项目中新建了一个原理图库文件, 将其命名为“mp3.SchLib”, 如图 4-40 所示。



图 4-39 创建项目与电路原理图文件



图 4-40 新建原理图库文件

在原理图库文件的编辑环境中, 采用系统的默认参数设置, 开始库元器件的绘制。



[2] 绘制MP3芯片ATJ2085，为LQFP封装、64引脚，如图4-41所示。

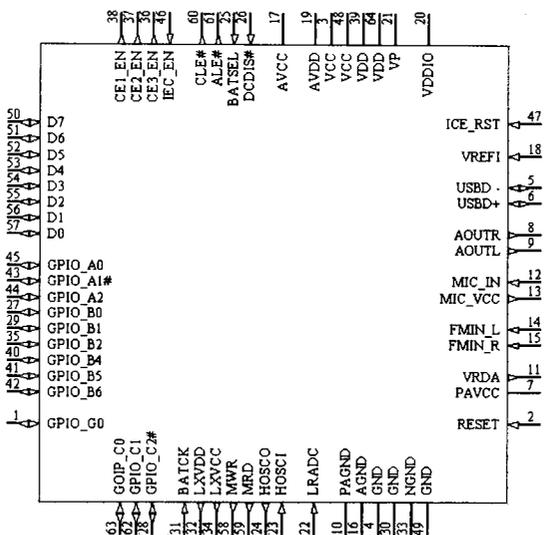


图 4-41 ATJ2085 原理图符号

[3] 绘制512M Nand Flash芯片K9K4G08U0M及OLED芯片2896，分别如图4-42和图4-43所示。

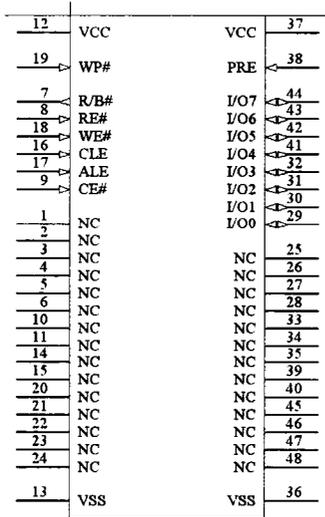


图 4-42 K9K4G08U0M 原理图符号

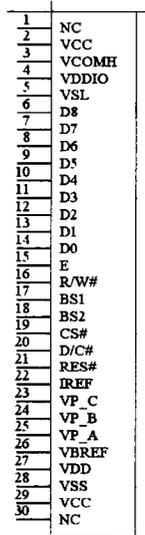


图 4-43 OLED2896 原理图符号

3. 绘制子原理图“CPU. SchDoc”

- [1] 打开前面所创建的电路原理图文件“CPU. SchDoc”。
- [2] 在编辑窗口内单击鼠标右键，执行【Options】/【Document Options】命令，在系统弹出的【文档选项】对话框中，进行图纸参数的有关设置。

- [3] 按照前面所讲述的电路原理图绘制步骤，放置各种元器件，编辑相应的属性，并进行电气连接，如图 4-44 所示。

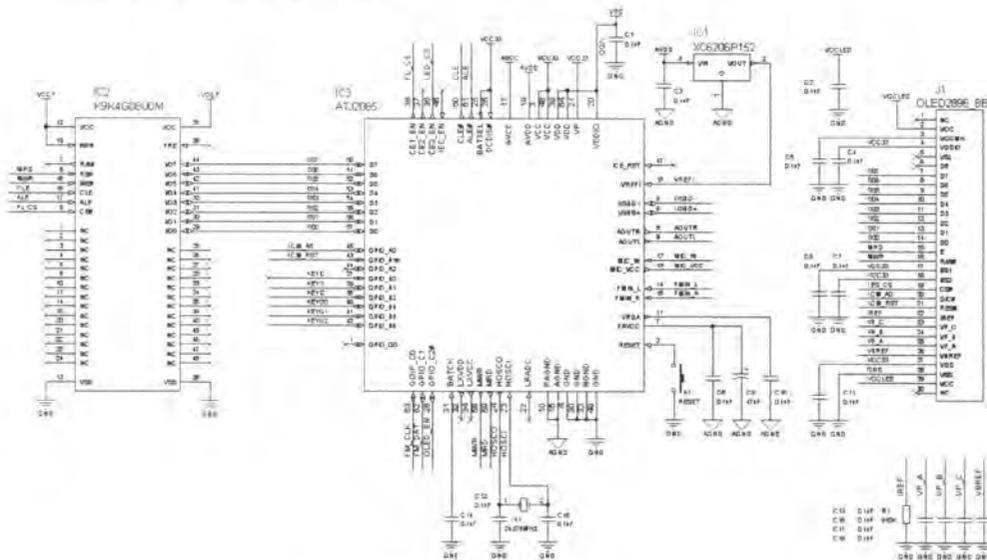


图 4-44 初步绘制的原理图“CPU. SchDoc”



在子原理图的设计中，为了保证子原理图与顶层原理图之间的电气连接，还应根据具体的设计要求放置相应的输入/输出端口。

- [4] 执行【Place】/【Port】命令，或者单击【Wiring】工具栏中的放置输入/输出端口图标，在对应位置处放置输入/输出端口，并使用【端口属性】对话框进行属性设置，最后完成的原理图“CPU. SchDoc”如图 4-45 所示。

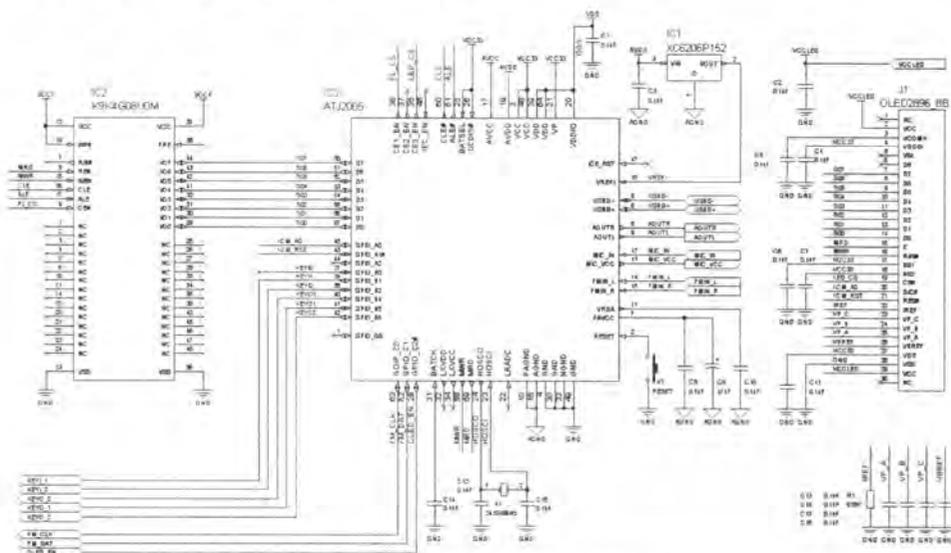


图 4-45 子原理图“CPU. SchDoc”



[5] 按照同样的操作方法, 完成子原理图“Power. SchDoc”、“Connection. SchDoc”的绘制, 分别如图 4-46 和图 4-47 所示。

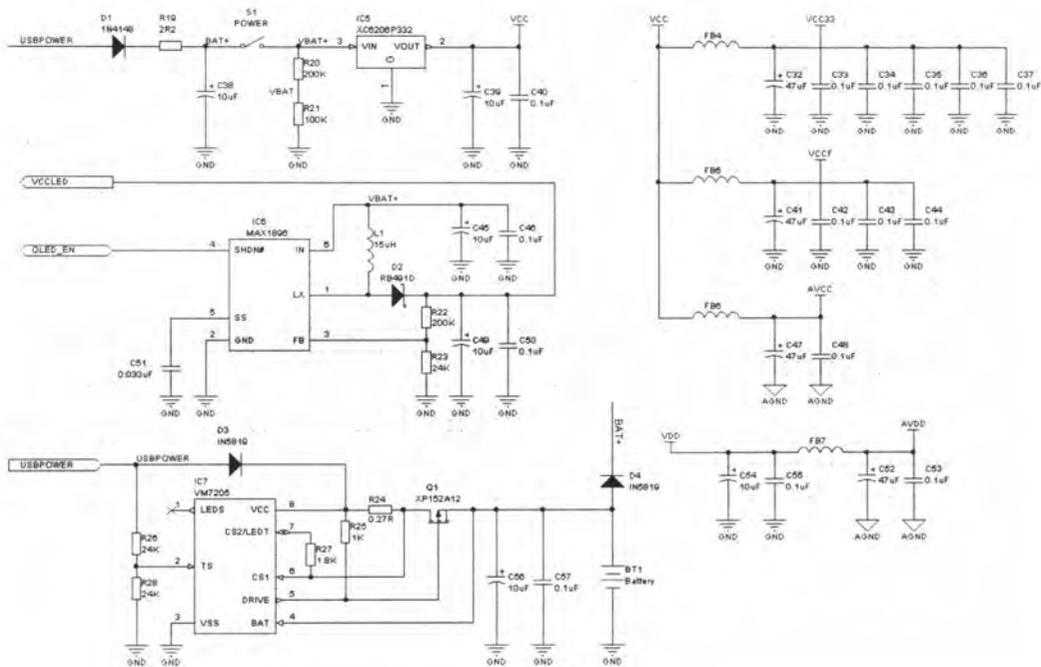


图 4-46 子原理图“Power. SchDoc”

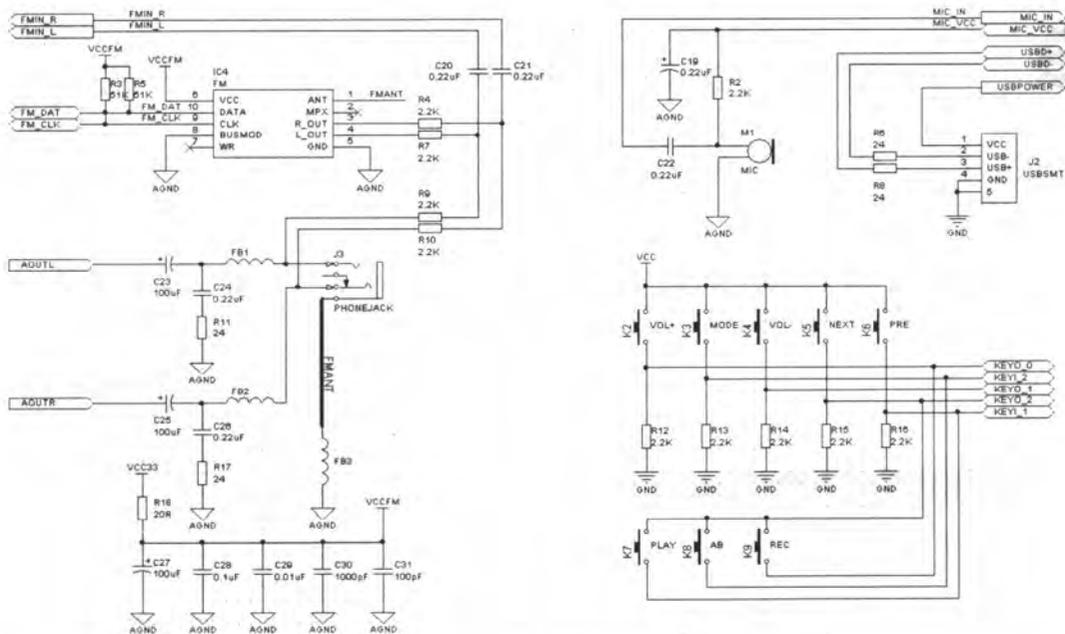


图 4-47 子原理图“Connection. SchDoc”



绘制顶层原理图

- [1] 在当前项目“mp3.PrjPCB”中追加一个新的电路原理图文件,另存为“MP3. SchDoc”,用于顶层原理图的绘制。如图 4-48 所示。
- [2] 打开原理图文件“MP3. SchDoc”,执行【Design】/【Creat Sheet Symbol From Sheet Or HDL】命令,则系统弹出如图 4-49 所示的【Choose Document to Place】(选择文件放置)对话框。



图 4-48 新建原理图文件“MP3. SchDoc”

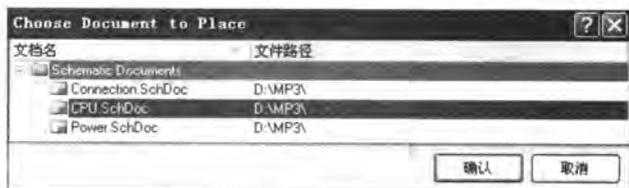


图 4-49 【Choose Document to Place】对话框

在该对话框中,系统列出了同一项目中的所有原理图文件(不包括当前的原理图),用户可以选择其中的任何一个来建立图纸符号。

- [3] 选中原理图文件“CPU. SchDoc”,单击 按钮后关闭对话框,同时系统弹出【Confirm】提示框,如图 4-50 所示。



若单击【Confirm】提示框中的 按钮,则在新建立的图纸符号中,图纸入口的方向将与子原理图“CPU. SchDoc”中的输入/输出端口的方向相反;若单击 按钮,则图纸入口的方向将与输入/输出端口的方向相同。

- [4] 单击 按钮,在编辑窗口中出现了一个图纸符号的虚影,随着光标的移动而移动。选择适当位置,单击鼠标左键,即可将该图纸符号放置在顶层原理图中,如图 4-51 所示。

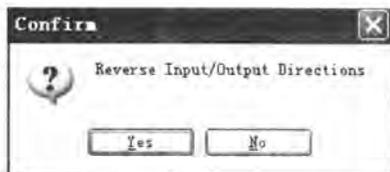


图 4-50 【Confirm】提示框

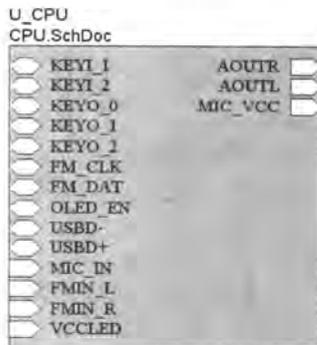


图 4-51 建立与子原理图对应的图纸符号



- [5] 在顶层原理图“MP3.SchDoc”中，按照同样的操作方法，建立与另外两个子原理图文件“Power.SchDoc”、“Connection.SchDoc”相对应的图纸符号，如图4-52所示。

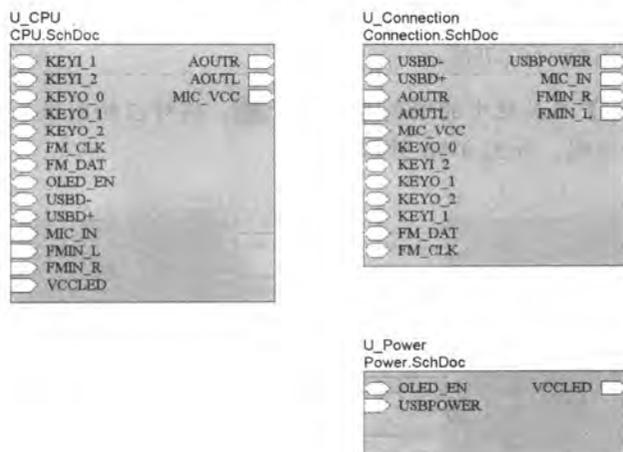


图 4-52 建立 3 个图纸符号

由系统自动生成的图纸符号不一定完全符合用户的设计要求，很多时候还需要进一步编辑、修改。

- [6] 用鼠标单击所建立的图纸符号，则在其边框会出现一些绿色的小方块，拖动这些小方块，可以改变图纸符号的形状和大小。
- [7] 用鼠标单击图纸入口，拖动到合适的位置处，以便于连线。调整后的图纸符号及图纸入口如图4-53所示。

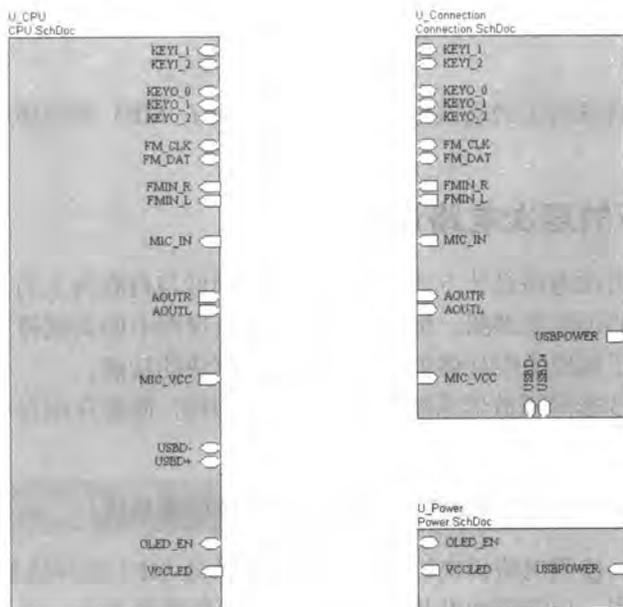


图 4-53 调整后的图纸符号及图纸入口



系统所建立的图纸符号标志符与相应的子原理图文件名是对应的，最好不要随意修改，应保持一致性。而图纸入口的名称与相应的子原理图中输入/输出端口的名称也是一致的，若要修改某一图纸入口的名称，则一定要同时修改子原理图中输入/输出端口的名称，以保证上下层次间的信号连接，反之亦然。

- [8] 单击【Wiring】工具栏中的绘制导线图标, 将对应的图纸入口进行连接, 完成顶层原理图的绘制, 如图 4-54 所示。

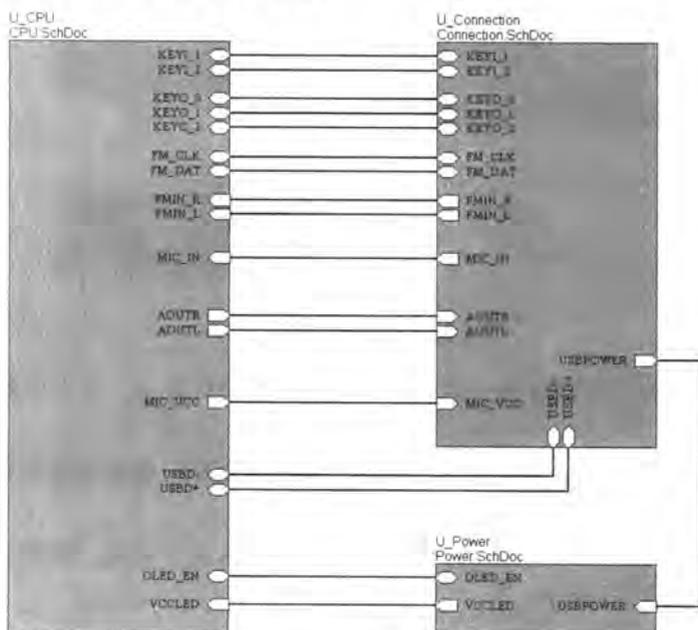


图 4-54 顶层原理图

至此，我们采用自底向上的层次电路设计方法完成了 MP3 彩屏播放器系统的整体电路设计。

4.8.2 自顶向下的层次电路设计

所谓自顶向下的层次电路设计方式，其设计顺序刚好与自底向上的设计方式相反，即先绘制出层次原理图中的顶层原理图，然后再按照顶层原理图中的图纸符号来分别创建与之相对应的子原理图，在子原理图中具体去实现各个电路模块的功能。

下面仍然以“MP3 彩屏播放器系统”的电路设计为例，简要介绍自顶向下进行层次电路设计的操作步骤。

【案例 4-7】 自顶向下的层次电路设计（MP3 彩屏播放器系统）

根据上面的设计，按照电路模块的划分原则，可以将 MP3 彩屏播放器系统划分为 3 个功能模块，即 CPU 模块、电源模块及外接模块，每一功能模块是由一个子原理图来设计实现的。首先应完成顶层原理图的绘制。



绘制顶层原理图

1. 放置图纸符号

- [1] 创建项目“Player.PrjPCB”，并在项目中追加一个电路原理图文件，另存为“Player.SchDoc”。
- [2] 在编辑窗口内单击鼠标右键，执行【Options】/【Document Options】命令，在弹出的【文档选项】对话框中，进行图纸参数的有关设置。
- [3] 执行【Place】/【Sheet Symbol】命令，或者单击【Wiring】工具栏中的放置图纸符号图标，光标变为“十”字形状，并带有一个方块形状的图纸符号。
- [4] 单击鼠标左键确定方块的一个顶点后，移动光标到适当位置，再次单击鼠标左键确定方块的另一个顶点，即完成了图纸符号的放置，如图 4-55 所示。

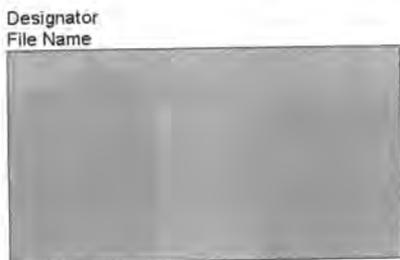


图 4-55 放置图纸符号

此时放置的图纸符号并没有什么具体的意义，需要进一步进行设置，包括标志符、所表示的子原理图文件，以及一些相关的参数等。

- [5] 双击所放置的图纸符号（或在放置状态下按 **Tab** 键），系统将弹出如图 4-56 所示的【图纸符号】对话框，在该对话框内可以设置图纸符号的相关属性。一般情况下，需要设置的属性主要有如下 2 项。
 - 【标识符】：该文本编辑栏用来输入相应图纸符号的名称，其作用与普通电路原理图中的元器件标志符相似，是层次电路图中用来标志图纸符号的唯一标志，不同的图纸符号应该有不同的标志符，不能相同。在这里输入“CPU”
 - 【文件名】：该文本编辑栏用来输入该图纸符号所代表的下层子原理图的文件名，在这里输入“CPU.SchDoc”
- [6] 单击 **确认** 按钮关闭对话框，设置了属性的图纸符号如图 4-57 所示。

如果用户只需要对图纸符号的文本属性（如标志符、文件名）进行修改，则可以用鼠标双击，在打开的【图纸符号标识符】对话框或【图纸符号文件名】对话框中，直接进行修改即可；或者两次单击要修改的文本属性，当标志文本变为蓝色的时，直接在线修改。

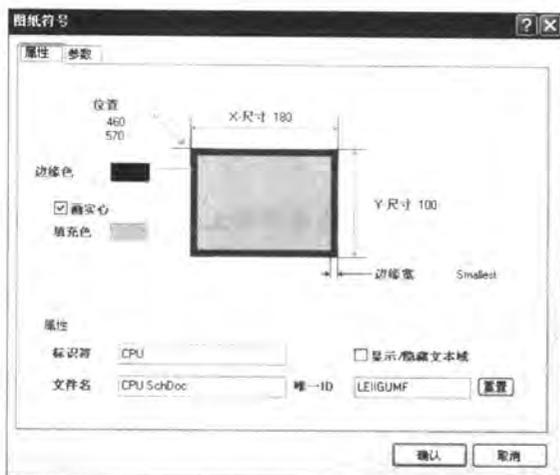


图 4-56 【图纸符号】对话框

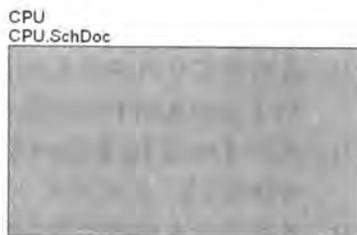


图 4-57 设置了属性的图纸符号

[7] 按照上述的方法再放置两个图纸符号，并设置好相应的属性，如图 4-58 所示。

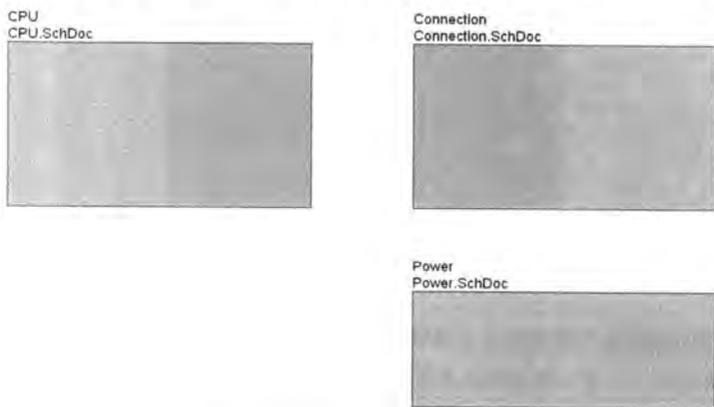


图 4-58 放置好 3 个图纸符号

2. 放置图纸入口

图纸入口是图纸符号之间（即相应的子原理图之间），进行电气连接的重要通道，应放置在图纸符号的边缘内侧。

- [1] 执行【Place】/【Add Sheet Entry】命令，或者单击【Wiring】工具栏中的放置图纸入口图标，光标变为“十”字形状。
- [2] 移动光标到图纸符号的内部，单击鼠标左键，会出现一个图纸入口，沿着图纸符号内部的边框，随光标的移动而移动，在适当的位置再次单击鼠标左键即完成了图纸入口的放置。连续操作，可以放置多个图纸入口，如图 4-59 所示。



图纸符号上的每一个图纸入口都应该与其所代表的子原理图上的一个输入/输出端口相一致，包括名称、类型等，因此需要对所放置的图纸入口进行相应的属性设置。



- [3] 双击所放置的图纸入口（或在放置状态下按 **Tab** 键），系统将弹出如图 4-60 所示的【图纸入口】对话框，在该对话框内可以设置图纸入口的相关属性。

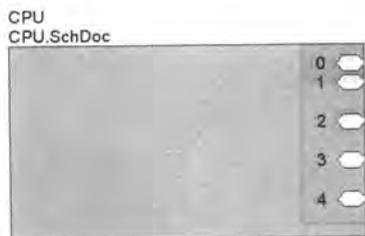


图 4-59 放置图纸入口

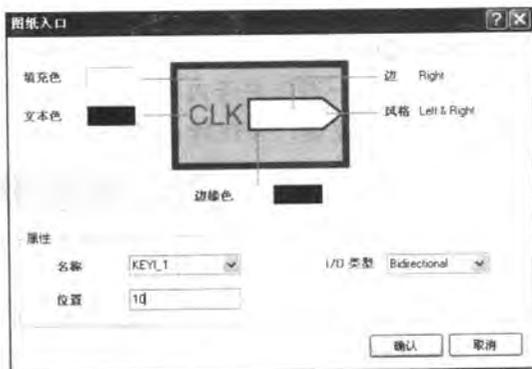


图 4-60 【图纸入口】对话框

需要设置的属性主要有如下 2 项。

- **【名称】**: 该文本编辑栏用来输入图纸入口的名称，该名称应该与子原理图中相应的端口名称一致。在此输入“KEY1_1”
 - **【I/O 类型】**: 用来设置图纸入口的输入/输出类型，表示信号的流向。有 4 种选择，即“Unspecified”（未定义）、“Output”（输出）、“Input”（输入）及“Bidirectional”（双向）。这里设置为“Bidirectional”
- [4] 设置完毕，单击 **确认** 按钮关闭对话框。
- [5] 连续操作，完成所有图纸入口属性的设置，调整到合适位置后，使用导线进行连接，如图 4-61 所示。

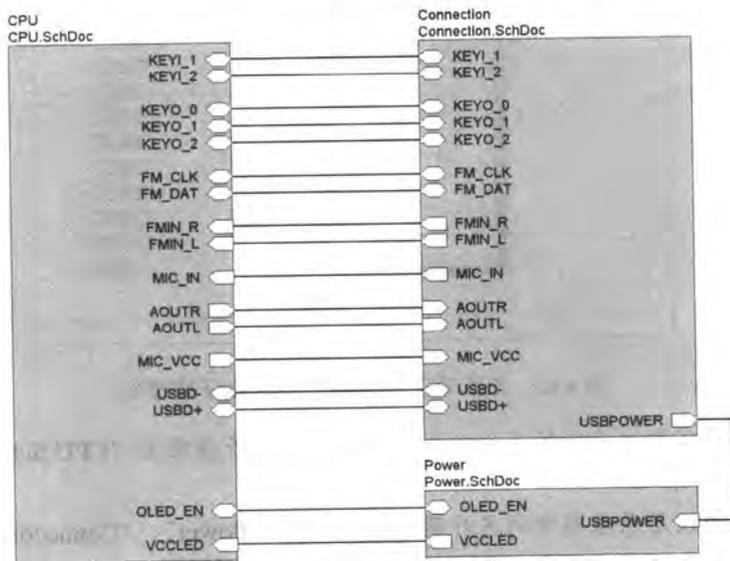


图 4-61 绘制的顶层原理图



绘制图纸符号代表的子原理图

- [1] 执行【Design】/【Creat Sheet From Symbol】命令，光标变为“十”字形状，移动光标到某一图纸符号内部，如“CPU”。
- [2] 单击鼠标左键，系统弹出【Confirm】提示框，如图 4-62 所示。

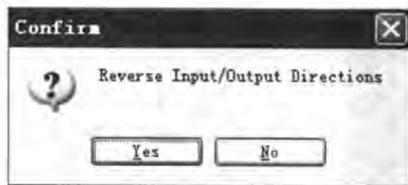


图 4-62 【Confirm】提示框



该提示框与图 4-50 所示的提示框作用是类似的。若单击 按钮，则在建立的子原理图中，输入/输出端口的方向将与图纸入口的方向相反；若单击 按钮，则一致。

- [3] 单击 按钮关闭提示框，此时系统自动生成了一个新的原理图文件，名称为“CPU.SchDoc”，与相应图纸符号所代表的子原理图文件名一致，同时放置了与图纸入口方向一致的输入/输出端口，如图 4-63 所示。

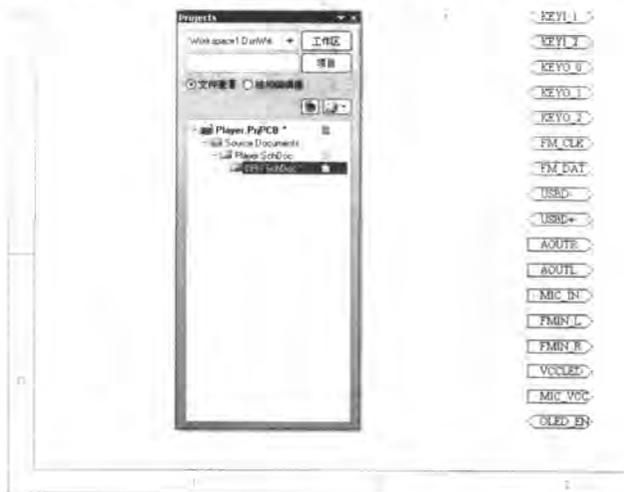


图 4-63 由图纸符号“CPU”建立子原理图

- [4] 放置各种所需的元器件并进行电气连接，完成子原理图“CPU.SchDoc”的绘制，如图 4-45 所示。
- [5] 同样，由顶层原理图中的另外两个图纸符号“Power”、“Connection”，可以建立起对应的两个子原理图文件“Power.SchDoc”、“Connection.SchDoc”，并且分别绘制出来，如图 4-46 和图 4-47 所示。

一般来说，自顶向下和自底向上的层次电路设计方式都是切实可行的，用户可以根据自



己的习惯和具体的系统需求选择使用。

4.9 层次原理图的切换

设计完成的层次原理图中一般均包含有顶层原理图和多张子原理图，用户在编辑时，常常需要在这些图中来回切换查看，以便了解完整的电路结构。如果层次较少，结构较简单，则直接在【Projects】面板上单击相应原理图文件的图标即可方便地切换查看，但若层次较多，结构会变得十分复杂，单纯通过【Projects】面板来切换就很容易出错，造成混乱。

Altium Designer 6.0 系统中，提供了层次原理图切换的专用命令，以帮助用户在复杂的层次之间方便地进行切换，实现了多张原理图的同步查看和编辑。

【案例 4-8】 层次原理图的切换

下面以 4.8 节所绘制的 MP3 彩屏播放器电路系统为例，使用层次原理图切换的命令，来完成层次之间切换的具体操作。



由顶层原理图切换到子原理图

- [1] 执行【文件】/【打开项目】命令，打开前面所创建的项目“mp3.PrjPCB”。
- [2] 在项目文件“mp3.PrjPCB”上单击鼠标右键，执行【Compile PCB Project mp3.PrjPCB】命令，对该项目进行编译。此时，在【Projects】面板上明确显示出该项目的层次结构，如图 4-64 所示。
- [3] 打开顶层原理图“MP3.SchDoc”，执行【Tools】/【Up/Down Hierarchy】命令，或者单击标准工具栏中的按钮，光标变为“十”字形状。
- [4] 移动光标到某一图纸符号如“U_Power”处，放在某一个图纸入口（如“USBPOWER”）上，如图 4-65 所示。



图 4-64 层次结构显示

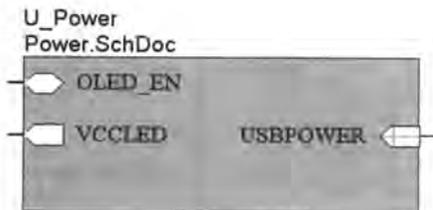


图 4-65 放置光标

- [5] 单击鼠标左键，对应的子原理图“Power.SchDoc”放大显示在编辑窗口中，而且具有相同名称的输入端口“USBPOWER”处于高亮显示的状态，如图 4-66 所示。

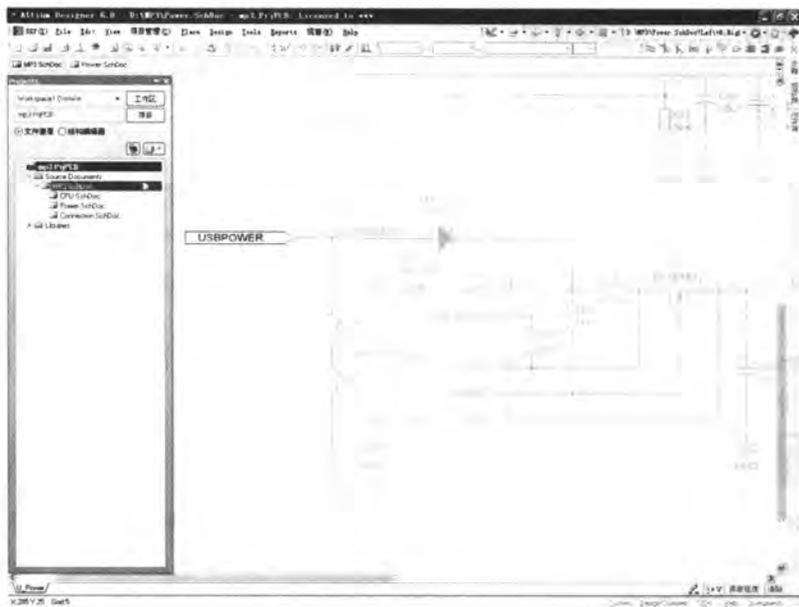


图 4-66 切换到子原理图

- [6] 单击鼠标右键退出切换状态，用户可以对打开的子原理图进行查看或编辑。



由子原理图切换到顶层原理图

- [1] 打开某一子原理图，如“Connection.SchDoc”。
- [2] 执行【Tools】/【Up/Down Hierarchy】命令，或者单击标准工具栏中的按钮，光标变为“十”字形状。
- [3] 移动光标到某一个输入/输出端口（如输入端口“AOUTR”）处，如图 4-67 所示。

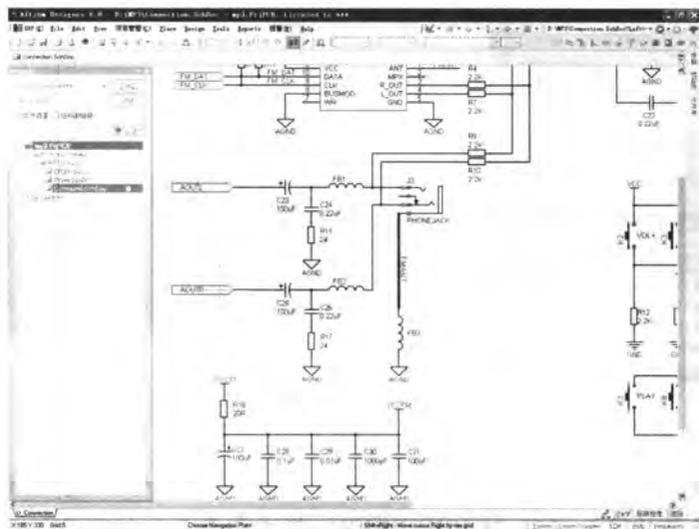


图 4-67 选择某一输入/输出端口



- [4] 单击鼠标左键，顶层原理图“MP3.SchDoc”放大显示在编辑窗口中，并且，代表子原理图“Connection.SchDoc”的图纸符号中，具有相同名称的图纸入口“AOUTR”处于高亮显示的状态，如图4-68所示。



图 4-68 切换到顶层原理图

- [5] 单击鼠标右键退出切换状态，完成了由于原理图到顶层原理图的切换。

4.10 层次设计表

随着电子产品功能的不断增强，在系统设计中电路所包含的层次不断增多，相应的电路结构也更为繁杂。为了清晰地显示层次原理图设计中的多层结构关系，Altium Designer 6.0 系统为用户提供了层次设计表这一辅助工具，帮助用户进一步明确系统的整体结构，更好地去把握设计流程。

【案例 4-9】 层次设计表的生成



操作步骤

- [1] 执行【Compile PCB Project mp3.PrjPCB】命令，编译项目“mp3.PrjPCB”。
- [2] 执行【Reports】/【Report Project Hierarchy】（项目层次报告）命令，则有关该项目的层次设计表被生成。
- [3] 打开【Projects】面板，可以看到该层次设计表被添加在该项目下的“Generated\Text Documents\”文件夹中，是一个与项目文件同名且后缀为“.REP”的文本文件。
- [4] 双击该文件，则系统转换到文本编辑器，可以对该层次设计表进行查看，如图4-69所示。

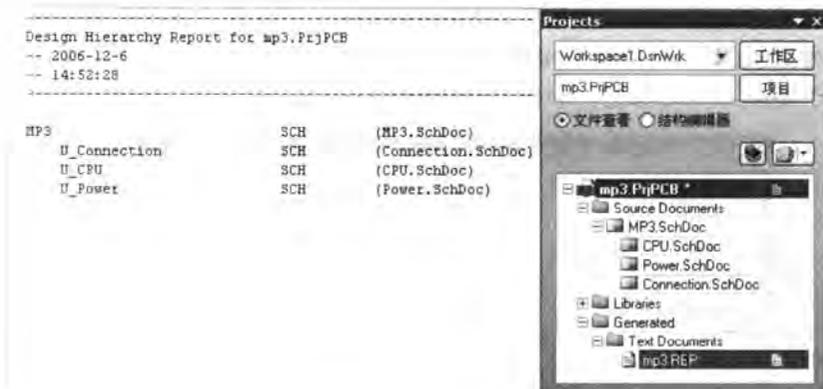


图 4-69 生成层次设计表

由图中可以看出，生成的层次设计表中，使用缩进的格式明确地列出了项目“mp3.PrjPCB”中的各个原理图之间的层次关系，原理图文件名越靠左，说明该文件的层次越高。该项目中有 4 个原理图，层次最高的是“MP3.SchDoc”，而“Connection.SchDoc”、“CPU.SchDoc”、“Power.SchDoc”则是下一层的子原理图。

4.11 参数层次化设计

参数层次化设计是 Altium Designer 6.0 系统新增的重要功能之一。借助于该功能，对于设计中所用到的多个功能相同、结构相同，但元器件参数值并不相同的电路模块，用户不需要一一进行相似的电路原理图设计，而只需要设计一个具有通用参数的电路模块子原理图，然后在上层原理图的图纸符号中指定各模块的具体器件参数值即可，这样将大大简化多个电路模块的重复输入设计。

【案例 4-10】 参数层次化设计

下面以系统自带的项目“AudioEqualizer.PrjPcb”为例，介绍参数层次化设计的原理及特点，项目的设计内容是 10 个通道的立体声音频均衡器。



图 4-70 打开项目“AudioEqualizer.PrjPcb”



操作步骤

- [1] 打开“C:\Program Files\Altium Designer 6\Examples\Reference Designs\Parametric Hierarchy”目录下的项目“AudioEqualizer.PrjPcb”，如图 4-70 所示，该项目的结构是一个 2 级层次原理图。
- [2] 打开顶层原理图“EqualizerTop.SchDoc”，有 10 个与子原理图“EqualizerChannel.SchDoc”对应的图纸符号，应用于不同的频带，但具有相同的逻辑结构，如图 4-71 所示。

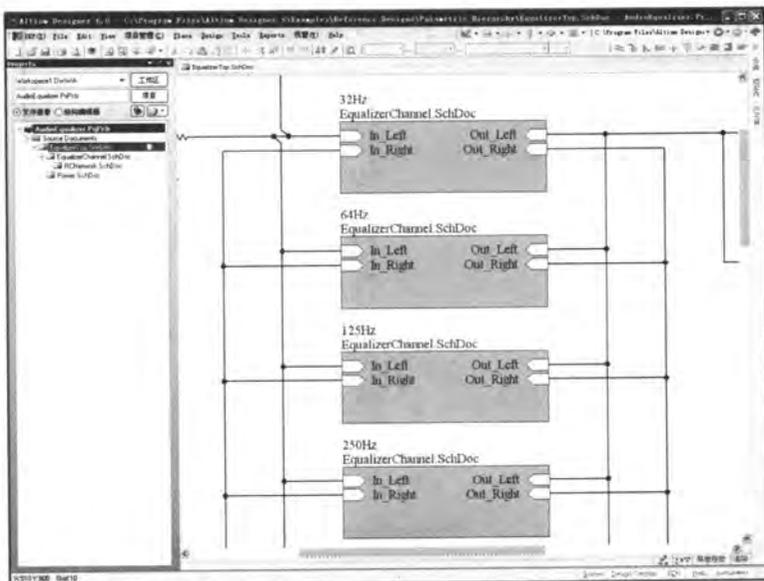


图 4-71 顶层原理图“EqualizerTop.SchDoc”

[3] 打开子原理图“EqualizerChannel.SchDoc”，如图 4-72 所示。

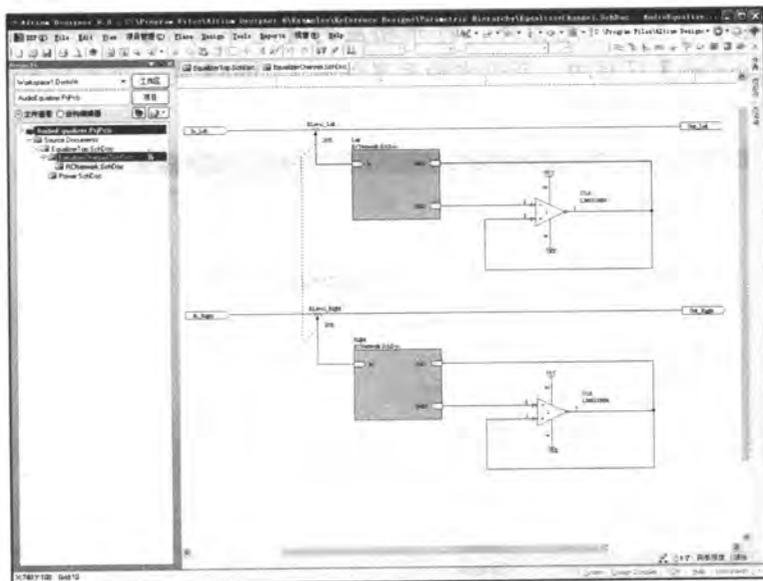


图 4-72 子原理图“EqualizerChannel.SchDoc”

电路由左区和右区组成，各区中分别用到了一个运算放大器和一个 RC 网络（2 级子原理图“RCNetwork.SchDoc”）。

[4] 打开 2 级子原理图“RCNetwork.SchDoc”，如图 4-73 所示。

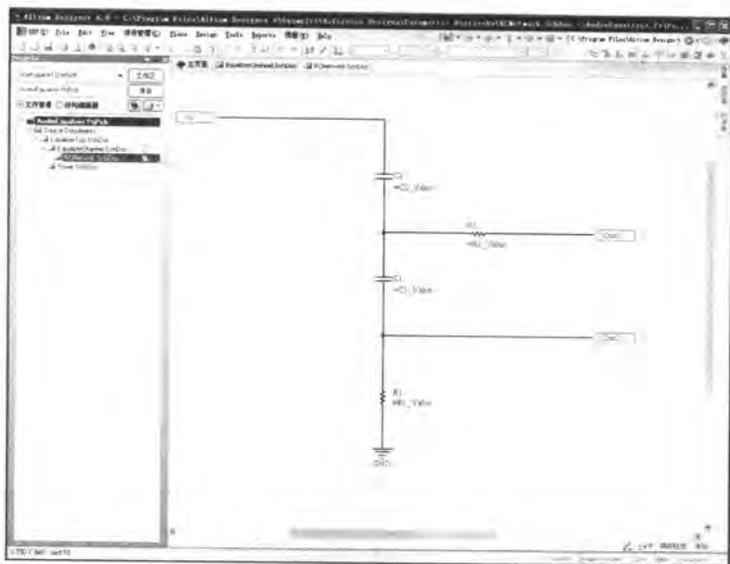


图 4-73 子原理图“RCNetwork.SchDoc”



该网络由 2 个电阻和 2 个电容组成，对于每一个元器件，并没有设定具体的数值。

- [5] 双击其中的某一个元器件，打开相应的【元件属性】对话框，可以看到，在【Parameters】区域中，所设定的元器件值【Value】是一个参数表达式，而不是具体数值，如图 4-74 所示。



图 4-74 元器件值被设定为参数表达式

- [6] 在顶层原理图“EqualizerTop.SchDoc”中，双击 10 个图纸符号中的任一个。在弹出的【图纸符号】窗口中，打开【参数】选项卡，如图 4-75 所示，与图纸符号相对应的子原理图中的元器件具体数值作为图纸符号的参数，被追加在了【参数】选项



卡中。

- [7] 执行【Tools】/【参数管理】命令，在弹出的【参数编辑器选项】窗口中，只选择【图纸符号】，如图 4-76 所示。
- [8] 单击 按钮后，系统弹出【Parameter Table Editor For Project】窗口，显示了该项目中所有图纸符号的参数，如图 4-77 所示。



图 4-75 【参数】选项卡



图 4-76 查看图纸符号的参数

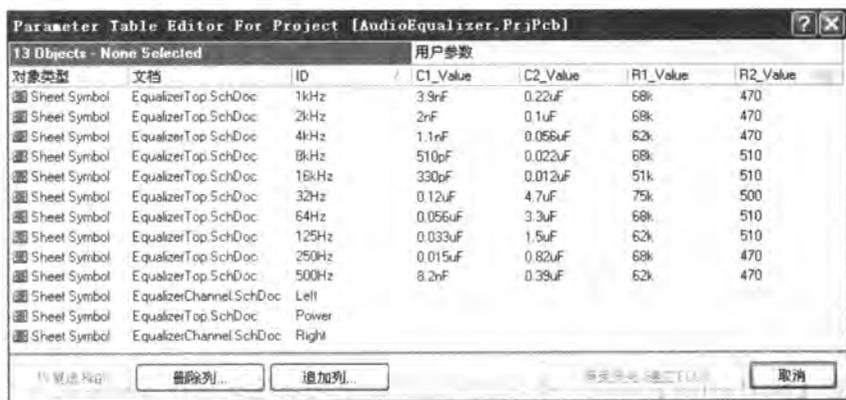


图 4-77 所有图纸符号的参数显示



顶层原理图“EqualizerTop.SchDoc”中，10个图纸符号的用户参数即所对应的RC网络中，元件C1、C2、R1、R2的数值是各不相同的。

- [9] 执行【项目管理】/【Compile PCB Project AudioEqualizer.PrjPcb】命令，编译项目，此时系统将对所有参数进行更新。
- [10] 编译后，打开【Navigator】面板，可以看到，每一个RC网络中的元件值已被更新为相应图纸符号的参数值，如图 4-78 所示。

此时，如果需要打印输出某一个通道的原理图，在输出中将包括这些数值，如图 4-79 所示。



图 4-78 元器件值已更新

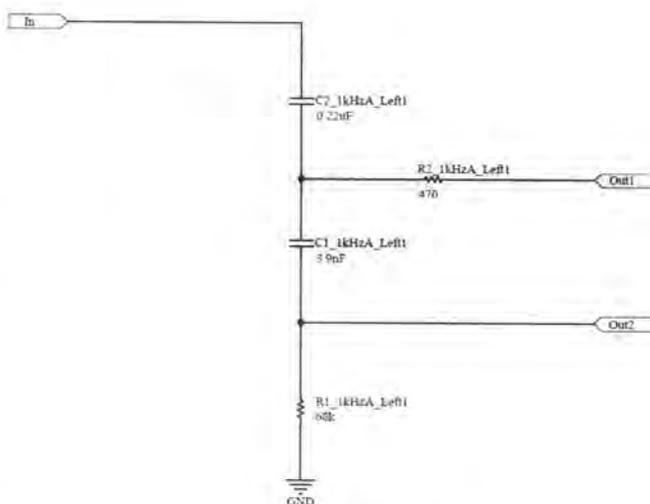


图 4-79 打印输出的原理图

4.12 思考与练习

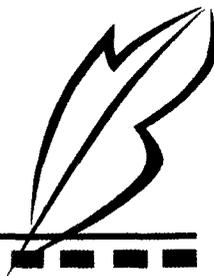
1. 概念题

- (1) 常用的特色工作面板有哪些？各有什么作用？
- (2) 组合与摘录有什么不同？如何创建一个摘录？
- (3) 简述层次原理图的基本组成。
- (4) 简述参数层次化设计的原理。

2. 操作题

- (1) 熟悉【SCH Filter】面板，练习使用过滤器语句表达式进行过滤查找。
- (2) 打开“C:\Program Files\Altium Designer 6\Examples\Reference Designs\Multi-Channel Mixer”目录下的项目“Mixer.PrjPCB”，查看其层次原理图的设计结构，练习顶层原理图与各子原理图之间的切换操作。

第 5 章 原理图元器件库管理



在电子产品设计的各级流程中，能否快速找到所需要的特定元器件，对于设计效率的提高是至关重要的。

Altium Designer 6.0 系统提供了相当完整的内置集成库文件，所存放的库元器件数量非常庞大，几乎涵盖了世界上所有芯片制造厂商的产品，而且还实现了数据库驱动的器件信息系统，可对来自 ODBC 数据库或 ADO 数据库的器件直接进行动态放置。因此，大多数情况下，借助于其强大灵活的库搜索功能，用户能够轻松地在独立的集成库中或数据库驱动的信息系统中，以最短的时间查找到所需要的元器件。

但是有些时候，对于某些比较特殊的、非标准化的元器件，或者新开发出来的元器件，可能一时无法找到。另外，某些现有元器件的原理图符号外形及其模型形式有可能不符合具体电路的设计要求。在这些情况下，就要求用户自己能够对库元器件进行创建或编辑，为其绘制合适的原理图符号或其他模型形式，以满足自己的设计需要。

Altium Designer 6.0 系统为用户提供了多功能的库文件编辑器，使用户能够随心所欲地创建符合自己要求的库元器件，并建立相应的库文件，加入到项目中，使得项目自成一体，便于项目数据的统一管理，也增加了安全性和可移植性。



学习目标

- 掌握元器件原理图符号的绘制
- 熟悉原理图库文件面板及库元器件的管理
- 学习使用各种库文件输出报表对库文件进行分析
- 完成原理图项目元器件库的创建



实例讲解

- 绘制调整器芯片 TPS54610
- 绘制双运算放大器 LF353
- 复制库元器件
- 生成元器件报表
- 生成元器件规则检查报表
- 元器件库报告的生成
- 综合范例——U 盘电路设计原理图

5.1 原理图库文件编辑器

使用 Altium Designer 6.0 系统的库文件编辑器可以创建多种库文件，执行【文件】/【创建】/【库】命令后，弹出的菜单如图 5-1 所示。

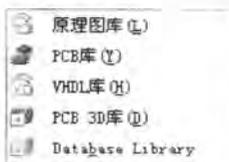


图 5-1 库文件菜单

可以创建的库文件类型有原理图库（扩展名是“*.SchLib”）、PCB 库（扩展名是“*.PcbLib”）、VHDL 库（扩展名是“*.VHDLIB”）、PCB 3D 库（扩展名是“*.PCB3DLib”）及 Database Library（标准数据库，扩展名是“DbLib”）。在这里，我们主要来看一下原理图库文件的创建和编辑。

大家知道，元器件的原理图符号本身并没有任何实际上的意义，只不过是一种代表了引脚电气分布关系的符号而已。因此，同一个元器件的原理图符号可以具有多种形式（即可以使用多种显示模式），只要保证其所包含的引脚信息是正确的就行。但是，为了便于交流和统一管理，用户在设计原理图符号时，也应该尽量符合标准的要求，以便与系统库文件中所提供的库元器件原理图符号做到形式上、结构上的一致。

5.1.1 启动原理图库文件编辑器

启动原理图库文件编辑器有多种方法，通过新建一个原理图库文件，或者打开一个已有的原理图库文件，都可以进入原理图库文件的编辑环境中。

执行【文件】/【创建】/【库】/【原理图库】命令，则一个默认名为“SchLib1.SchLib”原理图库文件被创建，同时原理图库文件编辑器被启动，如图 5-2 所示。

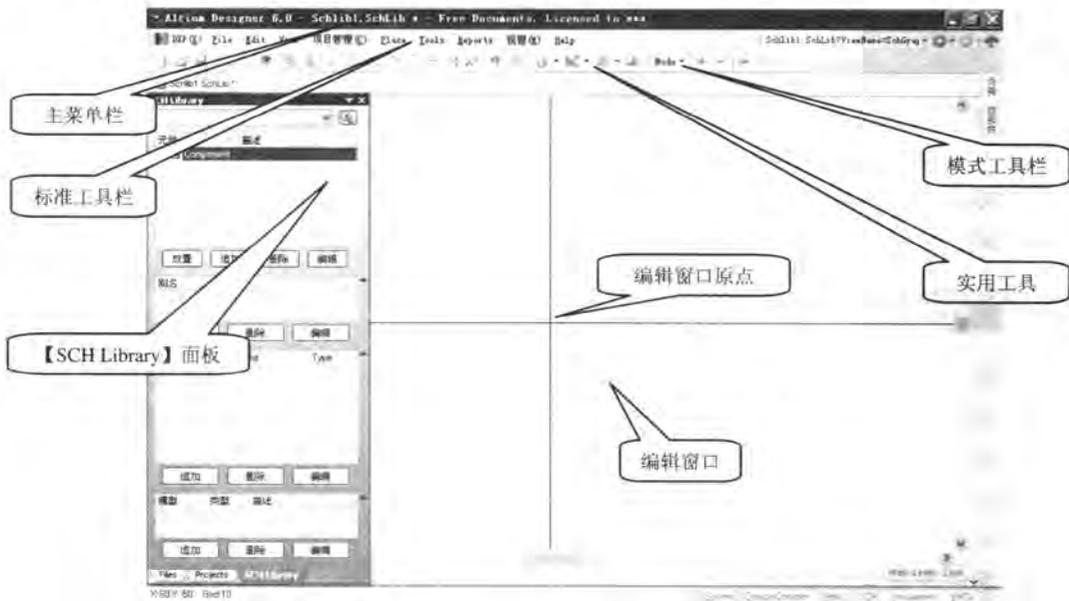


图 5-2 原理图库文件编辑器



5.1.2 原理图库文件编辑环境

原理图库文件编辑环境与电路原理图编辑环境界面非常相似，主要由主菜单栏、标准工具栏、实用工具、编辑窗口及面板控制中心等几大部分组成，操作方法也几乎一样，但也有不同的地方，具体表现在以下几个方面。

- 编辑窗口：编辑窗口内不再有图纸框，而是被“十”字坐标轴划分为4个象限，坐标轴的交点即为该窗口的原点。一般在绘制元器件时，其原点就放置在编辑窗口原点处，而具体元器件的绘制、编辑则在第4象限内进行
- 实用工具：在实用工具中提供了两个重要的工具栏，即原理图符号绘制工具栏和IEEE符号工具栏，是原理图库文件编辑环境中所特有的，用于完成原理图符号的绘制
- 模式工具栏：用于控制当前元器件的显示模式
- 【SCH Library】面板：在面板控制中心的【SCH】标签页中增加了【SCH Library】（原理图库文件）面板，这也是原理图库文件编辑环境中特有的工作面板，用于对原理图库文件的编辑进行管理



编辑窗口中的原点是为用户定位所设计的，在原理图设计中放置一个元器件的时候，需要知道所放置的坐标或者位置，一般情况下默认第一个引脚为定位点。

5.1.3 工具栏

对于原理图库文件编辑环境中的主菜单栏及标准工具栏，由于功能和使用方法与原理图编辑环境中基本一致，在此不再赘述。我们主要对实用工具中的原理图符号绘制工具栏、IEEE符号工具栏及模式工具栏进行简要介绍，具体的使用操作在后面的实例中可以逐步了解。

1. 原理图符号绘制工具栏

单击实用工具中的图标，则会弹出相应的原理图符号绘制工具栏，如图5-3所示，其中各个按钮的功能与图5-4所示的【Place】级联菜单中的各项命令具有对应的关系。

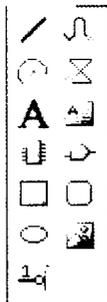


图 5-3 原理图符号绘制工具栏

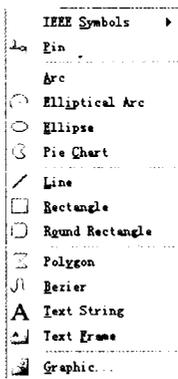


图 5-4 【Place】菜单

这些命令中的大部分与3.10节中介绍的实用工具操作一致，用户可以参考前面的内容。

2. 模式工具栏

模式工具栏用来控制当前元器件的显示模式，如图 5-5 所示。



图 5-5 模式工具栏

- Mode**: 单击该图标可以为当前元器件选择一种显示模式，系统默认为“Normal”
- : 单击该图标可以为当前元器件添加一种显示模式
- : 单击该图标可以删除元器件的当前显示模式
- : 单击该图标可以切换到前一种显示模式
- : 单击该图标可以切换到后一种显示模式

3. IEEE 符号工具栏

单击实用工具中的图标，则会弹出相应的 IEEE 符号工具栏，如图 5-6 所示，是符合 IEEE 标准的一些图形符号。同样，由于该工具栏中各个符号的功能与执行【Place】/【IEEE Symbols】命令后弹出的菜单（图 5-7）中的各项操作具有对应的关系，所以不需要再逐项说明。

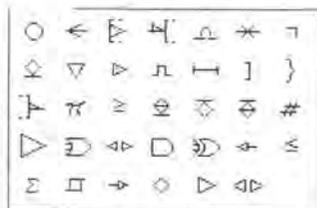


图 5-6 IEEE 符号工具栏



图 5-7 【IEEE Symbols】菜单

5.1.4 【SCH Library】面板

【SCH Library】（原理图库文件）面板是原理图库文件编辑环境中的专用面板，几乎包



含了用户创建的库元器件的所有信息，用来对库元器件及其库文件进行编辑管理，如图 5-8 所示。

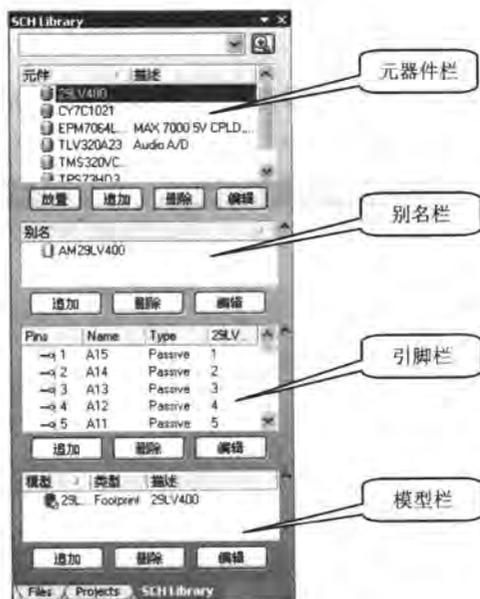


图 5-8 【SCH Library】面板

- 元器件栏：在该栏中列出了当前所打开的原理图库文件中的所有库元器件，包括元器件名称及相应的描述等，选中某一库元器件后，单击 **放置** 按钮即可放置在打开的原理图图纸上
- 别名栏：在该栏中可以为同一个库元器件的原理图符号设定另外的名称。例如，有些库元器件的功能、封装和引脚形式完全相同，但由于产自不同的厂家，其元器件型号并不完全一致。对于这样的库元器件，没有必要再单独创建一个原理图符号，只需要为已经创建好的原理图符号添加一个或多个别名就可以了
- 引脚栏：在该栏中列出了库元器件的所有引脚及其属性，如名称、类型等。通过 **添加**、**删除**、**编辑** 等按钮，可以对引脚进行相应的操作
- 模型栏：该栏用于列出库元器件的其他模型，如 PCB 封装、信号完整性分析模型、VHDL 模型等。在这里，由于只需要库元器件的原理图符号，相应的库文件是原理图库文件，所以该栏一般不需要
- ：单击该按钮，在弹出的菜单中可以选择设置库元器件的缩放显示模式，与原理图优先设定中的【Library AutoZoom】标签页完全相同

5.2 库元器件的绘制

在对原理图库文件的编辑环境有所了解之后，这一节将通过一个具体元器件的绘制，来了解并熟练掌握建立原理图符号的方法和步骤，以便灵活地按照自己的需要，绘出美观大方、符合标准的原理图符号。

同样，与电路原理图的绘制类似，在绘制库元器件之前也应该对相关的工作区参数进行合理地设置，以便提高绘制的效率和正确性，达到事半功倍的目的。

5.2.1 设置工作区参数

在原理图库文件的编辑环境中，执行【Tools】/【Document Options】命令，则弹出如图 5-9 所示的【库编辑器工作区】对话框，用户可以根据需要设置相应的参数。



图 5-9 【库编辑器工作区】对话框

该对话框与原理图编辑环境中的【文档选项】对话框的内容相似，所以我们只介绍其中个别选项的含义，其他选项用户可以参考【文档选项】对话框进行设置。

- 【显示隐藏引脚】：用来设置是否显示库元器件的隐藏引脚。若选中该复选框，则元器件的隐藏引脚将被显示出来



隐藏引脚被显示出来，并没有改变引脚的隐藏属性。要改变其隐藏属性，只能通过【引脚属性】对话框才能完成。

- 【使用自定义尺寸】：用来设置用户是否自定义图纸的大小。选中该复选框后，可以在下面的“X”、“Y”文本栏中分别输入自定义图纸的高度和宽度
- 【库描述】：用来输入对原理图库文件的说明。用户应根据自己创建的库文件在该文本编辑栏中输入必要的说明，以便为系统进行元器件库查找提供相应的帮助

另外，执行【Tools】/【Schematic Preferences】命令后，还可以对其他的一些有关选项进行设置，设置方法与原理图编辑环境中完全相同，这里不再重复。

5.2.2 绘制库元器件

在对库元器件进行具体绘制之前，用户应参考相应元器件的数据手册，了解其相关的参数，如引脚功能、封装形式等，便于准确绘制。

【案例 5-1】 绘制调整器芯片 TPS54610

以第 3 章综合实例中所用到的调整器芯片 TPS54610 为例，详细讲述库元器件原理图符



号的绘制过程。



创建原理图库文件

- [1] 执行【文件】/【创建】/【库】/【原理图库】命令，启动原理图库文件编辑器，并创建一个新的原理图库文件，命名为“Power.SCHLIB”。
- [2] 执行【Tools】/【Document Options】命令，在【库编辑器工作区】对话框中进行工作区参数设置。



在创建了一个新的原理图库文件的同时，系统已自动为该库添加了一个默认名为“Component-1”的库元器件，打开【SCH Library】面板可以看到，如图 5-10 所示。



图 5-10 新建库元器件



绘制原理图符号

集成元器件的原理图符号外形，一般采用矩形或正方形表示，大小应根据引脚的多少来决定。由于使用的 TPS54610 采用了 28 引脚的 TSSOP 封装，所以应画成矩形。具体绘制时一般应画得大一些，以便于引脚的放置，在引脚放置完毕后，可以再调整为合适的尺寸。

- [1] 单击原理图符号绘制工具栏中的放置矩形按钮，则光标变为“十”字形状，并附有一个矩形符号，两次单击鼠标左键，在编辑窗口的第 4 象限内绘制一个矩形。
- [2] 单击原理图符号绘制工具栏中的放置引脚按钮，则光标变为“十”字形状，并黏附一个引脚符号，移动该引脚到矩形边框处，单击鼠标左键完成放置，如图 5-11 所示。

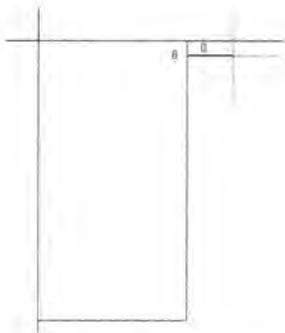


图 5-11 放置引脚



放置引脚时，一定要保证具有电气特性的一端，即带有“×”号的一端朝外，这可以通过在放置引脚时按 **Space** 键旋转来实现。

- [3] 在放置引脚时按 **Tab** 键，或者双击已放置的引脚，则系统弹出如图 5-12 所示的【引脚属性】对话框，在该对话框中可以完成引脚的各项属性设置。



图 5-12 【引脚属性】对话框

对话框中各项属性含义如下。

- 【显示名称】：用于输入库元器件引脚的功能名称
 - 【标识符】：用于设置引脚的编号，应该与实际的引脚编号相对应
- 选中这 2 项后面的【可视】复选框后，显示形式如图 5-12 右侧的图形所示。
- 【电气类型】：用于设置库元器件引脚的电气特性。单击右边的 按钮可以选择设置，有“Input”（输入引脚）、“Output”（输出引脚）、“Power”（电源引脚）、“Emitter”（三极管发射极）、“OpenCollector”（集电极开路）、“HiZ”（高阻）等 8 种。如果用户对于各引脚的电气特性非常熟悉，也可以不必设置，以便简化原理图符号的形式。在这里，我们选择了“Passive”，表示不设置电气特性
 - 【描述】：用于输入库元器件引脚的特性描述
 - 【隐藏】：用于设置该引脚是否为隐藏引脚。若选中该复选框，则引脚将不会显示出来，此时，应在右边的【连接到】栏中输入与该引脚连接的网络名称
 - 【符号】区域：根据引脚的功能及电气特性，用户可以为该引脚设置不同的 IEEE 符号，作为读图时的参考。可放置在原理图符号的内部、内部边沿、外部边沿或外部等不同位置处，并没有任何电气意义
 - 【VHDL 参数】区域：用于设置库元器件的 VHDL 参数
 - 【图形】区域：用于设置该引脚的位置、长度、方向、颜色等基本属性



上述属性中，一般来说，【显示名称】、【标识符】及【图形】属性是必须设置的，其余的各项，如描述、符号等，用户可以自行选择设置，也可以不必设置。



- [4] 设置完毕, 单击 **确认** 按钮, 关闭对话框。设置好属性的引脚如图 5-13 所示。
- [5] 按照同样的操作, 或者使用阵列粘贴功能, 完成其余的 27 个引脚放置, 并设置好相应的属性, 如图 5-14 所示。

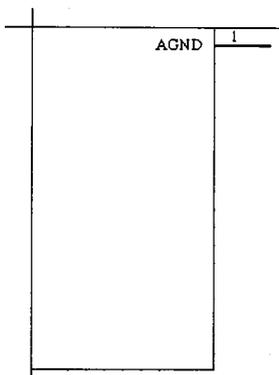


图 5-13 设置好属性的引脚

28	RT	AGND	1
27	SYNC	VSENSE	2
26	SS/ENA	COMP	3
25	VBIAS	PWRGD	4
		BOOT	5
24	VIN		
23	VIN	PH	6
22	VIN	PH	7
21	VIN	PH	8
20	VIN	PH	9
19	VIN	PH	10
18	PGND	PH	11
17	PGND	PH	12
16	PGND	PH	13
15	PGND	PH	14

图 5-14 放置全部引脚

为了使所绘制的库元器件能够更好地满足原理图设计的需要, 可以对其尺寸大小及各引脚位置进行适当的调整。

- [6] 调整后的原理图符号如图 5-15 所示。

20	VIN	PWRGD	4
21	VIN		
22	VIN	VSENSE	2
23	VIN		
24	VIN		
		COMP	3
28	RT	BOOT	5
26	SS/ENA	SYNC	27
25	VBIAS	PH	6
		PH	7
15	PGND	PH	8
16	PGND	PH	9
17	PGND	PH	10
18	PGND	PH	11
19	PGND	PH	12
		PH	13
		PH	14
1	AGND		

图 5-15 调整后的原理图符号



设置元器件属性

- [1] 在绘制好的原理图符号上单击鼠标右键, 执行【Tools】/【Component Properties】命令, 则系统弹出如图 5-16 所示的【Library Component Properties】对话框。



图 5-16 【Library Component Properties】对话框

在该对话框中可以对所绘制的库元器件进行特性描述，以及其他属性参数的设置，主要设置有如下几项。

- 【Default Designator】**: 默认的库元器件标志符。即把该元器件放置到原理图窗口时，系统最初默认显示的标志符。这里设置为“U? ”，并选中后面的【可视】复选框，则放置该元器件时，“U? ”会显示在原理图上
- 【注释】**: 库元器件型号说明。这里设置为“TPS54610”，并选中后面的【可视】复选框，则放置该元器件时，“TPS54610”会显示在原理图上
- 【描述】**: 库元器件的性能描述。这里输入“DC/DC 调整器”
- 【类型】**: 库元器件的符号类型设置。这里采用系统默认值“Standard”即可
- 【Physical Component】**: 在该文本编辑栏中，用户可以为所绘制的库元器件重新命名，这里输入为“TPS54610”
- 【锁定引脚】**: 选中该复选框后，所有的引脚将和库元器件成为一个整体，这样将不能在原理图上单独移动引脚



建议用户一定要选中该复选框，对原理图的绘制和编辑会有很大好处，可以减少不必要的麻烦。

- 【显示图纸上全部引脚（即使是隐藏）】**: 选中该复选框后，则在原理图上会显示该元器件的全部引脚
- 编辑引脚...**: 单击该按钮，则会打开【元件引脚编辑器】，可以对该元器件的所有引脚进行一次性的编辑设置

此外，在右边的【Parameters for】栏中，单击 **添加(A)** 按钮，可以为库元器件添加其他的参数，如版本、作者等。在【Models for】栏中，单击 **添加(A)...** 按钮，则可以添加其他的模型，如 PCB 封装模型、信号完整性模型、仿真模型、PCB 3D 模型等。



[2] 设置完毕后, 单击  按钮, 关闭该对话框。

此时在【SCH Library】面板上显示了新建库元器件“TPS54610”的有关信息, 如图 5-17 所示。

至此, 我们完成了元器件 TPS54610 的原理图符号绘制。在设计电路原理图时, 只需要将该元器件所在的库文件加载, 就可以随时取用该元器件了。

为了方便用户之间的阅读和交流, 有时还需要在绘制好的原理图符号上添加一些文本标注, 如生产厂商、元器件型号等。执行【Place】/【Text String】命令, 或者单击原理图符号绘制工具栏  中的放置文本字符串按钮 , 即可完成该项操作, 在此不再过多说明。



图 5-17 新建库元器件信息

5.3 库元器件的编辑

在建立了原理图库文件并创建了所需要的库元器件以后, 可以给用户的电路设计带来极大的方便。然而, 随着电子技术的发展, 各种新元器件不断涌现, 旧元器件不断被淘汰, 因此用户对自己所创建的原理图库文件也需要不断地更新, 如添加新的库元器件、删除不再使用的库元器件, 或者编辑修改已有的库元器件等, 以满足电路设计的更高要求。

5.3.1 库元器件编辑命令

在原理图库文件的编辑环境中, 提供了一系列对库元器件进行维护管理的命令, 如图 5-18 所示。



图 5-18 【Tools】菜单

- 【New Component】(新元器件): 用来创建一个新的库元器件
- 【Remove Component】(删除元器件): 删除当前库文件中所选中的库元器件
- 【Remove Duplicates】(删除重复): 删除当前库文件中重复的库元器件
- 【Rename Component】(重新命名元器件): 重新命名当前所选中的库元器件
- 【Copy Component】(复制元器件): 把当前选中的库元器件复制到目标库文件中
- 【Move Component】(移动元器件): 把当前选中的库元器件移动到目标库文件中
- 【New Part】(新部件): 用来为当前所选中的库元器件创建一个子部件, 与原理图符号绘制工具栏  中的新加元器件按钮  功能相同

- ❑ **【Remove Part】** (删除部件): 用来删除当前库元器件中的一个子部件
- ❑ **【Mode】** (模式): 该级联菜单命令用来对库元器件的显示模式进行管理, 包括追加、删除、切换等, 功能与模式工具栏相同
- ❑ **【Goto】** (转到): 该级联菜单命令用来完成对库元器件及库元器件中所复含的子部件的快速切换定位
- ❑ **【Find Component】** (查找元器件): 用来启动 **【元件库查找】** 对话框, 进行库元器件查找, 与 **【元件库】** 面板上的 **查找...** 按钮相同
- ❑ **【Component Properties】** (元器件属性): 用来启动 **【Library Component Properties】** 对话框, 进行库元器件属性的编辑修改
- ❑ **【Parameter Manager】** (参数管理): 用来对当前的原理图库文件及其库元器件的相关参数进行管理, 可以追加或删除。执行该命令后, 系统会弹出如图 5-19 所示的 **【参数编辑器选项】** 对话框

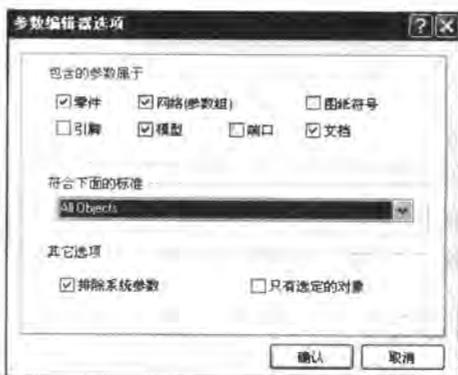


图 5-19 【参数编辑器选项】对话框

在该对话框中可以选择设置所要显示的参数, 如零件、引脚、模型、文档等。单击 **确认** 按钮后, 系统会弹出关于当前原理图库文件的参数编辑器, 如图 5-20 所示。

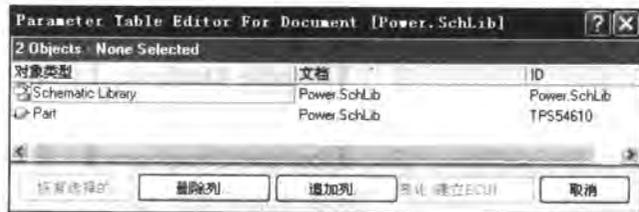


图 5-20 参数编辑器

该参数编辑器中列出了当前的原理图库文件 (“Power.SchLib”) 及库文件中包含的所有库元器件的类型、所属文档和其他用户参数等。单击 **添加列** 按钮, 可以添加需要的参数; 而单击 **删除列** 按钮, 则可以去除不需要的参数。

- ❑ **【Model Manager】** (模型管理器): 用于为当前所选中的库元器件引导添加其他模型, 包括 PCB 模型、信号完整性模型、仿真模型、PCB 3D 模型, 如图 5-21 所示



图 5-21 模型管理器

- **【Xspice 模型向导】**: 用来引导用户为所选中的库元器件添加一个 Xspice 模型
- **【Update Schematics】** (更新原理图): 执行该命令后, 会将当前库文件中, 编辑修改后的库元器件更新到打开的电路原理图中

5.3.2 绘制含有子部件的库元器件

下面利用相应的库元器件编辑命令, 绘制一个含有子部件的库元器件。

【案例 5-2】 绘制双运算放大器 LF353

LF353 是美国 TI 公司所生产的双电源 JFET 输入的双运算放大器, 在高速积分、采样保持等电路设计中常常用到, 采用了 8 引脚的 DIP 封装形式。



绘制库元器件的第一个子部件

- [1] 打开前面建立的原理图库文件“Power.SCHLIB”, 使用所设置的默认工作区参数。
- [2] 执行【Tools】/【New Component】命令, 则系统会弹出【New Component Name】对话框, 将新元器件命名为“LF353”, 如图 5-22 所示。
- [3] 单击原理图符号绘制工具栏中的放置多边形按钮, 以编辑窗口的原点为基准, 绘制一个三角形的运算放大器符号。
- [4] 单击原理图符号绘制工具栏中的放置引脚按钮, 放置引脚 1、2、3、4、8 在三角形符号上, 并设置好每一引脚的相应属性, 如图 5-23 所示, 完成了一个运算放大器原理图符号的绘制。



图 5-22 命名新元器件

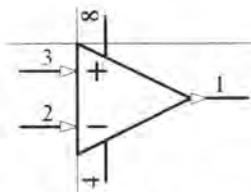


图 5-23 绘制元器件的第一个子部件



引脚 1 为输出引脚“OUT1”，引脚 2、3 为输入“IN1 (-)、IN1 (+)”，引脚 8、4 则为公共的电源引脚“VCC+、VCC-”。对这两个电源引脚的属性可以设置为“隐藏”，这样的话，执行【View】/【Show Hidden Pins】命令，可以进行显示查看或隐藏。



绘制库元件的第二个子部件

- [1] 执行【Edit】/【Select】/【Inside Area】命令，或者单击标准工具栏中的区域内对象选择按钮，将上图所示的子部件原理图符号选中。
- [2] 单击标准工具栏中的复制按钮，将选中的子部件原理图符号进行复制。
- [3] 执行【Tools】/【New Part】命令。



执行该命令后，在【SCH Library】面板上库元件“LF353”的名称前面多了一个符号，单击符号打开，可以看到该元件中有两个子部件，系统已将刚才绘制的子部件原理图符号命名为“Part A”，还有一个子部件“Part B”是新创建的。

- [4] 单击标准工具栏中的粘贴按钮，将复制的子部件原理图符号粘贴在“Part B”中，并改变引脚序号：引脚 6、5 为输入“IN2 (-)、IN2 (+)”，引脚 7 为输出引脚“OUT2”，引脚 8、4 仍为公共的电源引脚“VCC+、VCC-”。
- [5] 在【SCH Library】面板上，双击元件栏中的库元件名称“LF353”，打开【Library Component Properties】对话框，编辑元件的属性。在【注释】文本编辑栏中输入“LF353”，在【描述】文本编辑栏中输入“Operational Amplifier”。
- [6] 设置完毕后，单击按钮，关闭对话框。

这样，一个含有两个子部件的库元件“LF353”就建立好了，如图 5-24 所示。使用同样的方法，还可以创建含有多个子部件的库元件。

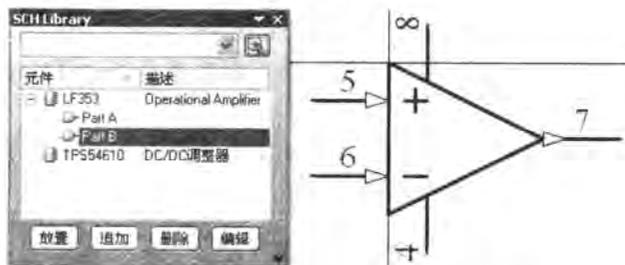


图 5-24 绘制含有子部件的库元件

5.3.3 添加库元件别名

创建了一个库元件以后，对于其他的功能、外形与该库元件类似的元件，可以把它们的名称直接作为该库元件的别名加入，以便共享同一个原理图符号，而不必再单独建立。



【案例 5-3】 添加库元器件别名

美国 TI 公司生产的 NE5532 系列（低噪声双运算放大器）、RV4558 系列（高性能双运算放大器）、TL022 系列（低功耗双运算放大器），以及 LM358、LM258 等，其内部结构、引脚功能、外形封装等都与元器件 LF353 相同，因此可以把这些元器件作为库元器件 LF353 的别名加入。



操作步骤

- [1] 打开【SCH Library】面板，选中库元器件“LF353”。
- [2] 单击别名栏下面的 按钮，则系统弹出原理图符号的别名输入框，如图 5-25 所示。
- [3] 单击 按钮，关闭输入框，则该别名已经加在了【SCH Library】面板的别名栏中。
- [4] 按照同样的操作，可以为库元器件“LF353”添加多个别名，如图 5-26 所示。



图 5-25 添加库元器件别名



图 5-26 添加多个别名

5.3.4 复制库元器件

用户要建立自己的原理图库文件，一种途径是自己绘制各种库元器件的原理图符号，就像前面所做的一样；还有一种途径是把现有库文件中的类似元器件复制到自己的库文件中直接使用，或者在此基础上再进行编辑修改，创建出符合自己需要的原理图符号，这样可以大大提高设计效率，节省时间和精力。

下面以复制系统提供的集成库文件“Altera MAX 7000S.IntLib”中的元器件“EPM7064LC68-7”为例，介绍库元器件的复制过程。

【案例 5-4】 复制库元器件

把集成库文件“Altera MAX 7000S.IntLib”中的元器件“EPM7064LC68-7”复制到所创建的原理图库文件“Power.SCHLIB”中。



打开集成库所对应的原理图库文件

- [1] 打开原理图库文件 “Power.SCHLIB”。
- [2] 执行【File】/【打开】命令，找到 “C: \Program Files\Altium Designer 6\Library\Altera” 目录下的库文件 “Altera MAX 7000S.IntLib”，如图 5-27 所示。
- [3] 单击 按钮，则系统弹出如图 5-28 所示的【抽取源码或安装】提示框。



图 5-27 打开集成库文件

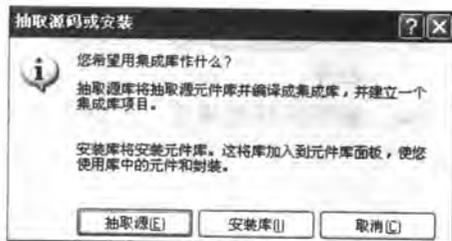


图 5-28 【抽取源码或安装】提示框



根据提示内容，若单击 按钮，则系统将打开该集成库所对应的原理图库文件；若单击 按钮，则系统只将该集成库加载到【元件库】面板上，而不会打开其原理图库文件。

- [4] 单击 按钮，在【Projects】面板上显示出该集成库所对应的原理图库文件 “Altera MAX 7000S.SchLib”，如图 5-29 所示。



图 5-29 打开对应的原理图库文件

- [5] 双击【Projects】面板上的原理图库文件 “Altera MAX 7000S.SchLib”，则该库文件被打开。



复制库元器件

- [1] 打开【SCH Library】面板，则在元器件栏中显示出了库文件“Altera MAX 7000S.SchLib”中的所有库元器件。
- [2] 选中库元器件“EPM7064LC68-7”，执行【Tools】/【Copy Component】命令，则系统弹出【Destination Library】选择对话框，如图 5-30 所示。



图 5-30 【Destination Library】选择对话框



对话框中列出了当前处于打开状态的所有原理图库文件，供用户选择将选中的库元器件复制到哪个库文件中。

- [3] 选择原理图库文件“Power.SchLib”，单击 按钮，关闭选择对话框。
- [4] 打开原理图库文件“Power.SchLib”，通过【SCH Library】面板可以看到，库元器件“EPM7064LC68-7”已复制到该原理图库文件中，如图 5-31 所示。
- [5] 按照同样的操作，可以完成多个库元器件的复制。



图 5-31 完成库元器件的复制

对于复制过来的库元器件，用户可以进一步编辑、修改，如重新设置引脚属性等，以满足自己的实际设计需要。



库元器件复制完毕，应及时关闭与集成库所对应的原理图库文件“Altera MAX 7000S.SchLib”。注意不要保存，以免对系统的集成库文件造成不必要的破坏。

5.4 库文件输出报表及库报告

Altium Designer 6.0 的原理图库文件编辑器同时也提供了各种报表及报告生成的功能，作为对库文件进行管理的辅助工具。用户在创建了自己的库元器件并建立好自己的元器件库以后，可以输出各种相应的报表，列出库元器件的详细信息，以帮助自己进行元器件规则的有关检查，使所建立的元器件及元器件库更完善、更准确。

5.4.1 输出报表

下面以前面所创建的原理图库文件“Power.SchLib”为例，介绍各种报表的生成过程，并了解它们的不同作用。

【案例 5-5】 生成元器件报表



操作步骤

- [1] 打开原理图库文件“Power.SchLib”。
- [2] 在【SCH Library】面板的元器件栏中选择一个需要生成报表的库元器件，如选择“TPS54610”。
- [3] 执行【Reports】/【Component】命令，则系统自动生成了该库元器件的报表，如图 5-32 所示。

Component Name : TPS54610		
Part Count : 2		
Part :		
Pins - (Normal) : 0		
Hidden Pins :		
Part :		
Pins - (Normal) : 28		
AGND	1	Passive
VSENSE	2	Passive
COMP	3	Passive
FB	4	Passive
BOOT	5	Passive
PH	6	Passive
PH	7	Passive
PH	8	Passive
PH	9	Passive
PH	10	Passive
PH	11	Passive
PH	12	Passive
PH	13	Passive
PH	14	Passive
PGND	15	Passive
PGND	16	Passive
PGND	17	Passive
PGND	18	Passive
PGND	19	Passive
VIN	20	Passive
VIN	21	Passive
VIN	22	Passive
VIN	23	Passive
VIN	24	Passive
VBIAS	25	Passive

图 5-32 库元器件报表

元器件报表是一个后缀名为“.cmp”的文本文件，列出了库元器件的属性及其引脚的配置情况，便于用户查看浏览。

【案例 5-6】 生成元器件规则检查报表



操作步骤

- [1] 打开原理图库文件“Power.SchLib”。
- [2] 执行【Reports】/【Component Rule Check】命令，则系统弹出【库元件规则检查】



设置对话框，如图 5-33 所示。

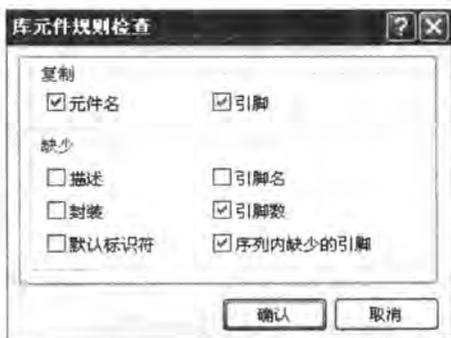


图 5-33 【库元件规则检查】设置对话框

对话框中有若干个复选框，供用户进行选择设置，各项的含义如下。

- 【元件名】：用于设置是否检查重复的库元器件名称。选中该复选框后，如果库文件中存在重复的库元器件名称，则系统会把这种情况视为规则错误，显示在错误报表中；若不选中该复选框，则不进行该项检查
- 【引脚】：用于设置是否检查重复的引脚名称。选中该复选框后，系统会检查每一库元器件的引脚是否存在同名错误，并给出相应报告；同样，若不选中该复选框，则不进行该项检查
- 【描述】：选中该复选框后，系统将检查每一库元器件属性中的【描述】栏是否空缺，若空缺，则给出错误报告
- 【封装】：选中该复选框后，系统将检查每一库元器件属性中的【封装】栏是否空缺，若空缺，则给出错误报告
- 【默认标识符】：选中该复选框后，系统将检查每一库元器件的标志符是否空缺，若空缺，则给出错误报告
- 【引脚名】：选中该复选框后，系统将检查每一库元器件是否存在引脚名称空缺的情况，若空缺，则给出错误报告
- 【引脚数】：选中该复选框后，系统将检查每一库元器件是否存在引脚编号空缺的情况，若空缺，则给出错误报告
- 【序列内缺少的引脚】：选中该复选框后，系统将检查每一库元器件是否存在引脚编号不连续的情况，若存在，则给出错误报告



根据各项的含义，用户可以自行选择设置想要检测的选项，而对于不需要检测的选项，忽略即可，以免产生不必要的错误报告。

- [3] 设置完毕，单击 按钮，关闭对话框，则系统自动生成了该库文件的元器件规则检查报表，是后缀名为“ERR”的文本文件，如图 5-34 所示。

根据所生成的元器件规则检查报表，用户可以对相应的库元器件进一步加以编辑、修改。

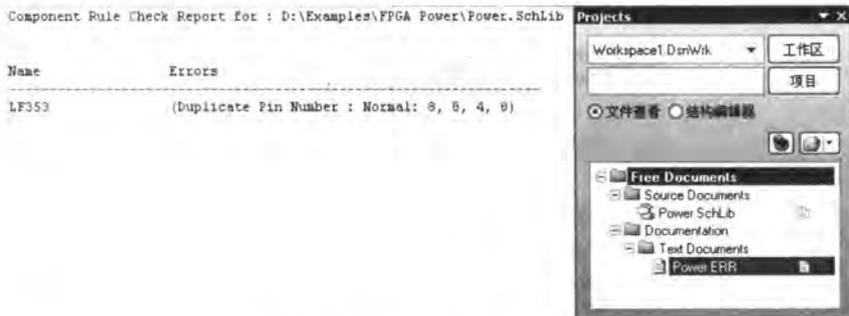


图 5-34 元器件规则检查报表

【案例 5-7】 生成元器件库报表



操作步骤

- [1] 打开原理图库文件“Power.SchLib”。
- [2] 执行【Reports】/【Library List】命令，则系统自动生成了该元器件库的报表，如图 5-35 所示。

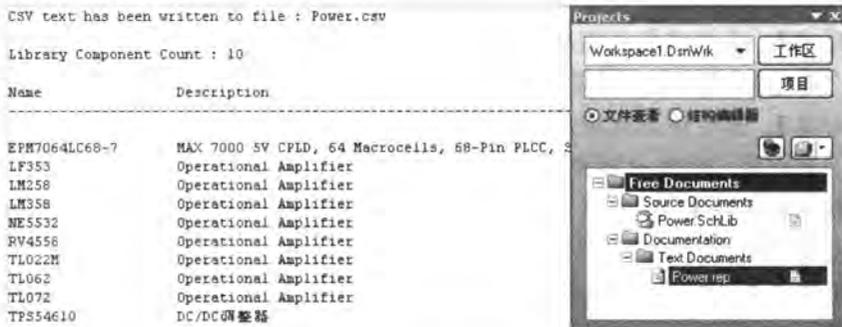


图 5-35 元器件库报表

该报表是后缀名为“.rep”的文本文件，列出了当前原理图库文件“Power.SchLib”中的所有元器件名称及相关的描述。

值得注意的是，在元器件库报表中，所列出的库元器件数目（在这里是 10）是把一个库元器件的别名作为另外一个库元器件来进行统计的，用户应注意区分。

5.4.2 元器件库报告

除了可以生成各种输出报表以外，Altium Designer 6.0 还可以快速便捷地生成综合的元器件库报告，用来描述特定库中所有器件的详细信息。



报告可选择生成为 Word 格式或 HTML 格式，包含了综合的器件参数、引脚和模型信息、原理图符号预览，以及 PCB 封装和 3D 模型等，实现了对元器件的重要参数完整的多功能管理。HTML 格式的报告还可以提供库中所有元器件的超级链接列表，便于通过网络进行发布。

【案例 5-8】 元器件库报告的生成



操作步骤

- [1] 打开原理图库文件“Power.SchLib”。
- [2] 执行【Reports】/【Library Report】命令，则系统弹出【元件库报告设置】对话框，如图 5-36 所示。



图 5-36 【元件库报告设置】对话框

该对话框用于选择设置所生成的库报告格式，是【文档风格】（Word 格式）还是【浏览器风格】（HTML 格式）；选择设置报告里所包含的内容，可以有【元件参数】、【元件引脚】、【元件模型】等。

这里，我们选择了生成浏览器风格的库报告，同时选中了【打开生成的报告】、【Add generated report to current project】复选框，将生成的报告打开并加入到当前的项目中。

- [3] 单击 按钮，关闭对话框，即生成了 HTML 格式的库报告，如图 5-37 所示。

该报告提供了库文件“Power.SchLib”中所有元器件的超级链接列表。单击列表中的任一项，即可链接到相应元器件的详细信息处，供用户查看浏览。例如，单击“LF353”，显示的信息如图 5-38 所示。



图 5-37 HTML 格式的库报告

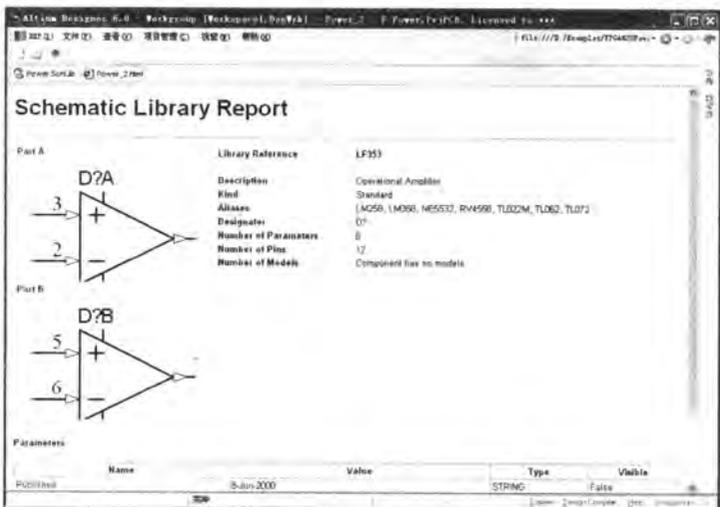


图 5-38 链接到元器件的详细信息

5.5 原理图项目元器件库

大多数情况下，在同一个设计项目中，所用到的元器件由于性能、类型等诸多方面的不同，可能来自于很多个不同的库文件。这些库文件中，有系统提供的若干个集成库文件，也有用户自己建立的原理图库文件，非常不便于管理，更不便于用户之间的交流。

基于这一点，我们可以使用原理图库文件编辑器，为自己的项目创建一个特定的原理图元器件库，把本项目中所用到的元器件原理图符号都汇总到该元器件库中，脱离其他的库文件而独立存在，这样就为本项目的统一管理提供了方便。



下面以设计项目“F Power.PrjPCB”为例，为该项目创建自己的原理图元器件库。

【案例 5-9】 创建原理图项目元器件库



操作步骤

- [1] 打开项目“F Power.PrjPCB”中的原理图文件“F Power.SchDoc”，进入电路原理图的编辑环境。
- [2] 执行【Design】/【Make Schematic Library】命令，系统自动在本项目中生成了相应的原理图库文件，并弹出如图 5-39 所示的提示信息。

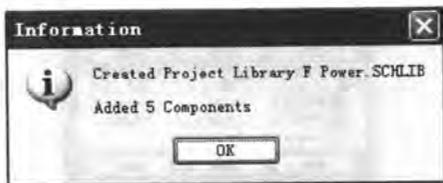


图 5-39 创建项目元器件库的提示信息



该提示信息告诉用户，当前项目的原理图项目元器件库“F Power.SCHLIB”已经创建完成，共添加了 5 个库元器件。

- [3] 单击 按钮确认，则系统自动切换到原理图库文件编辑环境中，如图 5-40 所示。

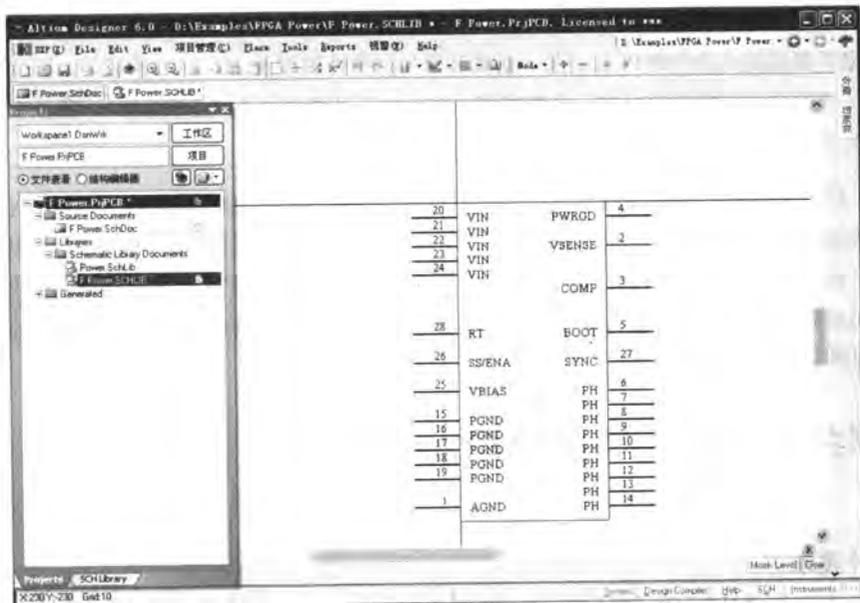


图 5-40 创建了项目元器件库

在【Projects】面板上，“F Power.PrjPCB”项目下的“Schematic Library Documents”文件夹中，已经建立了原理图项目元器件库“F Power.SCHLIB”。

[4] 打开【SCH Library】面板，如图 5-41 所示。



图 5-41 项目元器件库中的元器件

在【SCH Library】面板的元器件栏中，列出了所创建的原理图项目元器件库中的全部库元器件，共有 5 个，涵盖了本项目中所有用到的元器件。如果选择了其中一个，如选中了“Inductor Iron”，则在引脚栏中会相应显示出该库元器件的全部引脚信息，而在模型栏中会显示出该库元器件的其他模型，如 PCB 封装、仿真模型等。



在创建的原理图项目元器件库中，所存放的并不仅仅是元器件的原理图符号，用户还可以根据需要追加元器件的 PCB 封装、仿真和信号完整性模型及 3D CAD 描述等。因此，准确地说，该库文件其实是项目的一个集成库，但是由于其扩展名为“.SCHLIB”，所以在这里还是称为原理图项目元器件库。

建立了原理图项目元器件库以后，可以根据需要很方便地对特定项目中所有用到的元器件进行整体的编辑、修改，包括元器件属性、引脚信息及原理图符号形式等。更重要的是，如果用户在设计过程中，多次用到了同一个元器件，而该元器件又需要重新修改编辑，此时用户不必到原理图中去逐一修改，而只需要在原理图项目元器件库中修改相应的元器件，然后更新原理图即可。

5.6 综合实例——U 盘电路设计原理图



设计要求

U 盘是一种基于 USB 接口的通用海量存储设备，采用 Flash 芯片加以存储，在通电以后可以进行读/写操作，以改变存储状态，断电时则状态固定，因此能够保存大量资料。在此采

用了 ICSI 公司的带有 USB 接口的 IC1114 作为微控制器，外加一片 128MB 的 Nand Flash 芯片 K9F1G08，设计电路如图 5-42 所示。

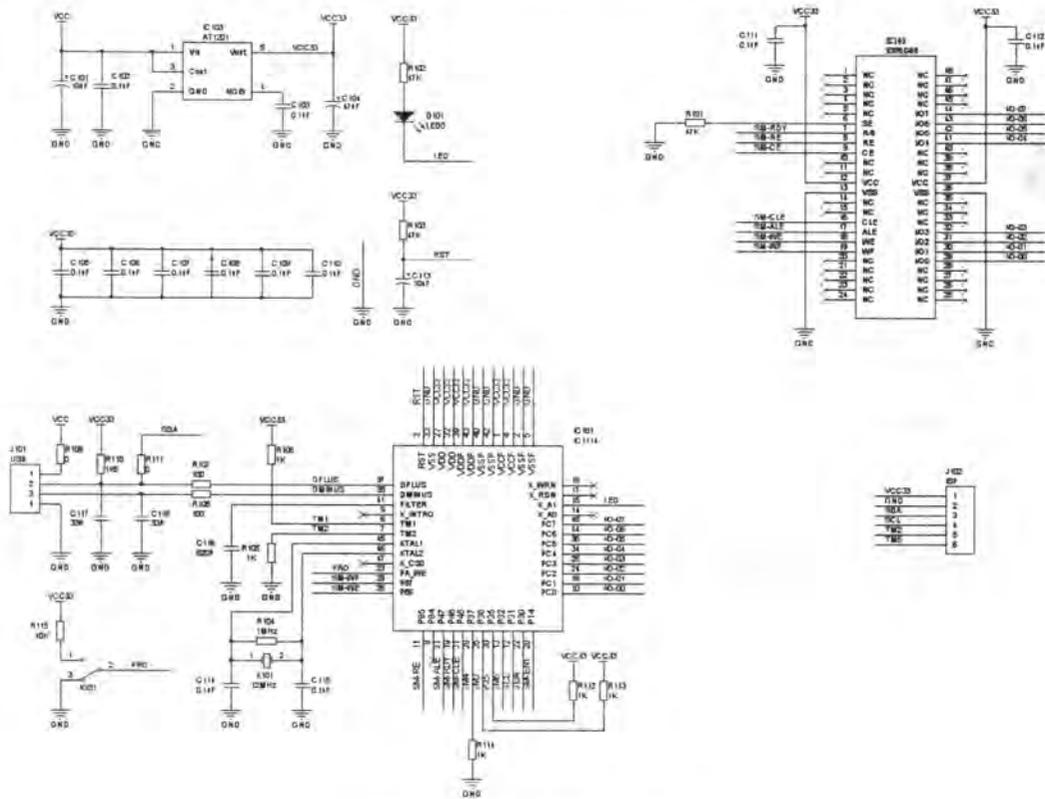


图 5-42 U 盘电路设计原理图

本例中在绘制库元器件原理图符号的基础上，完成该电路原理图的具体设计，并创建相应的原理图项目元器件库。



设计思路

- (1) 创建项目及原理图文件。
- (2) 创建原理图库文件并完成库元器件的绘制。
- (3) 放置所需元器件并编辑。
- (4) 放置电源及接地符号。
- (5) 调整元器件位置，进行电气连接。
- (6) 创建原理图项目元器件库。



创建项目及原理图文件

[1] 启动 Altium Designer 6.0，打开【Files】面板，在【新建】栏中单击【Blank Project

(PCB)】，选择 PCB 类型为【Protelpcb】，则在【Projects】面板中出现了新建的项目文件，系统提供的默认名为“PCB-Project1.PrjPCB”。

- [2] 在项目文件“PCB Project1.PrjPCB”上单击鼠标右键，执行项目菜单中的【另存项目为】命令。在弹出的保存文件对话框中输入“U STORER.PrjPCB”文件名，并保存在指定的文件夹中，如图 5-43 所示。



此时，【Projects】面板上，项目文件名变为“U STORER.PrjPCB”，在该项目中没有任何内容，根据设计的需要，各种设计文档可以陆续添加。

- [3] 在项目文件“U STORER.PrjPCB”上单击鼠标右键，执行命令【追加新文件到项目中】/【Schematic】，则在该项目中新建了一个电路原理图文件，系统默认名为“Sheet1.SchDoc”。在该文件上单击鼠标右键，执行命令【另存为】，将其保存为“U STORER.SchDoc”，如图 5-44 所示。



图 5-43 新建项目



图 5-44 新建原理图文件



在创建原理图文件的同时也就进入了电路原理图的编辑环境中。

- [4] 在编辑窗口内单击鼠标右键，执行命令【Options】/【Document Options】，在弹出的【文档选项】对话框中进行图纸参数的设置。

将图纸的尺寸即【标准风格】选择为“A3”，【方向】选择为“Landscape”，【图纸明细表】选择为“Standard”。单击对话框中的 按钮，在打开的【字体】对话框中，将【字体】设为“Arial”，【字形】设为“常规”，【大小】设为“10”，单击 按钮确定，其他参数均采用系统的默认设置。



创建原理图库文件并完成库元器件的绘制

本例中用到了带有 USB 接口的微控制器芯片 IC1114、128MB 的 Nand Flash 芯片 K9F1G08DOM 及电源芯片 AT1201。在系统提供的集成库中并没有找到这 3 个芯片，因此需要自行绘制它们的原理图符号，再进行放置。

- [1] 在项目文件“U STORER.PrjPCB”上单击鼠标右键，执行【追加新文件到项目中】/【Schematic Library】命令，则在该项目中新建了一个原理图库文件，将其命名为“Main IC.SchLib”，如图 5-45 所示。



在原理图库文件的编辑环境中，采用系统的默认参数设置，开始库元器件的绘制。首先绘制微控制器芯片 IC1114，采用了 48 引脚 LQFP 封装形式，所以应画成正方形。

- [2] 单击原理图符号绘制工具栏中的放置矩形按钮，则光标变为“十”字形状，并附有一个矩形符号，两次单击鼠标左键，在编辑窗口的第 4 象限内绘制一个正方形。
- [3] 单击原理图符号绘制工具栏中的放置引脚按钮，在正方形的左边放置 12 个引脚，如图 5-46 所示。



图 5-45 新建原理图库文件

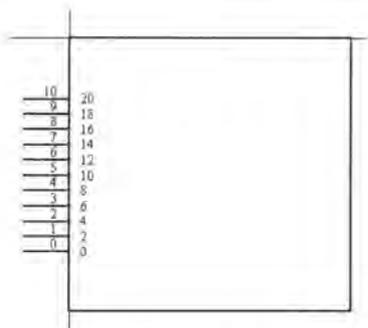


图 5-46 先放置 12 个引脚

- [4] 单击区域选取图标，选取刚才放置的 12 个引脚，单击复制图标，将其复制到剪贴板上。
- [5] 单击粘贴图标，则光标变为“十”字形状，并附有 12 个引脚符号，按 **Space** 键调整放置方向。在正方形的其余 3 边处，分别进行 3 次粘贴，完成了 48 个引脚的放置，如图 5-47 所示。



为了提高效率，在绘制引脚较多的原理图符号时，可以采用复制和粘贴的方式。在粘贴过程中，应注意调整引脚的放置方向。

- [6] 双击所放置的引脚，在打开的【引脚属性】对话框中，完成各引脚的属性设置，包括【显示名称】、【标识符】及【电气类型】等。
- [7] 设置完毕，根据原理图的具体绘制要求，对元器件符号的尺寸和引脚的位置进行适当调整，如图 5-48 所示。

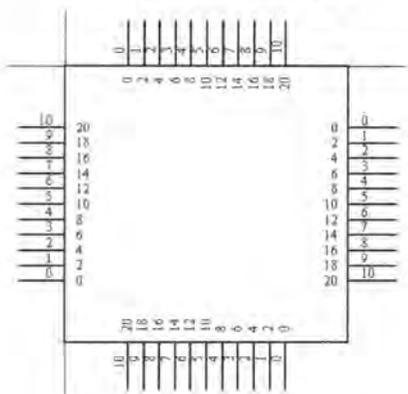


图 5-47 放置 48 个引脚

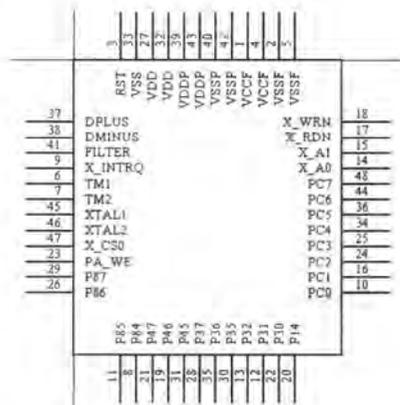


图 5-48 调整后的原理图符号

- [8] 在绘制好的原理图符号上单击鼠标右键，执行【Tools】/【Component Properties】命令，在打开的【Library Component Properties】对话框中进行元器件的属性设置，如图 5-49 所示。



图 5-49 元器件属性设置

- [9] 设置完毕后，单击 **确认** 按钮，关闭该对话框。
 [10] 按照同样的操作，完成芯片 K9F1G08、AT1201 的原理图符号绘制，并设置相应的属性，如图 5-50 和图 5-51 所示。



图 5-50 K9F1G08 的原理图符号

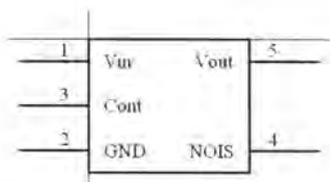


图 5-51 AT1201 的原理图符号



放置所需元器件并编辑

- [1] 打开前面所创建的原理图文件“U STORER.SchDoc”。
 [2] 打开【SCH Library】面板，选中所绘制的元器件 IC1114，单击 **放置** 按钮进行放置，同样操作，完成芯片 K9F1G08、AT1201 的放置并进行属性编辑，如图 5-52 所示。

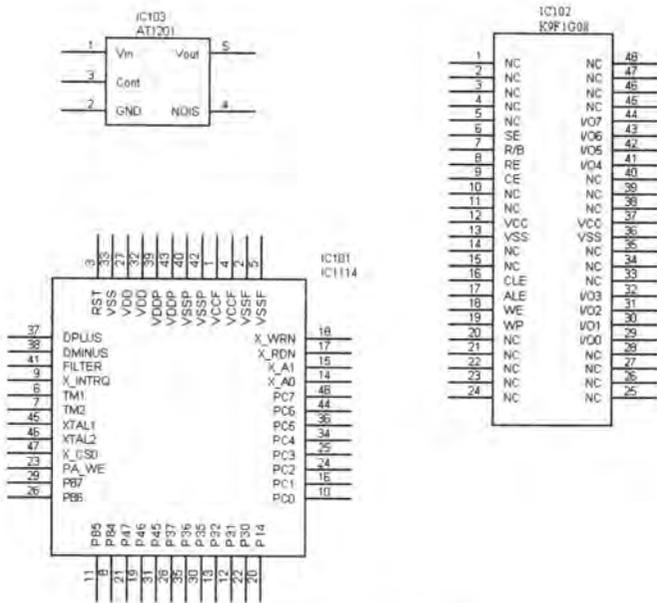


图 5-52 放置并编辑主要芯片

- [3] 在【元件库】面板的当前元器件库栏中选择“Miscellaneous Devices.IntLib”，在元器件列表中分别选择电容(Cap)、电阻(Res2)、极性电容(Cap Pol1)、晶振(XTAL)、开关(SW-SPDT)、发光二极管(LED0)等，一一进行放置。
- [4] 在【元件库】面板的当前元器件库栏中选择“Miscellaneous Connectors.IntLib”，在元器件列表中选择连接器(Header)进行放置。
- [5] 使用【元件属性】对话框完成对每一元器件的属性设置，包括元器件标志、序号、型号、封装形式等，如图 5-53 所示。

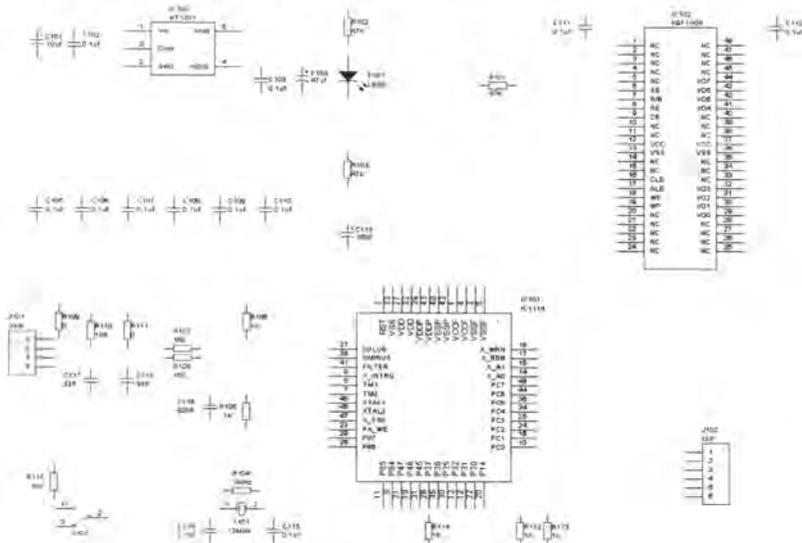


图 5-53 放置所有元器件并设置属性



放置电源及接地符号

- [1] 单击【Wiring】工具栏上的放置电源图标，放置电源，本例需要 13 个电源。
- [2] 单击【Wiring】工具栏上的接地符号图标，放置接地符号，本例中需要 22 个地，由于都是数字地，采用统一的符号表示即可。
- [3] 设置电源及接地符号的属性。



在设置接地符号的属性时，一定要保证将其网络标号的名称为“GND”，否则会造成将地线连接到了电源上的致命错误。

放置好电源和接地符号的原理图如图 5-54 所示。

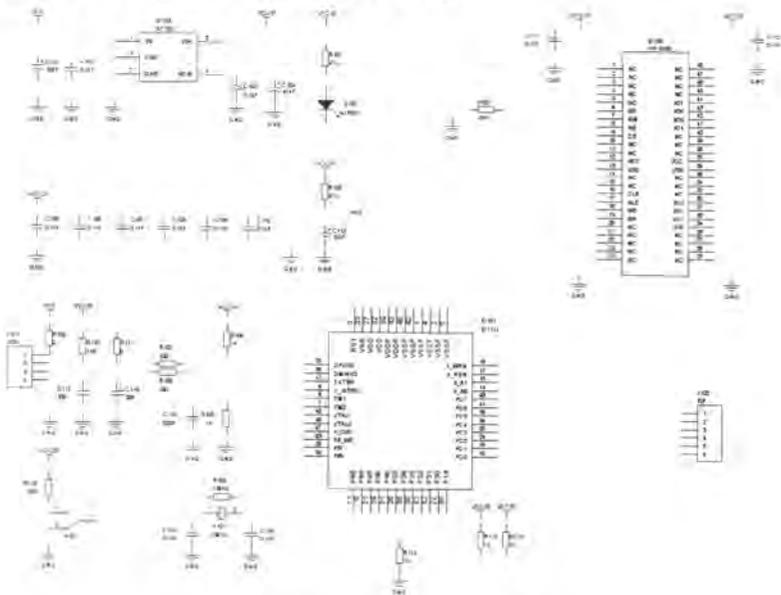


图 5-54 放置电源和接地符号



调整元器件位置，进行电气连接

由前面的学习知道，元器件之间建立电气连接关系既可以使用导线直接连接，也可以采用放置网络标签的方式。在元器件较多的情况下，适当地使用网络标签，能够使电路原理图结构清晰，便于阅读和修改。

- [1] 调整元器件的位置，进行合理放置。
- [2] 单击【Wiring】工具栏中的绘制导线图标，完成元器件连接。
- [3] 在芯片 IC1114、K9F1G08 的可用引脚及接口“J102”的 5 个引脚处放置网络标签，并输入相应的名称，如图 5-55 所示。



本例中，由于元器件引脚较多，为了避免连线繁杂，在芯片 IC1114、K9F1G08 的每一个用到的引脚处，尽量采用了网络标签的连接方式。

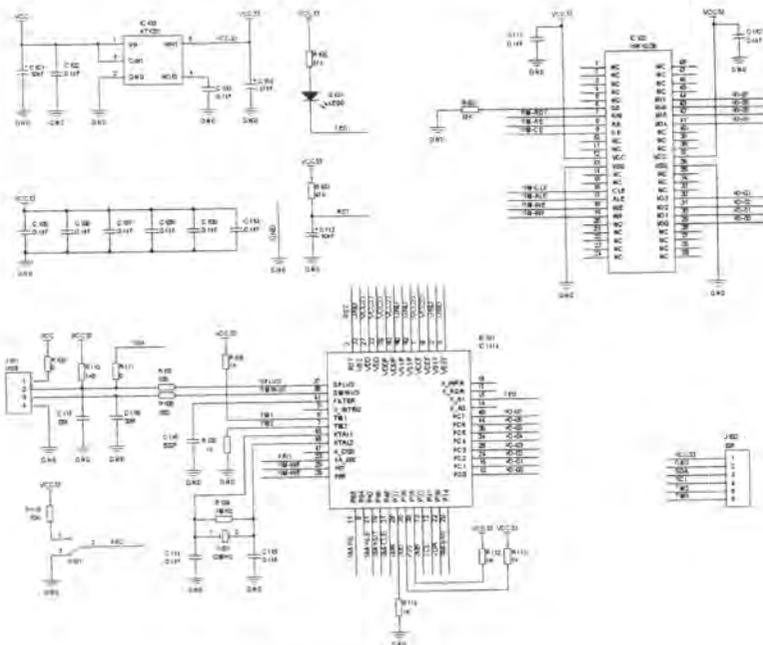


图 5-55 完成电气连接

- [4] 单击【Wiring】工具栏中的放置忽略 ERC 检查符号图标，在芯片 IC1114 及 K9F1G08 中用不到的、悬空的引脚处放置忽略 ERC 检查符号。

放置忽略 ERC 检查符号，让系统忽略对此处的 ERC 检查，以免产生不必要的错误报告。

完成后的电路原理图就如图 5-42 所示。

创建原理图项目元器件库

- [1] 执行【Design】/【Make Schematic Library】命令，则系统自动生成了原理图项目元器件库“U STORER.SCHLIB”，存放在当前项目的“Schematic Library Documents”文件夹中。
- [2] 双击打开该库文件，可以看到在【SCH Library】面板的元器件栏中，列出了全部的库元器件，共有 11 个，如图 5-56 所示。

5.7 思考与练习

1. 概念题

- (1) 简述 Altium Designer 6.0 系统中原理图库文件

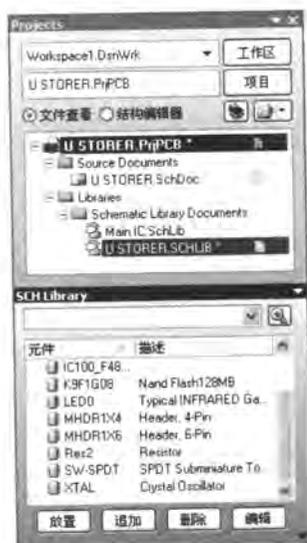


图 5-56 创建原理图项目元器件库

编辑环境的主要组成。

- (2) 简述库元器件原理图符号的绘制步骤。
- (3) 使用【SCH Library】面板能够实现哪些功能？

2. 操作题

- (1) 创建一个原理图库文件，并查阅相关资料，绘制电源芯片“TPS73HD318”的原理图符号。
- (2) 绘制如图 5-57 所示的电路原理图，并对所有元器件进行自动标注。

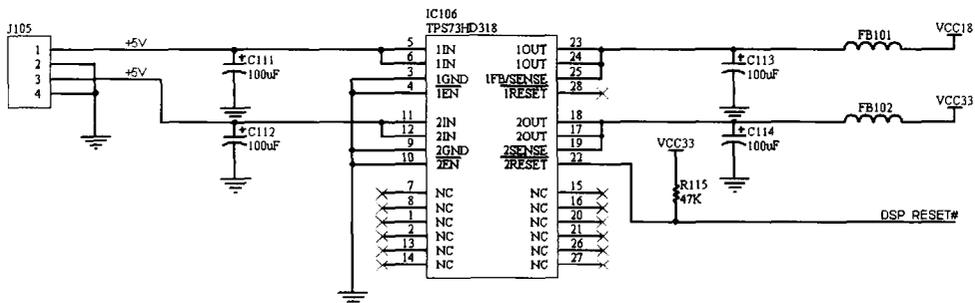
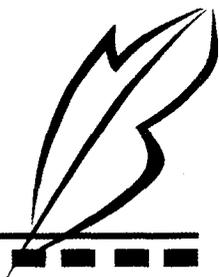


图 5-57 对所有元器件进行自动标注

- (3) 创建图 5-57 所示项目的原理图文件库，并生成各种库文件输出报表及元器件库报告。

第 6 章 项目编译与报表输出



前面几章重点讲述了电路原理图的绘制及编辑。实际上，在整个 PCB 项目设计的过程中原理图的构建仅仅是第一步，并不是最终的设计目的。我们还需要把设计好的原理图传送到后面的 PCB 编辑器中，以获得可用于生产的 PCB 文件，从而形成真正可用的实际电子产品。

一般来说，由于电路系统的复杂性，在设计好的电路原理图中或多或少都会存在一些错误或疏漏之处。因此，为了后续设计工作的顺利进行，在把原理图传送到 PCB 编辑器之前，应该对整个原理图进行相关的检测，尽可能排除掉所有的错误。

为了实时维护源原理图的正确性，Altium Designer 6.0 把项目编译的概念引入到设计流程中。根据用户的设置，在设计过程的任何阶段，系统都可以对原理图项目进行编译，以验证项目的等级和连接性，校验项目的电气和绘制错误等，同时会生成丰富的报表文件，便于用户查看、掌握项目中的各种关联信息及潜在的设计问题，尽可能地避免错误的发生，达到完善设计的目的。



学习目标

- 掌握项目编译的过程与功能
- 了解各种原理图报表的创建输出及作用
- 了解作业文件的批量输出



实例讲解

- 编译项目“mp3.PrjPCB”
- 创建项目网络表
- 创建基于单个原理图文件的网络表
- 创建元器件报表
- 创建元器件交叉参考报表
- 原理图报表的批量输出

6.1 项目编译

项目编译是用来检查用户所设计的电路原理图是否符合电气规则的重要手段。由于在电路原理图中各种元器件之间的连接直接代表了实际电路系统中的电气连接，因此所绘制的电路原理图应遵守实际的电气规则，否则就失去了实际的价值和指导意义。

所谓电气规则检查，就是要查看电路原理图的电气特性是否一致，电气参数的设置是否合理等。例如，如果一个输出引脚与另一个输出引脚连接在一起，就会造成信号的冲突；若一个元器件的标志与另一个元器件的标志相同，就会使系统无法进行区分；而若一个回路连接不完整，则会造成信号开路。所有这些都是不符合电气规则的现象。

Altium Designer 6.0 系统按照用户的设置进行项目编译后，会根据问题的严重性分别以错误、警告、致命错误等信息来提请用户注意。

6.1.1 项目编译设置

项目编译设置主要包括错误报告（Error Reporting）、连接矩阵（Connection Matrix）、比较器（Comparator）和生成工程变化订单（ECO Generation），这些设置都是在项目管理的选项对话框中完成的。

打开任意一个 ProtelPcb 项目，执行【项目管理】/【项目管理选项】命令，即可打开【Options for PCB Project】对话框，如图 6-1 所示。

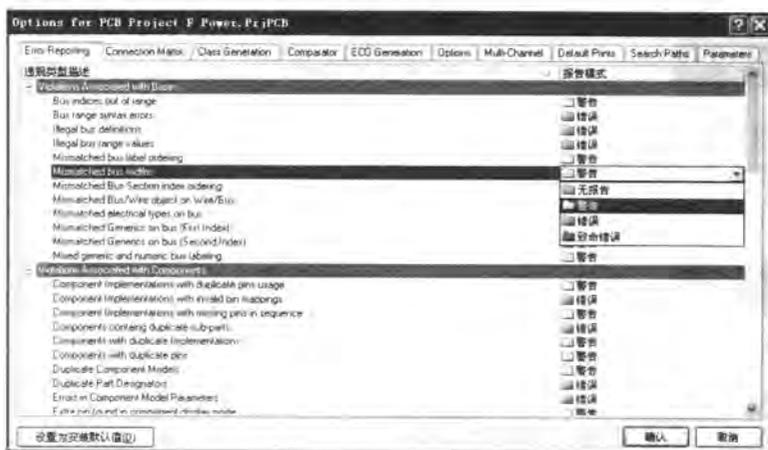


图 6-1 【Options for PCB Project】对话框

1. 错误报告（Error Reporting）设置

错误报告设置是在【Error Reporting】标签页中完成，如图 6-1 所示，用于设置各种违规类型的报告模式。违规类型共有六大类。

- ❑ 【Violations Associated with Buses】（与总线有关的违规类型）：包括总线标号超出了范围，不合法的总线定义，总线宽度不匹配等



- ❑ **【Violations Associated with Components】** (与元器件有关的违规类型): 包括元器件引脚重复使用, 元器件模型的参数错误, 图纸入口重复等
- ❑ **【Violations Associated with Documents】** (与文件有关的违规类型): 主要是与层次原理图有关的违规类型, 如重复的图纸符号名称, 无子原理图与图纸符号对应, 端口没有连接到图纸符号等
- ❑ **【Violations Associated with Nets】** (与网络有关的违规类型): 包括网络名称重复, 网络标签悬空, 网络参数没有赋值等
- ❑ **【Violations Associated with Others】** (与其他对象有关的违规类型): 包括原理图中的对象超出了图纸范围, 对象偏离了网格等
- ❑ **【Violations Associated with Parameters】** (与参数有关的违规类型): 同一参数具有不同的类型, 以及同一参数具有不同的数值

对于每一项具体的违规类型, 相应的有 4 种错误报告模式, 依次表明了违反规则的严重程度, 并采用不同的颜色, 便于用户区分。

- ❑ **【无报告】**: 出现该错误时, 系统不报告
- ❑ **【警告】**: 出现该错误时, 系统出现警告信息提示
- ❑ **【错误】**: 出现该错误时, 系统出现错误信息提示
- ❑ **【致命错误】**: 出现该错误时, 系统出现致命错误信息提示



用户根据自己的检测需要, 可以设置不同的报告模式来显示项目中的错误严重程度。但一般情况下, 建议用户不要轻易修改系统的默认设置。

2. 连接矩阵 (Connection Matrix) 设置

连接矩阵设置是在 **【Connection Matrix】** 标签页中完成, 如图 6-2 所示。

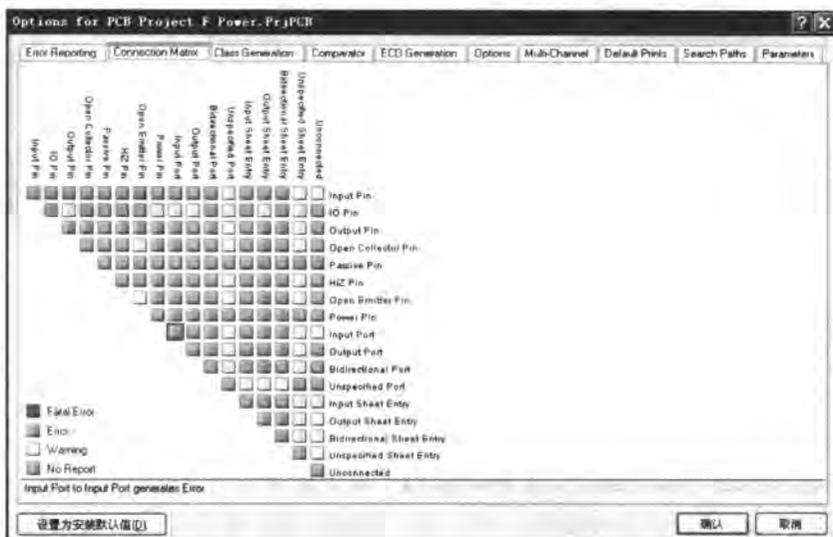


图 6-2 **【Connection Matrix】** 标签页

连接矩阵 (Connection Matrix) 中显示了各种引脚、端口、图纸入口之间的连接状态及相应的错误类型严格性设置。系统在进行电气规则检查 (ERC) 的时候, 将根据该连接矩阵设置的错误等级生成 ERC 报告。

例如, 在矩阵行中找到“Passive Pin”(无源引脚), 在矩阵列中找到“Unconnected”(未连接), 两者的交叉点处显示了一个绿色方块, 表示当一个无源引脚被发现未连接时, 系统将不给出任何报告; 又如, 在“Input Port”(输入端口)与“Input Port”(输入端口)的交叉点处, 显示的是一橙色方块, 表示如果 2 个输入端口相连, 系统将给出【错误】(Error) 信息报告。

对于各种连接的错误等级, 可以直接使用系统的默认设置, 也可以根据具体情况自行设置。自行设置的方法很简单, 只需单击相应连接交叉点处的颜色方块, 通过颜色的设定即可完成错误等级的设置。

例如, 为了严格表示 2 个输入端口连接所引起的错误, 可以单击交叉点处的橙色方块, 使之变为红色方块, 即将错误等级由“Error”设置为“Fatal Error”(致命错误)。

3. 比较器 (Comparator) 设置

比较器的参数设置是在【Comparator】标签页中完成, 如图 6-3 所示。



图 6-3 【Comparator】标签页

该标签页所列出的参数共有 4 类。

- 【Differences Associated with Components】: 与元器件有关的变化
- 【Differences Associated with Nets】: 与网络有关的变化
- 【Differences Associated with Parameters】: 与参数有关的变化
- 【Differences Associated with Physical】: 与对象有关的变化

在每一类中列出了若干具体选项, 对于每一选项在项目编译时发生的变化, 用户可以选择设置是忽略这种变化 (【忽略差异】) 还是显示这种变化 (【查找差异】), 若设置为【查找差异】, 则项目编译后相应项的变化情况将被列在【Messages】面板中。



例如，如果用户需要显示元器件标志符所发生的变化（Different Designators），可以将该项对应的模式设置为【查找差异】；而对于一些不需要显示的特性变化，如“Changed Room Definitions”（元器件集合定义变化）、“Extra Component Classes”（新增加元器件类别）等，则可以设置为【忽略差异】。

另外，在该标签页的下方还可以设置对象与标准的匹配程度，此项设置将作为用来判别差异是否产生的依据。

4. 生成工程变化订单（ECO Generation）设置

在 Altium Designer 6.0 中，当利用同步器在原理图文件与 PCB 文件之间传递同步信息时，系统将根据在工程变化订单（ECO）内设置的参数来对项目文件进行检查。若发现项目文件中发生了符合设置的变化，将打开【工程变化订单】对话框，向用户报告项目文件所发生的具体变化。

有关 ECO 参数的设置是在【ECO Generation】标签页中完成的，如图 6-4 所示。



图 6-4 【ECO Generation】标签页

该标签页中修改的类型描述有 3 类。

- 【Modifications Associated with Components】：与元器件有关的修改
- 【Modifications Associated with Nets】：与网络有关的修改
- 【Modifications Associated with Parameters】：与参数有关的修改

同样，每一类中包含若干选项，而每一选项的模式可以设置为“生成变化订单”或“忽略差异”（即不生成变化订单）。

6.1.2 执行项目编译

在上述的各项设置完成以后，用户就可以对自己的项目进行具体编译了，以检查并修改各种电气错误。

下面以第 4 章中所创建的项目“mp3.Prj\PCB”为例，说明项目编译的具体步骤。

【案例 6-1】 编译项目 “mp3.PrjPCB”

为了让用户更清楚地了解编译的重要作用，编译之前，我们加入一个错误到项目中，即去掉了顶层原理图“MP3.SchDoc”中名称为“VCCLED”的图纸入口。

**操作步骤**

- [1] 执行【项目管理】/【Compile PCB Project mp3.PRJPCB】命令，则系统开始对项目进行编译。
- [2] 编译完成，系统弹出如图 6-5 所示的【Messages】对话框。对话框上列出了项目原理图中的所有出错信息（共 24 个）及相应的错误等级。

Class	Document	Source	Message	Time	Date	No.
[Warning]	CPU.SchDoc	Compiler	Global Power-Object VCCLED at 930.680 has been reduced to local level by pr...	8:55:35	2006-12-8	1
[Warning]	Power.SchDoc	Compiler	Floating Net Label VBAT	8:55:35	2006-12-8	2
[Warning]	Connection.Sch	Compiler	Nets Wire FM_CLK has multiple names (Net Label FM_CLK, Net Label FM_DAT)	8:55:35	2006-12-8	3
[Warning]	MP3.SchDoc	Compiler	Unconnected Sheet Entry U_Power-VCCLED(Output) at 590.210	8:55:35	2006-12-8	4
[Warning]	MP3.SchDoc	Compiler	Unique Identifiers Errors: KFGYNYSY found at 590.240 and 590.600	8:55:35	2006-12-8	5
[Warning]	MP3.SchDoc	Compiler	Unique Identifiers Errors: KFGYNYSY found at 590.600 and 300.600	8:55:35	2006-12-8	6
[Error]	CPU.SchDoc	Compiler	Port VCCLED not matched to Sheet Entry at 1020.680	8:55:35	2006-12-8	7
[Warning]	MP3.SchDoc	Compiler	Nets Wire KEY11 has multiple names (Net Label KEY11, Sheet Entry U_Connect...	8:55:35	2006-12-8	8
[Warning]	MP3.SchDoc	Compiler	Nets Wire KEY12 has multiple names (Net Label KEY12, Sheet Entry U_Connect...	8:55:35	2006-12-8	9
[Warning]	MP3.SchDoc	Compiler	Nets Wire KEY00 has multiple names (Net Label KEY00, Sheet Entry U_Conn...	8:55:35	2006-12-8	10
[Warning]	MP3.SchDoc	Compiler	Nets Wire KEY01 has multiple names (Net Label KEY01, Sheet Entry U_Conn...	8:55:35	2006-12-8	11
[Warning]	MP3.SchDoc	Compiler	Nets Wire KEY02 has multiple names (Net Label KEY02, Sheet Entry U_Conn...	8:55:35	2006-12-8	12
[Warning]	Power.SchDoc	Compiler	Net VBAT+ has no driving source (Pin C45 1, Pin C46 2, Pin IC5 3, Pin IC6 6, Pin...	8:55:35	2006-12-8	13

图 6-5 出错信息显示



双击任一出错信息前面的颜色方块，则会弹出与此错误有关的原理图信息，显示在【Compile Errors】（编译错误）面板中。同时，相应的原理图被打开，进入原理图编辑环境中，出错位置则处于高亮显示的状态。

在这里首先查看错误等级为“Error”的出错信息。

- [3] 双击“Error”前面的橙色方块，在弹出的【Compile Errors】面板中，显示了错误的原因及位置，即于原理图“CPU.SchDoc”中，名称为“VCCLED”的端口与图纸入口不匹配，同时，原理图“CPU.SchDoc”被打开，名称为“VCCLED”的端口处于高亮显示的状态，如图 6-6 所示。
- [4] 根据该出错信息提示，在顶层原理图“MP3.SchDoc”中添加与端口“VCCLED”相匹配的图纸入口，并再次执行编译，可以看到，在【Messages】对话框上将不再显示“Error”出错信息。
- [5] 采用同样的方法，对【Messages】对话框上显示的其他出错信息一一进行检测、修正，确认原理图正确无误。



编译后的出错信息并不都是准确的，也并不一定都需要修改，用户应根据自己的设计理念进行具体判断。另外，对于违反了设定的电气规则但实际上是正确的设计部分，为了避免系统显示出错信息，可以放置忽略 ERC 检查指示符。

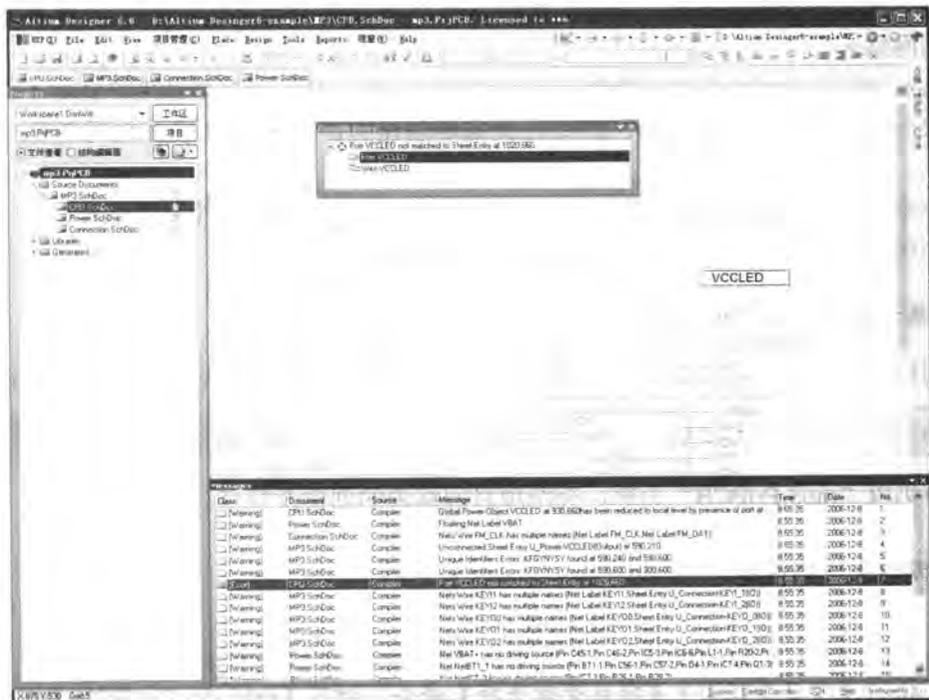


图 6-6 “Error” 信息显示

6.2 报表的创建及输出

Altium Designer 6.0 具有丰富的报表功能，能够方便地生成各种不同类型的报表。当电路原理图设计完成并且经过编译检测之后，用户可以充分利用系统所提供的这种功能来创建各种原理图的报表文件。借助于这些报表，用户能够从不同的角度更好地去掌握整个项目的有关设计信息，以便为下一步的设计工作做好充分的准备。

在第 4 章已经介绍过一种原理图报表即层次设计表，用来描述层次电路中各个电路原理图之间的层次关系，以帮助用户了解层次电路的层次结构，便于阅读和管理。在这里，将继续介绍其他几种原理图报表的创建，如网络表、元器件报表、元器件交叉参考报表等，并就它们各自的功能特点加以分析。

6.2.1 网络表

在由原理图生成的各种报表中，网络表最为重要。所谓网络，指的是彼此连接在一起的一组元器件引脚，一个电路实际上就是由若干网络组成的，而网络表就是对电路或电路原理图的一个完整描述。描述的内容包括两个方面，一是电路原理图中所有元器件的信息（包括元器件标志、元器件引脚和 PCB 封装形式等）；二是网络的连接信息（包括网络名称、网络节点等），是进行 PCB 布线、设计 PCB 不可缺少的工具。

网络表的生成有多种方法，可以在原理图编辑器中由电路原理图文件直接生成，也可以

利用文本编辑器手动编辑生成，当然，还可以在 PCB 编辑器中从已经布线的 PCB 文件中导出相应的网络表。

Altium Designer 6.0 为用户提供了方便快捷的实用工具，可以帮助用户针对不同的项目设计需求，创建多种格式的网络表文件。在此需要创建的是用于 PCB 设计的网络表，即 Protel 网络表。

具体来说，Protel 网络表包括两种，一种是基于单个原理图文件的网络表；另一种则是基于整个项目的网络表。

1. 基于整个项目的网络表

在创建网络表文件特别是基于项目的网络表文件之前，首先应进行简单的选项设置。

【案例 6-2】 创建项目网络表

下面仍以“mp3.PrjPCB”为例，介绍项目网络表的创建及特点。



网络表选项设置

- [1] 打开项目“mp3.PrjPCB”，以及项目中的任一原理图文件。
- [2] 执行【项目管理】/【项目管理选项】命令，打开【Options for PCB Project mp3.PRJPCB】对话框。
- [3] 单击 **Options** 标签，打开【Options】标签页，如图 6-7 所示。



图 6-7 【Options】标签页

在该标签页内可以进行网络表选项的有关设置，有 5 个复选框。

- 【允许端口】：该复选框用于设置是否允许用系统产生的网络名代替与电路输入/输出端口相关联的网络名。如果所设计的项目只是普通的原理图文件，不包含层次关系，可选中该复选框
- 【允许图纸入口命名网络】：该复选框用于设置是否允许用系统产生的网络名代替



与图纸入口相关联的网络名，系统默认选中

- **【追加图纸数到局部网络】:** 该复选框用于设置产生网络表时，是否允许系统自动将图纸号添加到各个网络名称中。当一个项目中包含多个原理图文档时，选中该复选框，便于错误的查找
- **【Higher Level Names Take Priority】:** 该复选框用于设置产生网络表时，是否优先显示较高层次的有关名称
- **【Power Port Names Take Priority】:** 该复选框用于设置产生网络表时，是否优先显示有关电源端口的名称

本例中，使用系统默认的设置即可。



创建项目网络表

- [1] 单击 **确认** 按钮，关闭【Options for PCB Project mp3.PRJPCB】对话框。
- [2] 执行【Design】/【Netlist For Project】命令，则系统

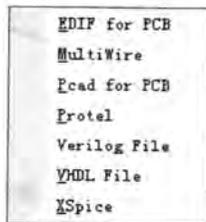


图 6-8 项目网络表格式

针对不同的设计项目，可以创建的网络表格式有多种，如多线程网络表（MultiWire），用于 FPGA 设计的网络表（VHDL File）等。这些网络表文件不但可以在 Altium Designer 6.0 系统中使用，而且还可以被其他的 EDA 设计软件所调用。

- [3] 执行【Protel】命令，则系统自动生成了网络表文件“mp3.NET”，并存放在当前项目下的“Generated”文件夹中。双击打开该项目网络表文件“mp3.NET”，结果如图 6-9 所示。

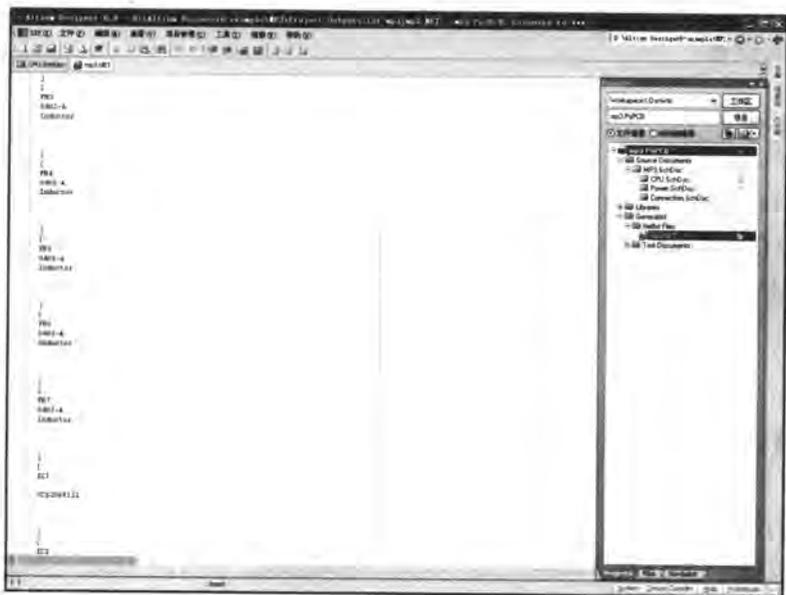


图 6-9 创建项目网络表文件

该网络表是一个简单的 ASCII 码文本文件，由一行一行的文本组成，内容分成了两大部分，一部分是元器件的信息，另一部分则是网络的信息。

元器件的信息由若干小段组成，每一元器件的信息为一小段，用方括号分隔，由元器件的标志、封装形式、型号、数值等组成，如图 6-10 所示，空行则是由系统自动生成的。

网络的信息同样由若干小段组成，每一网络的信息为一小段，用圆括号分隔，由网络名称和网络中所有具有电气连接关系的元器件引脚所组成，如图 6-11 所示。

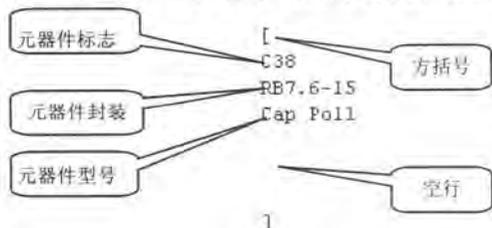


图 6-10 元器件的信息组成

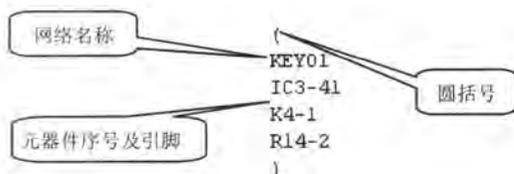


图 6-11 网络的信息组成



借助于元器件的信息，用户可以检查元器件是否重名；是否缺少元器件的封装信息、数值等问题；而借助于网络的信息，用户可以清晰地查看应该连接的引脚（包括隐藏引脚）是否已经连接在一起。

2. 基于单个原理图文件的网络表

【案例 6-3】 创建基于单个原理图文件的网络表

在第 5 章中，我们创建了一个关于 U 盘电路设计的项目“U STORER.PrjPCB”，该项目中只有一个原理图文件“U STORER.SchDoc”。下面以此为例，简要介绍一下基于单个原理图文件网络表的创建。



操作步骤

- [1] 打开项目“U STORER.PrjPCB”，以及项目中的原理图文件“U STORER.SchDoc”。
- [2] 执行【Design】/【Netlist For Document】命令，则系统弹出与图 6-8 所示一样的网络表格式选择菜单。



针对不同的设计文档，可以创建的网络表格式同样有多种。在此需要创建的仍然是 Protel 网络表。

- [3] 执行【Protel】命令，系统自动生成了当前原理图文件的网络表文件“U STORER.NET”，并存放在当前项目下的“Generated”文件夹中。双击打开该网络表文件，结果如图 6-12 所示。

该网络表的组成形式与前面基于整个项目的网络表是一样的，在此不再重复叙述。



图 6-12 创建原理图文件的网络表



如果项目中只有一个电路原理图文件，那么所创建的基于项目的网络表与基于原理图文件的网络表是完全相同的。但是，如果项目中包含有多个原理图文件（如层次电路），则基于项目的网络表与基于单个原理图文件的网络表是不同的。

6.2.2 元器件报表

元器件报表主要用来列出当前项目中用到的所有元器件的标志、封装形式、库参考等，相当于一份元器件清单。依据这份报表，用户可以详细查看项目中元器件的各类信息，同时，在制作 PCB 时，也可以作为元器件采购的参考。

【案例 6-4】 创建元器件报表

下面仍以项目“mp3.PrjPCB”为例，简介元器件报表的创建过程。



选项设置

- [1] 打开项目“mp3.PrjPCB”，以及项目中的任一原理图文件。
- [2] 执行【Reports】/【Bill of Materials】命令，则系统弹出【Bill of Materials For Project】对话框，如图 6-13 所示。

在该对话框中，可以对要创建的元器件报表进行选项设置。左边有 2 个列表框，含义不同。

- **【All Columns】**：该列表框列出了系统能够提供的所有元器件属性信息，如“Description”（元器件描述信息）、“Component Kind”（元器件类型）等。对于需

要查看的有用信息，选中右边与之对应的复选框，即可在元器件报表中显示出来。在图 6-13 中，使用了系统的默认设置，即只选中了“Description”、“Designator”、“Footprint”、“LibRef”、“Quantity”几项



图 6-13 【Bill of Materials For Project】对话框

- **【分组的列】**: 该列表框用于设置元器件的归类标准。可以将【All Columns】中的某一属性信息拖到该列表框中，则系统将以该属性信息为标准，对元器件进行归类，显示在元器件报表中

在列表框的下方，还有如下若干选项。

- **【文件格式】**: 用于设置文件的输出格式。单击 按钮，有多个选项供用户选择，如 CVS 格式、文本格式、Excel 格式、网页格式等
- **【模板】**: 用于为元器件报表设置显示模板。单击右边的下拉按钮 ，可以使用曾经用过的模板文件，也可以单击 按钮重新选择。选择时，若模板文件与元器件报表在同一目录下，可以选中下面的【Relative Path to Template File】复选框，使用相对路径搜索，否则应该使用绝对路径搜索



设置好元器件报表的相应选项后，就可以进行元器件报表的创建、显示及输出了。元器件报表可以以多种格式输出，但一般选择 Excel 格式。



创建报表

- [1] 单击 按钮，在弹出的菜单中执行【Report】命令，即可打开元器件报表的预览对话框，如图 6-14 所示。
- [2] 单击对话框中的 按钮，可以将该报表进行保存，默认文件名为“mp3.xls”，是一个 Excel 文件。
- [3] 单击 按钮，打开该 Excel 文件，如图 6-15 所示。



此外，系统还可以为用户提供简易的元器件报表，不需要进行设置即可产生。

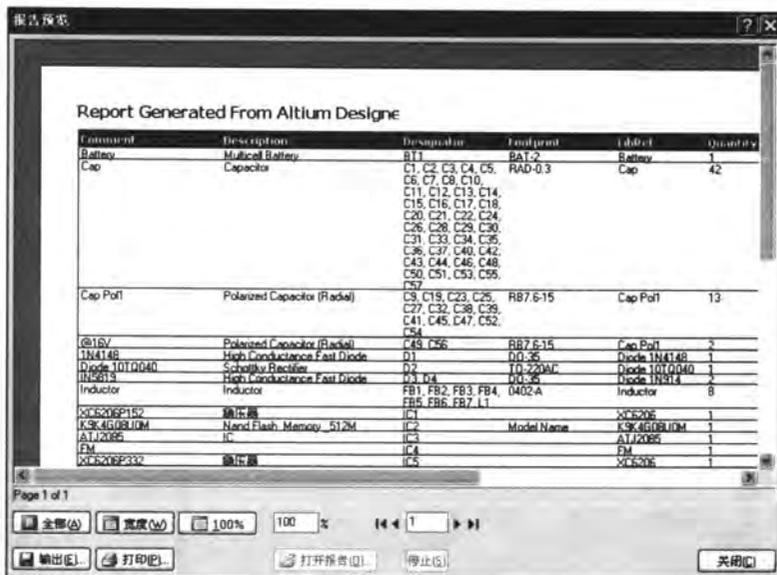


图 6-14 【报告预览】对话框

	A	B	C	D	E	F	G	H	I	J	K
1	Report Generated From Altium Designer										
2											
3	Battery	Multicell Battery			BT1		BAT-2			Battery	1
	Cap	Capacitor			C1, C2, C3, C4, C5, C6, C7, C8, C10, C11, C12, C13, C14, C15, C16, C17, C18, C20, C21, C22, C24, C26, C28, C29, C30, C31, C33, C34, C35, C36, C37, C40, C42, C43, C44, C46, C48, C50, C51, C53, C55, C57		RAD-03			Cap	42
4	Cap Pol1	Polarized Capacitor (Radial)			C9, C19, C23, C25, C27, C32, C38, C39, C41, C45, C47, C52, C54		RB7.6-15			Cap Pol1	13
5	@16V	Polarized Capacitor (Radial)			C49, C56		RB7.6-15			Cap Pol1	2
6	1N4148	High Conductance Fast Diode			D1		DO-35			Diode 1N4148	1
7	Diode 10T0Q40	Schottky Rectifier			D2		TO-220AC			Diode 10T0Q40	1
8	1N5819	High Conductance Fast Diode			D3, D4		DO-35			Diode 1N5819	2
9	Inductor	Inductor			FB1, FB2, FB3, FB4, FB5, FB6, FB7, L1		0402-A			Inductor	8
10	XC6206P152	稳压源			IC1					XC6206	1
11	K9F4G08U0M	Nand Flash Memory_512M			IC2		Model Name			K9F4G08U0M	1
12	AT12065	IC			IC3					AT12065	1
13	FM				IC4					FM	1
14	XC6206P332	稳压源			IC5					XC6206	1
15	MAX1896	升压转换器			IC6					MAX1896	1

图 6-15 Excel 格式的元器件报表

- [4] 在原理图编辑环境中，执行【Report】/【Simple BOM】命令，则系统同时产生了 2 个文件，即“mp3.BOM”与“mp3.CSV”，并加入到项目中。两个文件的内容大体相同，都简单直观地列出了所有元器件的序号、描述、封装形式、数量等，如图 6-16 所示。

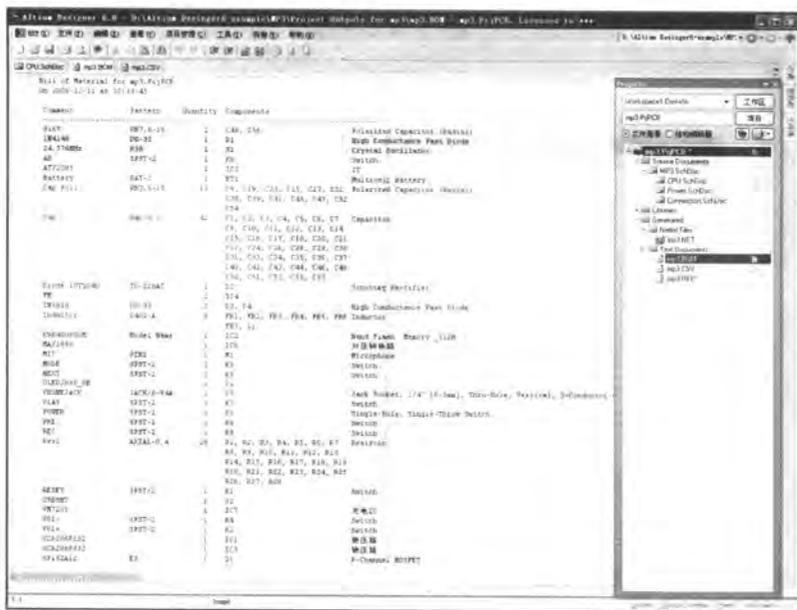


图 6-16 简易元器件报表

6.2.3 元器件交叉参考报表

元器件交叉参考报表主要用于将整个项目中的所有元器件按照所属的原理图进行分组统计，同样相当于一份元器件清单，该报表的创建和操作与上述的元器件报表类似。

【案例 6-5】 创建元器件交叉参考报表



操作步骤

- [1] 打开项目“mp3.PrjPCB”，以及项目中的任一原理图文件。
- [2] 执行【Reports】/【Component Cross Reference】命令，则系统弹出【Component Cross Reference Report For Project】对话框，如图 6-17 所示。



图 6-17 【Component Cross Reference Report For Project】对话框



该对话框用于对元器件交叉参考报表的创建进行选项设置,与图 6-13 所示的对话框基本相同。只是在这里选中了“Document”(文件)选项,而且放在了【分组的列】列表框中,系统将以该属性信息为标准,对元器件进行归类显示。

- [3] 单击 按钮,在弹出的菜单中执行【Report】命令,即可打开元器件交叉参考报表的预览对话框,如图 6-18 所示。



图 6-18 元器件交叉参考报表预览

- [4] 单击对话框中的 按钮,可以将该报表进行保存。



元器件交叉参考报表实际上是元器件报表的一种,是以元器件所属的原理图文件为标准进行分类统计的一份元器件清单。因此,系统默认保存时,采用了同一个文件名,两者只能保存其一,用户可以通过设置不同的文件名加以保存。

6.3 输出作业文件

对于各种报表文件,可以采用前面所介绍的方法来分别设置,逐个地创建并输出;也可以直接利用系统提供的输出作业文件功能来进行批量输出,即只需进行一次输出设置,就能完成所有报表文件的输出,包括网络表、元器件报表、元器件交叉参考报表、原理图文件、PCB 文件等,简化了操作过程。

【案例 6-6】 原理图报表的批量输出



创建输出作业文件

- [1] 打开项目“mp3.PrjPCB”,以及项目中的任一原理图文件。
 [2] 执行【Files】/【创建】/【输出作业文件】命令,或者在【Projects】面板上单击

按钮，在弹出的级联菜单中执行【追加新文件到项目中】/【Output Job Files】，则系统在当前项目下，自动创建了一个默认名为“Job1.OutJob”的输出作业文件，将其另存为“mp3.OutJob”，如图 6-19 所示。

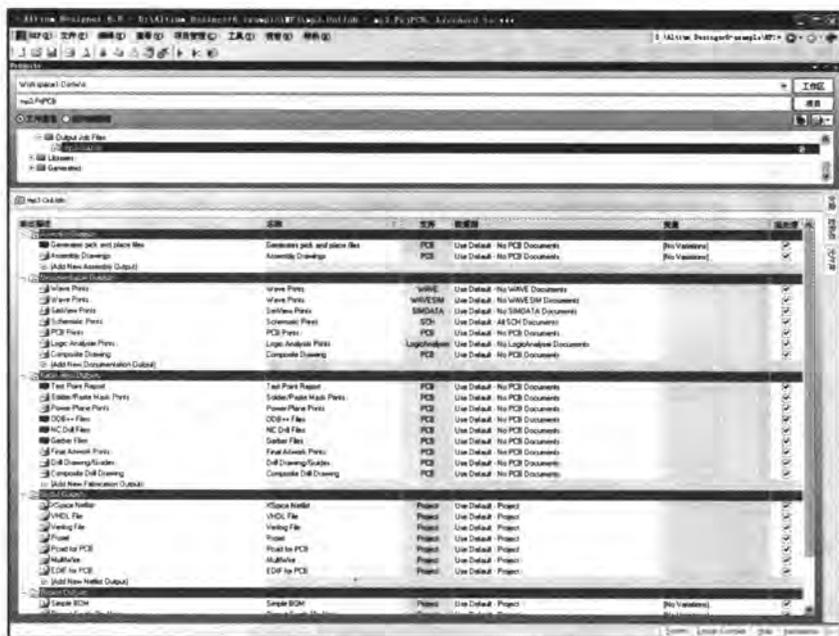


图 6-19 创建输出作业文件

在该作业文件中，包含了 5 大类可输出作业（文件）。

□ **Assembly Outputs:** PCB 的汇编输出文件

□ **Documentation Outputs:** 原理图与 PCB 的打印输出文件

□ **Fabrication Outputs:** 与 PCB 有关的加工输出文件

□ **Netlist Outputs:** 与项目有关的各种网络表输出文件

□ **Report Outputs:** 与项目有关的各种报表输出文件

在每一类中，分别涵盖了若干项具体的可进行输出配置的作业。

[3] 在任一可输出作业上单击鼠标右键，则弹出如图 6-20 所示的快捷菜单。

菜单中提供了与作业配置有关的编辑操作命令。

□ **【裁剪 (T)】:** 用于剪切选中的输出作业

□ **【复制 (C)】:** 用于复制选中的输出作业

□ **【粘贴 (P)】:** 用于粘贴剪贴板中的作业

□ **【复制 (I)】:** 用于在当前位置直接复制一个输出作业



图 6-20 快捷菜单

该命令的实际含义为“Duplicate”，与“Copy”命令不同，执行时不需要先进行剪切。



- **【清除 (L)】**: 用于删除选中的输出作业



该命令的实际含义为“Clear”，与“裁剪 (T)”命令不同。执行该命令后，会将选中的输出作业从作业配置文件中彻底删除，而使用“裁剪 (T)”命令剪掉一个作业后，还可以使用“粘贴 (P)”命令恢复。

- **【运行输出生成器 (O)】**: 选中一个输出作业后，若数据源存在，则执行该命令可以产生相应的输出文件，与工具栏中的按钮作用相同
- **【选择执行 (S)】**: 用于运行当前选中的多个输出作业，与工具栏中的按钮作用相同
- **【执行批处理 (B)】**: 用于运行批处理输出。与每一个输出作业相对应，都有一个批处理复选框，若选中了该复选框，则对应的输出作业就会被添加到批处理作业中。执行该命令后，可以一次性完成批处理输出。与工具栏中的按钮作用相同
- **【页面设定 (U)】**: 用于进行打印输出的页面设置。该命令只对需要打印的作业才有效，如“Schematic Prints”（原理图打印输出）。若在“Documentation Outputs”栏中选择了“Schematic Prints”，单击鼠标右键，在弹出的快捷菜单中执行**【页面设定 (U)】**命令，则系统会弹出如图 6-21 所示的**【Schematic Print Properties】**对话框，在该对话框中可以设置原理图的打印属性，设置完毕，单击按钮，就可以进行原理图的打印输出了
- **【配置】**: 用于对输出的各种报表文件进行选项设置



图 6-21 原理图打印属性设置

在本例中，将主要完成各种元器件报表的一次性批量输出，因此选中了“Netlist Outputs”栏中的“Protel”选项的复选框，以及与“Report Outputs”栏中的“Bill of Materials”、“Component Cross Reference”、“Report Project Hierarchy”、“Simple BOM”4项相对应的复选框，完成了批处理作业的设置，如图 6-22 所示。



为了明确起见，把当前项目“mp3.PrjPCB”中已经存在的各种报表文件从项目中删除掉，以使当前项目下的“Generated”文件夹不再存在。

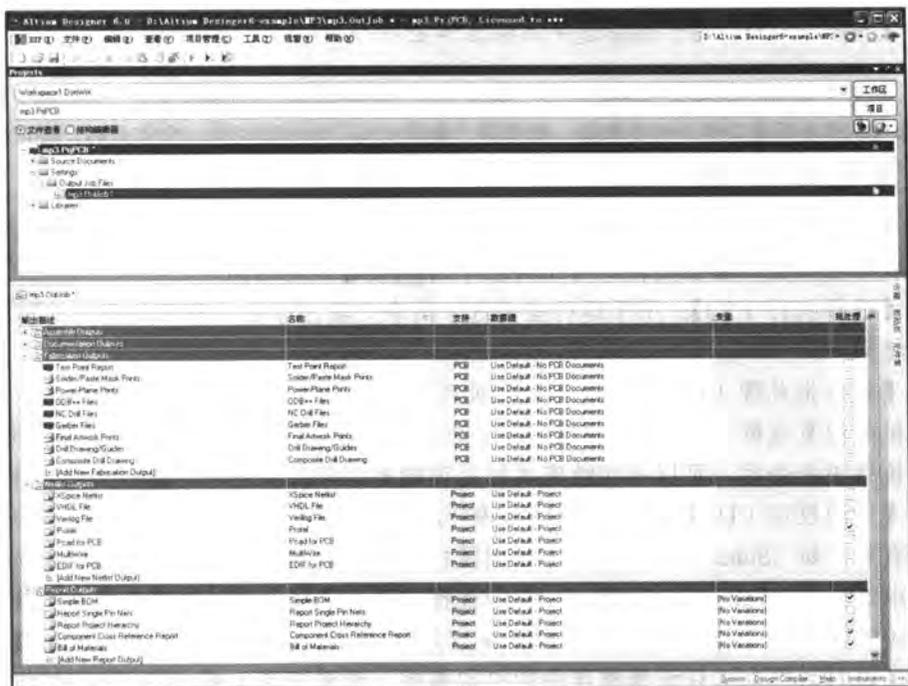


图 6-22 设置批处理输出



报表文件的批量输出

- [1] 在任一个已设置的输出作业（如“Protel”）上单击鼠标右键，在弹出的快捷菜单中选择【执行批处理（B）】命令，或者单击工具栏中的  按钮。
- [2] 系统弹出如图 6-23 所示的【Batch Output】确认对话框。该对话框提示用户当前有 5 个批处理输出作业。

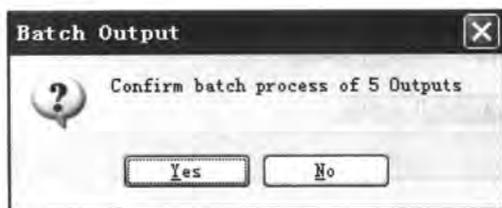


图 6-23 【Batch Output】对话框

- [3] 单击  按钮确认，系统执行批处理操作，一次性完成了各种元器件报表的创建，并自动打开，如图 6-24 所示。

可以看到，在项目“mp3.PrjPCB”下的“Generated”文件夹中一次性生成了“Bill of Materials-mp3.csv”、“Component Cross Reference Report- mp3.csv”、“mp3.NET”、“mp3.BOM”、“mp3.CSV”、“mp3.REP”共 6 个报表文件（简易元器件报表包含有 2 个文件）。

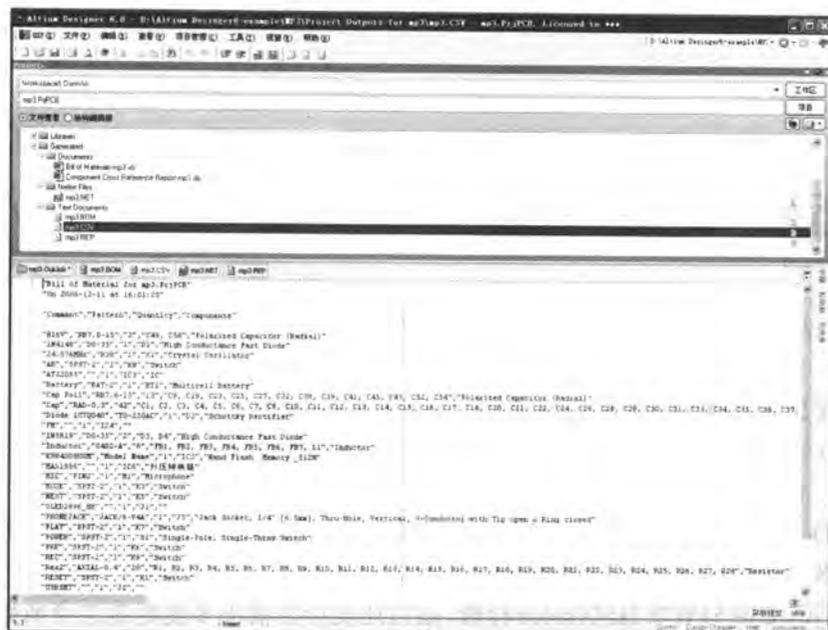


图 6-24 元器件报表的批量输出

6.4 思考与练习

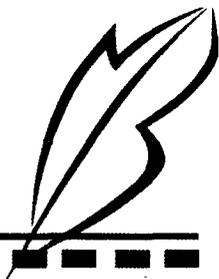
1. 概念题

- (1) 项目编译的作用是什么？编译之前要进行哪几项相关的设置？
- (2) 原理图报表主要有哪几种？

2. 操作题

- (1) 练习进行项目编译的选项设置，并对第 5 章习题中所绘制的电路原理图进行项目编译，查错并修改。
- (2) 创建该项目的网络表及基于电路原理图的网络表，并比较二者是否相同。
- (3) 使用输出作业文件功能批量输出该项目的各原理图报表。

第 7 章 电路仿真



在电子产品的整体开发进程中,由电路原理图的理论绘制进入到 PCB 的实质制作,一般还需要经过一个重要的过程,即电路仿真。

电路仿真是研究电路性能的一个有利工具。在制作 PCB 之前,如果能够对原理图进行必要的仿真,以便明确把握系统的性能,并据此对各项参数进行适当的调整,将会尽可能地减少设计差错,节省大量的时间和财力。

Altium Designer 6.0 系统把混合信号电路仿真完全集成到原理图的编辑环境中,用户可以直接从电路原理图进行大量的仿真分析,如零-极点分析、噪声分析、温度和参数扫描等。其仿真引擎不但支持 SPICE 3f5/Xspice 标准,而且还支持目前很多使用制造商所采用的 Pspice 模型,为用户提供了更广泛的器件仿真选择。

此外,仿真结果还可在强大的波形浏览器中显示,用户可对生成的仿真数据进行充分的分析、处理,以获得更详细、更准确的电路性能。



学习目标

- 掌握常用仿真元器件、仿真激励源、仿真方式的参数设置
- 熟悉 Altium Designer 6.0 的电路仿真过程
- 学习分析仿真波形及数据,掌握系统性能
- 了解常用的仿真波形管理命令



实例讲解

- 元器件的仿真参数设置
- 仿真数学函数的放置及参数设置
- 放置仿真激励源
- 设置仿真方式并运行仿真
- 查看波形的变化数据
- 调整波形的显示范围
- 信号波形的运算及追加



7.1 电路仿真的基本概念

在具有仿真功能的 EDA 软件出现之前,设计者为了对所设计的电路进行验证,一般是使用面包板来搭建模拟的电路系统,之后对一些关键的电路节点进行逐点测试,通过观察示波器上的测试波形来判断相应的电路部分是否达到了设计要求。如果没有达到,则需要对元器件进行更换,有时甚至要调整电路结构、重建电路系统,然后再进行测试,直到达到设计要求为止,整个过程冗长而烦琐,工作量非常大。

使用软件进行电路仿真,则是把上述过程全部搬到了计算机中,即同样要搭建电路系统(绘制电路仿真原理图)、测试电路节点(执行仿真命令),而且也同样需要查看相应节点(中间节点和输出节点)处的电压或电流波形,并依次作出判断并进行调整。只不过,这一切都将在软件仿真环境中进行,过程轻松,操作方便,只需要借助于一些仿真工具和仿真操作即可快速完成。

仿真中涉及的几个基本概念如下。

- 仿真元器件: 用户进行电路仿真时使用的元器件,要求具有仿真模型
- 仿真原理图: 用户根据具体电路的设计要求,使用原理图编辑器及具有仿真模型的元器件所绘制而成的电路原理图
- 仿真激励源: 用于模拟实际电路中的激励信号
- 节点网络标签: 对于电路中要测试的多个节点,应该分别放置一个有意义的网络标签名,便于明确查看每一节点的仿真结果(电压或电流波形)
- 仿真方式: 仿真方式有多种,不同的仿真方式下相应有不同的参数设定,用户应根据具体的电路要求来选择设置仿真方式
- 仿真结果: 仿真结果一般是以波形的形式给出,不仅仅局限于电压信号,每个元器件的电流及功耗波形都可以作为仿真结果加以显示

7.2 电路仿真过程

1. 电路仿真原理图的绘制及编辑

电路仿真原理图的编辑环境就是用户已经熟悉的电路原理图编辑环境,绘制方法也与普通电路原理图的绘制一样,具体操作可以参考前面的第3章和第4章。

需要特别注意的是,在仿真电路原理图时所放置的每一个元器件都应该具有相应的仿真模型,这一点是与普通电路原理图的绘制有所区别的,否则仿真过程中将出现错误信息。

2. 设置仿真元器件的参数

由于进行仿真的目的就是为了给元器件选择合适的电路参数,因此在绘制好电路仿真原理图以后,每一个元器件的参数(特别是仿真参数)的设置是必不可少的,而且非常重要。

3. 放置电源和仿真激励源

在电路仿真原理图中，电源与仿真激励源并不是同一个概念。电源是固定用来对电路进行供电的，以保证整个电路的正常工作；而仿真激励源则是在仿真过程中，提供给电路的一种特殊的激励信号，专门用于对电路的测试，也可以看作是一种比较特殊的仿真元器件。根据不同的测试要求，可以选择不同的仿真激励源。

对于所添加的电源和仿真激励源，同样也要进行相应的参数设置，特别是仿真激励源，其各项参数一定要认真设置，以保证仿真的正确运行。

4. 选择测试点并放置网络标签

由于仿真程序中一般只自动提供每一元器件两端的电压、流过的电流及消耗的功率仿真显示，而对于电路中节点位置的表示并不明确。因此，用户应该在需要观测的电路关键位置添加明确的网络标签，便于在仿真结果中清晰查看，放置方法与电路原理图中放置网络标签的方法是一样的。

5. 对电路进行 ERC 校验

在电路仿真运行之前，应对绘制好的电路仿真原理图进行 ERC 校验，以确保电气连接的正确性。

6. 设置仿真方式及相应参数

Altium Designer 6.0 为用户提供了多种仿真方式，如瞬态特性分析、交流小信号分析、参数扫描等，不同的仿真方式需要设置的特定参数是不同的，显示的仿真结果也是不一样的，可以从不同的角度对电路进行检测分析，用户应根据自己的实际需要加以选择。

7. 执行仿真命令

完成了以上各项设置以后，执行【Design】/【Simulate】/【Mixed Sim】命令，系统即可开始电路仿真。

稍等片刻后，若电路仿真原理图没有错误，系统就会给出电路仿真的结果，并把该结果存放在后缀名为“.sdf”的文件中；若有错误，则仿真过程中止，同时在弹出的【Message】窗口中显示出电路仿真原理图中的错误信息，用户可以进行察看并返回电路仿真原理图中进行修改，直到没有错误为止。

8. 分析仿真结果

在后缀名为“.sdf”的文件中，用户可以查看仿真的波形及数据，并对电路的性能进行分析。如果没有达到预定的指标要求，应查找原因，有针对性地去修改电路中的有关参数，之后再次进行仿真，直至获得满意的仿真结果。

下面来详细讲解各项操作的具体内容及相关设置。由于电路原理图的绘制及 ERC 校验等在前面的章节中已经学习过，在此不再重复，重点放在与仿真有关的部分上。



7.3 元器件的仿真模型及参数

在绘制好电路仿真原理图，进行电路仿真之前，需要为仿真原理图中的各元器件追加仿真模型、设置仿真参数，这是必要而且关键的一步操作。

7.3.1 常用元器件的仿真模型及参数

Altium Designer 6.0 系统没有为元器件提供专门的仿真模型库，而是把原理图符号、PCB 封装与仿真模型、信号完整性模型等集成在一起，形成了集成库文件。

“Miscellaneous Devices.IntLib”是系统为用户默认提供的一个常用分离元器件集成库。在这个集成库中包含了各种常见常用的元器件，如电阻、电容、电感、晶振、二极管、三极管等，大多数都具有仿真模型。当这些元器件放置在原理图中并进行属性设置以后，相应的仿真参数也同时被系统默认设置，可以直接用于仿真。

【案例 7-1】 元器件的仿真参数设置

以电容为例，来看一下常用元器件的仿真参数设置。



操作步骤

- [1] 打开【元件库】面板，在集成库“Miscellaneous Devices.IntLib”中，找到元器件“Cap”，并放置在原理图中，如图 7-1 所示。
- [2] 双击该元器件，打开【元件属性】对话框。在【Models】栏中，可以看到元器件的仿真模型已经存在，如图 7-2 所示。

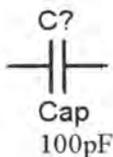


图 7-1 放置电容



图 7-2 设置元器件属性

- [3] 设定【标识符】为“C1”，设定【Parameters】栏中的【Value】为“100uF”。双击【Models】栏中的类型“Simulation”，进入【Sim Model】窗口中，打开其中的【参

数】标签页，如图 7-3 所示。

【参数】标签页中有 2 项参数。

- 【Value】：用于输入电容值，这里已被设定为“100uF”
- 【Initial Voltage】：用于输入电容两端的初始端电压，可以设置为具体值，也可以默认



在瞬态特性仿真方式中，不同的初始端电压值会带来不同的仿真输出结果，默认时系统将默认设定为“0V”。

- [4] 单击 按钮，返回【元件属性】对话框，再次单击 按钮，关闭对话框。设置了基本属性及仿真参数的电容如图 7-4 所示。



图 7-3 仿真【参数】标签页

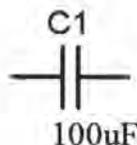


图 7-4 设置了仿真参数的电容

7.3.2 特殊仿真元器件的参数设置

在仿真过程中，有时还会用到一些专用于仿真的特殊元器件，它们存放在系统提供的“Simulation Sources.IntLib”集成库中。

1. 节点电压初值

节点电压初值“.IC”主要用于为电路中的某一节点提供电压初值，与电容中的【Initial Voltage】参数的作用类似。设置方法很简单，只要把该元器件放在需要设置电压初值的节点上，通过设置该元器件的仿真参数即可为相应的节点提供电压初值，如图 7-5 所示。

需要设置的“.IC”元器件仿真参数只有一个，即节点的电压初值，在这里设定为“10V”，如图 7-6 所示。

设置了有关参数后的“.IC”元器件如图 7-7 所示。

使用“.IC”元器件为电路中的某些节点设置电压初值后，用户采用瞬态特性分析的仿真方式时，若选中了【Use Initial Conditions】复选框，则仿真程序将直接使用“.IC”元器件所设置的电压初值作为瞬态特性分析的初始条件。

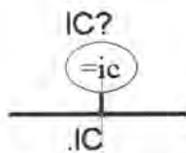


图 7-5 放置“.IC”元器件



图 7-6 “.IC”元器件仿真参数

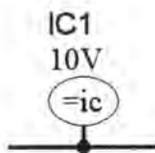


图 7-7 设置了属性及仿真参数

当电路中有储能元器件（如电容）时，如果在电容两端设置了电压初始值，而同时在与该电容连接的导线上也放置了“.IC”元器件，并设置了参数值。此时进行瞬态特性分析时，系统将使用电容两端的电压初始值，而不会使用“.IC”元器件的设置值，即一般元器件的优先级高于“.IC”元器件。

2. 节点电压

在对双稳态或单稳态电路进行瞬态特性分析时，节点电压“.NS”用来设定某个节点的电压预收敛值，如果仿真程序计算出该节点的电压小于预设的收敛值，则去掉“.NS”元器件所设置的收敛值，继续计算，直到算出真正的收敛值为止，即“.NS”元器件是求节点电压收敛值的一个辅助手段。

设置方法很简单，只要把该元器件放在需要设置电压预收敛值的节点上，通过设置该元器件的仿真参数即可为相应的节点设置电压预收敛值，如图 7-8 所示。

需要设置的“.NS”元器件仿真参数只有一个，即节点的电压预收敛值，这里设置为“0V”。如图 7-9 所示。

设置了有关参数后的“.NS”元器件如图 7-10 所示。

若在电路的某一节点处，同时放置了“.IC”元器件与“.NS”元器件，则仿真时“.IC”元器件的设置优先级将高于“.NS”元器件。

3. 仿真数学函数

Altium Designer 6.0 系统还提供了若干仿真数学函数，它们同样作为一种特殊的仿真元器件，可以放置在电路仿真原理图中使用，主要用于对仿真原理图中的两个节点信号进行各种合成运算，以达到一定的仿真目的，包括节点电压的加、减、乘、除，以及支路电流的加、减、乘、除等运算，也可以用于对一个节点信号进行各种变换，如正弦变换、余弦变换、双曲线变换等。

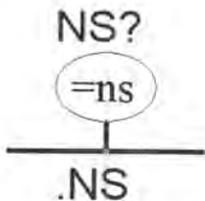


图 7-8 放置“.NS”元器件



图 7-9 “.NS”元器件仿真参数

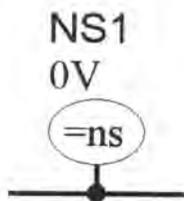


图 7-10 设置了属性及仿真参数

仿真数学函数存放在“Simulation Math Function.IntLib”集成库中，使用方法很简单，只需把相应的函数功能模块放到仿真原理图中需要进行信号处理的地方即可，仿真参数不需要用户自行设置。

图 7-11 所示的是对两个节点电压信号进行相加运算的仿真数学函数“ADDV”。

【案例 7-2】 仿真数学函数的放置及参数设置

本例中，设计使用相关的仿真数学函数，对某一输入信号分别进行正弦变换和余弦变换，然后叠加输出。



操作步骤

- [1] 新建一个原理图文件，另存为“仿真数学函数.SCHDOC”。
- [2] 在系统提供的集成库中，找到“Simulation Math Function.IntLib”，并进行加载。
- [3] 在【元件库】面板中，打开集成库“Simulation Math Function.IntLib”，找到正弦变换函数“SINV”、余弦变换函数“COSV”及电压相加函数“ADDV”，分别放置在原理图“仿真数学函数.SCHDOC”，如图 7-12 所示。

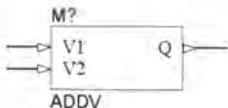


图 7-11 仿真数学函数“ADDV”

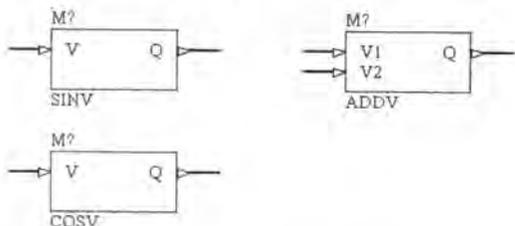


图 7-12 放置数学函数

- [4] 在【元件库】面板中，打开集成库“Miscellaneous Devices.IntLib”，找到元器件 Res3，在原理图中放置 2 个接地电阻，并完成相应的电气连接，如图 7-13 所示。

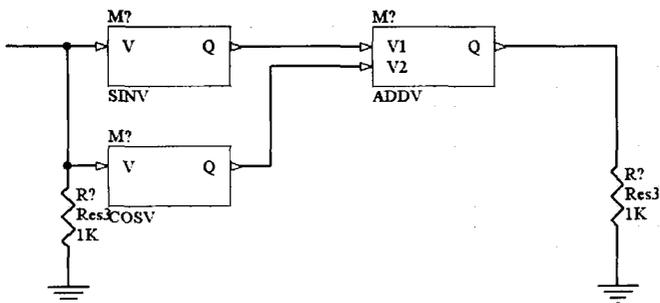


图 7-13 电气连接

- [5] 双击电阻，进行参数设置，相应的仿真参数即电阻值均设为“1k”。
- [6] 双击每一个仿真数学函数，进行参数设置，在弹出的【元件属性】对话框中，只需设置标志符即可。设置好的原理图如图 7-14 所示。

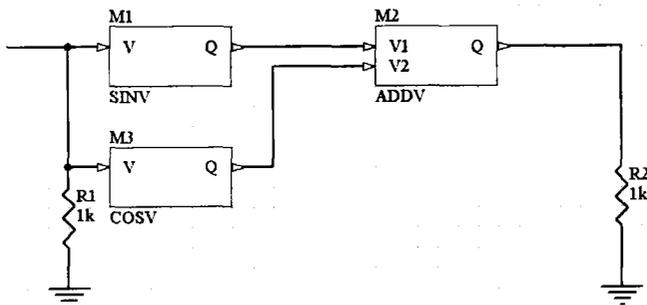


图 7-14 设置好元器件参数的原理图

用户在设置仿真参数时，可以不带物理量纲，系统将自动设置各参数的物理量纲为国际标准单位，但不支持科学记数法。若参数值太大或太小，可以使用比例因子的方法输入，如：“u”表示 10^{-6} ，“M”表示 10^6 等。

7.4 电源及仿真激励源

Altium Designer 6.0 提供了多种电源和仿真激励源，存放在“Simulation Sources.IntLib”集成库中，供用户选择。在使用时，均被默认为理想的激励源，即电压源的内阻为零，而电流源的内阻为无穷大。

1. 电源

仿真电路中，常用的电源主要有直流电压源“VSRC”和直流电流源“ISRC”，分别用来提供一个不变的电压信号或不变的电流信号，符号形式如图 7-15 所示。

这两种电源通常在仿真电路上电时或需要为仿真电路输入一个阶跃激励信号时使用，以便观测电路中某一节点的瞬态响应波形，需要设置的仿真参数是相同的 3 项，如图 7-16 所示。



图 7-15 直流电压源、直流电流源符号



图 7-16 直流电源的仿真参数

- 【Value】:** 直流电源值
- 【AC Magnitude】:** 交流小信号分析的电流（电压）值
- 【AC Phase】:** 交流小信号分析的相位值

2. 仿真激励源

仿真激励源就是仿真时输入到仿真电路中的测试信号，根据观察这些测试信号通过仿真电路后的输出波形，用户可以判断仿真电路中的参数设置是否合理。

1) 正弦信号激励源 正弦信号激励源包括正弦电压源“VSIN”和正弦电流源“ISIN”，用来为仿真电路提供正弦激励信号，符号形式如图 7-17 所示。

需要设置的仿真参数是相同的，如图 7-18 所示。

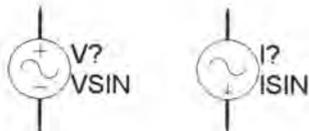


图 7-17 正弦电压源和正弦电流源符号

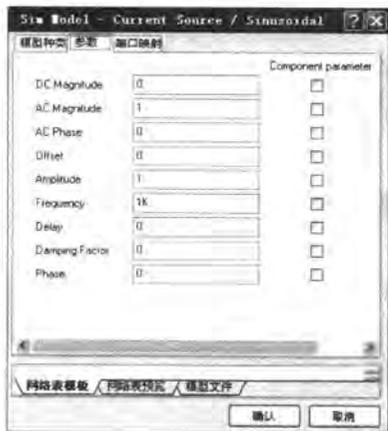


图 7-18 正弦信号激励源的仿真参数

- 【DC Magnitude】:** 正弦信号的直流参数，通常设置为“0”
- 【AC Magnitude】:** 交流小信号分析的电流（电压）值，通常设置为“1”。如果不进行交流小信号分析，可以设置为任意值



- **【AC Phase】**: 交流小信号分析的电流（电压）初始相位值，通常设置为“0”
- **【Offset】**: 正弦波信号上叠加的直流分量，即幅值偏移量
- **【Amplitude】**: 正弦波信号的幅值设置
- **【Frequency】**: 正弦波信号的频率设置
- **【Delay】**: 正弦波信号初始的延时时间设置
- **【Damping Factor】**: 正弦波信号的阻尼因子设置，影响正弦波信号幅值的变化。设置为正值时，正弦波的幅值将随时间的增长而衰减；设置为负值时，正弦波的幅值随时间的增长而增长；若设置为“0”，意味着正弦波的幅值不随时间而变化
- **【Phase】**: 正弦波信号的初始相位设置

2) 周期脉冲源 周期脉冲源包括脉冲电压激励源“VPULSE”和脉冲电流激励源“IPULSE”，可以为仿真电路提供周期性的连续的脉冲激励，其中脉冲电压激励源“VPULSE”在电路的瞬态特性分析中用得比较多，两种激励源的符号形式如图 7-19 所示。

需要设置的仿真参数是相同的，如图 7-20 所示。

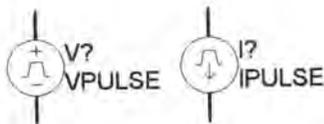


图 7-19 脉冲电压源和脉冲电流源符号

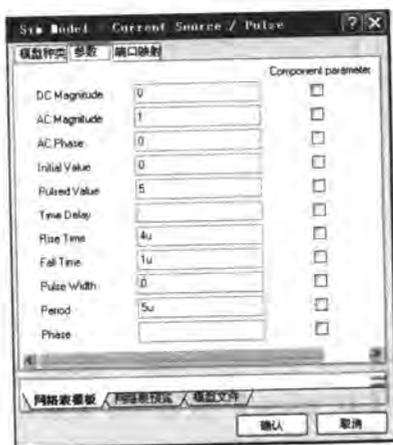


图 7-20 周期脉冲源的仿真参数

- **【DC Magnitude】**: 脉冲信号的直流参数，通常设置为“0”
- **【AC Magnitude】**: 交流小信号分析的电流（电压）值，通常设置为“1”。如果不进行交流小信号分析，可以设置为任意值
- **【AC Phase】**: 交流小信号分析的电流（电压）初始相位值，通常设置为“0”
- **【Initial Value】**: 脉冲信号的初始值设置
- **【Pulse Value】**: 脉冲信号的幅值设置
- **【Time Delay】**: 初始时刻的延时时间设置
- **【Rise Time】**: 脉冲信号的上升时间设置
- **【Fall Time】**: 脉冲信号的下降时间设置
- **【Pulse Width】**: 脉冲信号的高电平宽度设置
- **【Period】**: 脉冲信号的周期设置
- **【Phase】**: 脉冲信号的初始相位设置



通过对【Pulse Width】、【Rise Time】及【Fall Time】的不同设置，相应产生的脉冲激励信号可以是矩形脉冲、梯形脉冲或三角波脉冲，以满足用户的不同仿真要求。

3) 分段线性激励源 分段线性激励源所提供的激励信号是由若干条相连的直线组成，是一种不规则的信号激励源，包括分段线性电压源“VPWL”和分段线性电流源“IPWL”两种，符号形式如图 7-21 所示。

需要设置的仿真参数是相同的，如图 7-22 所示。



图 7-21 分段线性电压源和分段线性电流源符号



图 7-22 分段线性激励源的仿真参数

- 【DC Magnitude】: 分段线性信号的直流参数，通常设置为“0”
- 【AC Magnitude】: 交流小信号分析的电流（电压）值，通常设置为“1”。如果不进行交流小信号分析，可以设置为任意值
- 【AC Phase】: 交流小信号分析的电流（电压）初始相位值，通常设置为“0”
- 【时间/数值对】: 分段线性电流（电压）信号在分段点处的时间值及电流（电压）值设置，其中时间为横坐标，电流（电压）为纵坐标，共有 5 个分段点。单击一次右侧的 **添加** 按钮，可以添加一个分段点；而单击一次 **删除** 按钮，则可以删除一个分段点

4) 指数激励源 指数激励源包括指数电压激励源“VEXP”和指数电流激励源“IEXP”，用来为仿真电路提供带有指数上升沿或下降沿的脉冲激励信号，常用于高频电路的仿真分析，符号形式如图 7-23 所示。

两者所产生的波形形式是一样的，相应的仿真参数设置也相同，如图 7-24 所示。

- 【DC Magnitude】: 指数信号的直流参数，通常设置为“0”
- 【AC Magnitude】: 交流小信号分析的电流（电压）值，通常设置为“1”。如果不进行交流小信号分析，可以设置为任意值
- 【AC Phase】: 交流小信号分析的电流（电压）初始相位值，通常设置为“0”
- 【Initial Value】: 指数信号的初始值
- 【Pulsed Value】: 指数信号的跳变值
- 【Rise Delay Time】: 指数信号的上升延时时间



图 7-23 指数电压源和指数电流源符号



图 7-24 指数激励源的仿真参数

- 【Rise Time Constant】: 指数信号的上升时间
- 【Fall Delay Time】: 指数信号的下降延时时间
- 【Fall Time Constant】: 指数信号的下降时间

5) 单频调频激励源 单频调频激励源用来为仿真电路提供一个单频调频的激励波形, 包括单频调频电压源“VSFFM”和单频调频电流源“ISFFM”两种, 符号形式如图 7-25 所示。需要设置的仿真参数是相同的, 如图 7-26 所示。



图 7-25 调频电压源、电流源符号



图 7-26 单频调频激励源的仿真参数

- 【DC Magnitude】: 调频信号的直流参数, 通常设置为“0”
- 【AC Magnitude】: 交流小信号分析的电流(电压)值, 通常设置为“1”。如果不进行交流小信号分析, 可以设置为任意值
- 【AC Phase】: 交流小信号分析的电流(电压)初始相位值, 通常设置为“0”
- 【Offset】: 调频信号上叠加的直流分量, 即幅值偏移量
- 【Amplitude】: 调频信号的载波幅值
- 【Carrier Frequency】: 调频信号的载波频率
- 【Modulation Index】: 调频信号的调制系数
- 【Signal Frequency】: 调制信号的频率

以上介绍了几种仿真中常用的电源和仿真激励源，在“Simulation Sources.IntLib”集成库中还有线性受控源、非线性受控源等，在此不再一一赘述。用户可以参照上面所讲述的内容，自己练习使用其他的电源和仿真激励源，并进行有关仿真参数的设置。

【案例 7-3】 放置仿真激励源

本例中，将为图 7-14 所示的仿真原理图“仿真数学函数.SCHDOC”添加一个仿真激励源——正弦电压源，以产生仿真所需的输入激励信号。



操作步骤

- [1] 在系统提供的集成库中，找到“Simulation Sources.IntLib”，并进行加载。
- [2] 在【元件库】面板中，打开集成库“Simulation Sources.IntLib”，找到正弦电压源“VSIN”，放置在仿真原理图“仿真数学函数.SCHDOC”中，并进行接地连接，如图 7-27 所示。

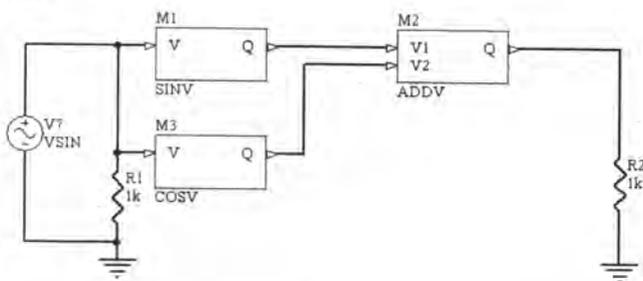


图 7-27 放置正弦电压激励源

- [3] 双击正弦电压源，弹出相应的【元件属性】对话框，设置其基本参数及仿真参数。
【标识符】输入为“V1”，各项仿真参数均采用系统的默认值即可，如图 7-28 所示。



图 7-28 正弦电压激励源参数设置



[4] 单击 **确认** 按钮返回后, 仿真原理图如图 7-29 所示。

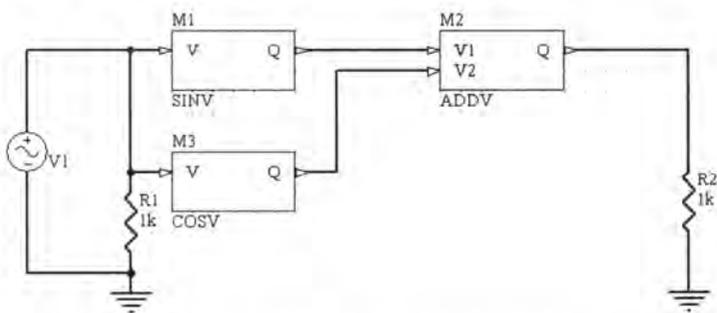


图 7-29 设置好仿真激励源的仿真原理图

7.5 仿真方式

选择适当的仿真方式, 并设置合理的仿真参数, 是仿真能够正确运行并能获得良好的仿真效果的关键保证。

一般来说, 仿真方式的设置包含两部分, 一是各种仿真方式都需要的通用参数设置; 二是具体的仿真方式所需要的特定参数设置, 二者缺一不可。

在原理图编辑环境中, 执行【Design】/【Simulate】/【Mixed Sim】命令, 则系统弹出如图 7-30 所示的【分析设定】对话框。

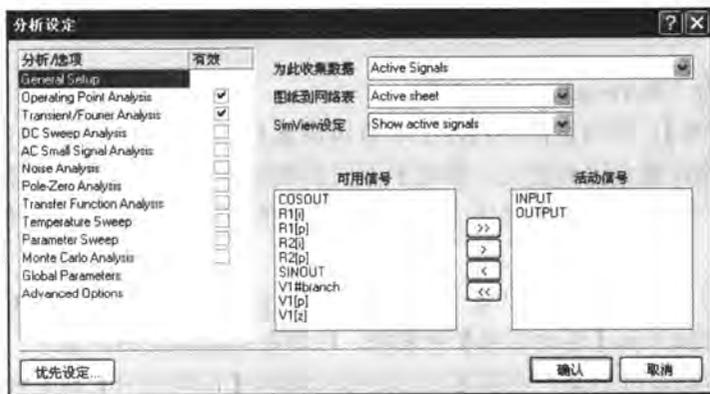


图 7-30 【分析设定】对话框

在该对话框左侧的【分析/选项】栏中, 列出了若干选项供用户选择, 包括各种具体的仿真方式, 而对话框的右侧则用来显示与选项相对应的具体设置内容。系统的默认选项为【General Setup】, 即仿真方式的通用参数设置。

7.5.1 通用参数设置

(1) 【为此收集数据】: 该下拉列表框用于设置仿真程序需要计算的数据类型。

- Node Voltage: 节点电压
- Supply Current: 电源电流
- Device Current: 流过元器件的电流
- Device Power: 在元器件上消耗的功率
- Subcircuit VARS: 支路端电压与支路电流
- Active Signals: 仅计算【活动信号】列表框中列出的信号



由于仿真程序在计算上述这些数据时要占用很长的时间，因此在进行电路仿真时，用户应该尽可能少地设置需要计算的数据，只需要观测电路中节点的一些关键信号波形即可。

单击右侧的▼按钮，可以看到系统提供了几种需要计算的数据组合，用户可以根据具体仿真的要求加以选择，系统默认为“Node Voltage, Supply Current, Device Current and Power”。

一般来说，应设置为“Active Signals”，这样一方面可以灵活选择所要观测的信号，另一方面也减少了仿真的计算量，提高效率。

(2) 【图纸到网络表】：该下拉列表框用于设置仿真程序作用的范围。

- Active sheet: 当前的电路仿真原理图
- Active project: 当前的整个项目

(3) 【SimView 设定】：该下拉列表框用于设置仿真结果的显示内容。

- Keep last setup: 忽略【活动信号】栏中所列出的信号，按照上一次仿真操作的设置在仿真结果图中显示信号波形
- Show active signals: 按照【活动信号】栏中所列出的信号，在仿真结果图中进行显示

一般应设置为“Show active signals”。

(4) 【可用信号】：该列表框中列出了所有可供选择的观测信号。具体内容随着【为此收集数据】列表框的设置变化而变化，即对于不同的数据组合，可以观测的信号是不同的。

(5) 【活动信号】：该列表框列出了仿真程序运行结束后，能够立刻在仿真结果图中显示的信号。

在【可用信号】列表框中选中某一个需要显示的信号后，如选择“INOUT”，单击<>按钮，可以将该信号加入到【活动信号】列表框，以便在仿真结果图中显示；单击<<按钮则可以将【活动信号】列表框中某个不需要显示的信号移回【可用信号】列表框；或者单击>>按钮直接将全部可用的信号加入到【活动信号】列表框中；单击<<<按钮则将全部活动信号移回【可用信号】列表框中。

上面讲述的是在仿真运行前需要完成的通用参数设置。而对于用户具体选用的仿真方式，还需要进行一些特定参数的设定。

在【分析/选项】栏中，最后一项为【Advanced Options】（高级选项）设置，显示的是各种仿真方式都应该遵循的系统默认基本条件，如图 7-31 所示。一般来说，用户尽量不要去修改，以免导致某些仿真程序无法正常运行。



图 7-31 【Advanced Options】选项窗口

7.5.2 具体参数设置

在 Altium Designer 6.0 系统中提供了 10 种仿真方式。

- Operating Point Analysis: 工作点分析
- Transient/Fourier Analysis: 瞬态特性分析与傅里叶分析
- DC Sweep Analysis: 直流传输特性分析
- AC Small Signal Analysis: 交流小信号分析
- Noise Analysis: 噪声分析
- Pole-Zero Analysis: 零-极点分析
- Transfer Function Analysis: 传递函数分析
- Temperature Sweep: 温度扫描
- Parameter Sweep: 参数扫描
- Monte Carlo Analysis: 蒙特卡罗分析

下面分别来介绍一下各种仿真方式的功能特点及参数设置。

7.5.3 工作点分析 (Operating Point Analysis)

所谓工作点分析就是静态工作点分析,这种方式是在分析放大电路时提出来的。当把放大器的输入信号短路时,放大器就处在了无信号输入的状态,即静态。若静态工作点选择不合适,则输出波形会失真,因此设置合适的静态工作点是放大电路正常工作的前提。

在该分析方式中,所有的电容将被看作开路,所有的电感被看作短路,之后计算各个节点的对地电压及流过每一元器件的电流。由于方式比较固定,因此不需要用户再进行特定参数的设置,使用该方式时,只需要选中即可运行,如图 7-32 所示。



一般来说,在进行瞬态特性分析和交流小信号分析时,仿真程序都会先执行工作点分析,以确定电路中非线性元器件的线性化参数初始值。因此,通常情况下应选中该项。

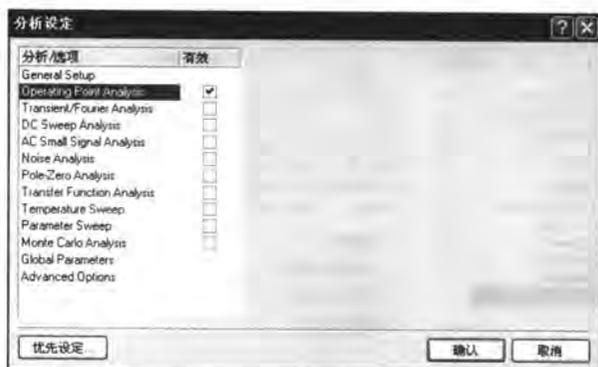


图 7-32 选中【Operating Point Analysis】选项

7.5.4 瞬态特性分析与傅里叶分析 (Transient/Fourier Analysis)

瞬态特性分析与傅里叶分析是电路仿真中经常使用的仿真方式。瞬态特性分析是一种时域仿真分析方式，通常是从零时间开始，到用户规定的终止时间结束，在一个类似示波器的窗口中，显示出观测信号的时域变化波形。

傅里叶分析则可以与瞬态特性分析同时进行，属于频域分析，用于计算瞬态分析结果的一部分，在仿真结果图中将显示出观测信号的直流分量、基波，以及各次谐波的振幅与相位。

在【分析设定】对话框中选中【Transient/Fourier Analysis】选项，相应的参数窗口如图 7-33 所示。

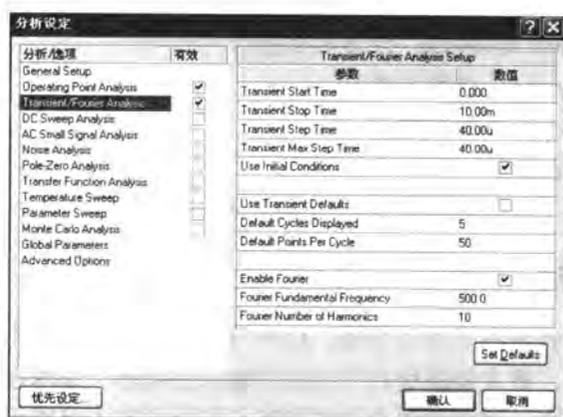


图 7-33 【Transient/Fourier Analysis】选项窗口

- ❑ 【Transient Start Time】: 瞬态仿真分析的起始时间设置，通常设置为“0”
- ❑ 【Transient Stop Time】: 瞬态仿真分析的终止时间设置，需要根据具体的电路来调整设置。若设置太小，则用户无法观测到完整的仿真过程，仿真结果中只显示一部分波形，不能作为仿真分析的依据；设置太大，则有用的信息会被压缩在一小段区间内，同样不利于分析
- ❑ 【Transient Step Time】: 仿真的时间步长设置，同样需要根据具体的电路来调整。



设置太小，仿真程序的计算量会很大，运行时间过长；设置太大，则仿真结果粗糙，无法真切地反映信号的细微变化，不利于分析

- 【Transient Max Step Time】**: 仿真的最大时间步长设置，通常设置为与时间步长值相同
- 【Use Intial Conditions】**: 该复选框用于设置电路仿真时，是否使用初始设置条件，一般应选中
- 【Use Transient Default】**: 该复选框用于设置电路仿真时，是否采用系统的默认设置。若选中了该复选框，则所有的参数选项颜色都将变成灰色，不再允许用户修改设置。通常情况下，为了获得较好的仿真效果，用户应对各参数进行手工调整配置，不应选中该复选框
- 【Default Cycles Displayed】**: 电路仿真时显示的波形周期数设置
- 【Default Points Per Cycles】**: 每一显示周期中的点数设置，其数值多少决定了曲线的光滑程度
- 【Enable Fourier】**: 该复选框用于设置电路仿真时，是否进行傅里叶分析
- 【Fourier Fundamental Frequency】**: 傅里叶分析中的基波频率设置
- 【Fourier Number of Harmonics】**: 傅里叶分析中的谐波次数设置，通常使用系统默认值“10”即可
- Set Defaults**: 单击该按钮，可以将所有参数恢复为默认值

 傅里叶分析是以基频为步长进行的，因此基频越小，得到的频谱信息就越多。但是，基频的设定是有下限的，并不能无限小，其所对应的周期一定要小于或等于仿真的终止时间。

7.5.5 直流传输特性分析（DC Sweep Analysis）

直流传输特性分析是指在一定的范围内，通过改变输入信号源的电压值，对节点进行静态工作点的分析。根据所获得的一系列直流传输特性曲线，可以确定输入信号、输出信号的最大范围及噪声容限等。

该仿真分析方式可以同时两个节点的输入信号进行扫描分析，不过计算量会相当大。

在【分析设定】对话框中选中【DC Sweep Analysis】选项后，相应的参数窗口如图 7-34 所示。

- 【Primary Source】**: 用来设置直流传输特性分析的第一个输入激励源。选中该项后，其右边会出现一个下拉列表框，供用户选择输入激励源
- 【Primary Start】**: 激励源信号幅值的初始值设置
- 【Primary Stop】**: 激励源信号幅值的终止值设置
- 【Primary Step】**: 激励源信号幅值变化的步长设置，通常设置为幅值变化范围的 1% 或 2%
- 【Enable Secondary】**: 用于选择是否设置进行直流传输特性分析的第二个输入激励源。选中该复选框后，就可以对第二个输入激励源的相关参数进行设置，设置内容及方式都与上面相同

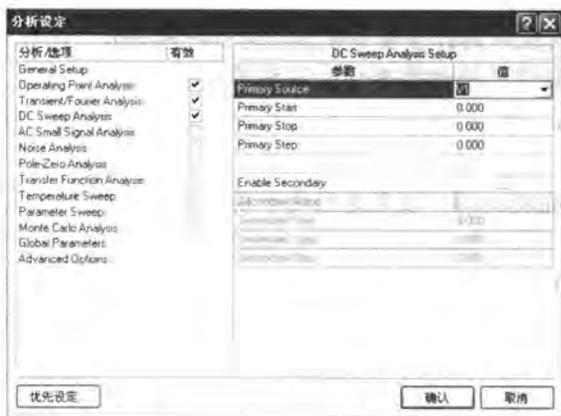


图 7-34 【DC Sweep Analysis】选项窗口

7.5.6 交流小信号分析 (AC Small Signal Analysis)

交流小信号分析主要用于分析仿真电路的频率响应特性，即输出信号随输入信号的频率变化而变化的情况，借助于该仿真分析方式，可以得到电路的幅频特性和相频特性。

在【分析设定】对话框中选中【AC Small Signal Analysis】选项后，相应的参数窗口如图 7-35 所示。



图 7-35 【AC Small Signal Analysis】选项窗口

- 【Start Frequency】: 交流小信号分析的起始频率设置
- 【Stop Frequency】: 交流小信号分析的终止频率设置
- 【Sweep Type】: 扫描方式设置，有 3 种选择
 - ◇ “Linear”: 扫描频率采用线性变化的方式。扫描过程中，下一个频率值是由当前值加上一个常量而得到，适用于带宽较窄的情况
 - ◇ “Decade”: 扫描频率采用 10 倍频变化的方式进行对数扫描。下一个频率值是由当前值乘以 10 而得到，适用于带宽特别宽的情况
 - ◇ “Octave”: 扫描频率以倍频程变化的方式进行对数扫描。下一个频率值



是由当前值乘以一个大于1的常数而得到，适用于带宽较宽的情况

- 【Test Points】:** 交流小信号分析的测试点数目设置
- 【Total Test Points】:** 交流小信号分析的总测试点数目设置，通常使用系统的默认值即可

7.5.7 噪声分析 (Noise Analysis)

噪声分析一般是同交流小信号分析一起进行的。在实际的电路中，由于各种因素的影响，总是会存在各种各样的噪声，这些噪声分布在很宽的频带内，每个元器件对于不同频段上的噪声敏感程度是不同的。

在噪声分析时，电容、电感和受控源应被视为无噪声的元器件。对交流小信号分析中的每一个频率，电路中的每一个噪声源（电阻或运算放大器）的噪声电平都会被计算出来，它们对输出节点的贡献通过将各均方值相加而得到。

使用 Altium Designer 6.0 的仿真程序可以测量和分析以下几种噪声。

- 输出噪声：在某个特定的输出节点处测量得到的噪声
- 输入噪声：在输入节点处测量得到的噪声
- 器件噪声：每个器件对输出噪声的贡献。输出噪声的大小就是所有产生噪声的器件噪声的叠加

在【分析设定】对话框中选中【Noise Analysis】选项后，相应的参数窗口如图 7-36 所示。

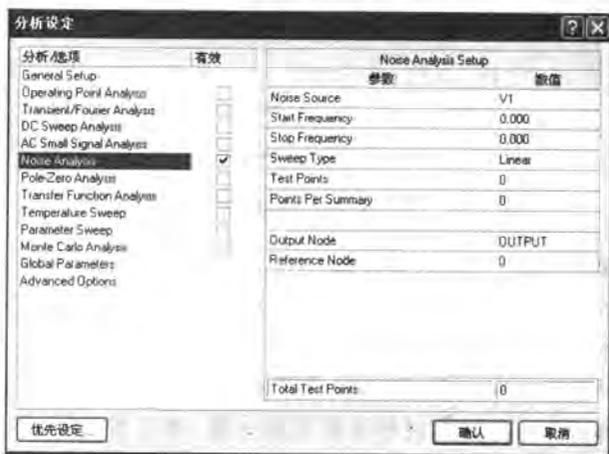


图 7-36 【Noise Analysis】选项窗口

- 【Noise Source】:** 选择一个用于计算噪声的参考信号源。选中该项后，其右边会出现一个下拉列表框，供用户进行选择
- 【Start Frequency】:** 扫描起始频率设置
- 【Stop Frequency】:** 扫描终止频率设置
- 【Sweep Type】:** 扫描方式设置，与交流小信号分析中的扫描方式选择设置相同
- 【Test Points】:** 噪声分析的测试点数目设置
- 【Points Per Summary】:** 噪声分析的扫描测试点数目设置

- 【Output Node】:** 噪声分析的输出节点设置。选中该项后，其右边会出现一个下拉列表框，供用户选择需要的噪声输出节点
- 【Reference Node】:** 噪声分析的参考节点设置，通常设置为“0”，表示以接地点作为参考点
- 【Total Test Points】:** 噪声分析的总测试点数目设置

7.5.8 零-极点分析 (Pole-Zero Analysis)

零-极点分析主要用于对电路系统转移函数的零-极点位置进行描述。根据零-极点位置与系统性能的对应关系，用户可以据此对系统性能进行相关的分析。

在**【分析设定】**对话框中选中**【Pole-Zero Analysis】**选项后，相应的参数窗口如图 7-37 所示。



图 7-37 **【Pole-Zero Analysis】** 选项窗口

- 【Input Node】:** 输入节点选择设置
- 【Input Reference Node】:** 输入参考节点选择设置，通常设置为“0”
- 【Output Node】:** 输出节点选择设置
- 【Output Reference Node】:** 输出参考节点选择设置，通常设置为“0”
- 【Transfer Function Type】:** 转移函数类型设置，有 2 种选择，即“ $V(\text{output})/V(\text{input})$ ”（电压数值比）或“ $V(\text{output})/I(\text{input})$ ”（阻抗函数）
- 【Analysis Type】:** 分析类型设置，有 3 种选择：“Poles Only”（只分析极点）、“Zeros Only”（只分析零点）、“Poles and Zeros”（零-极点分析）

7.5.9 传递函数分析 (Transfer Function Analysis)

传递函数分析主要用于计算电路的直流输入、输出阻抗。在**【分析设定】**对话框中选中**【Transfer Function Analysis】**选项后，相应的参数窗口如图 7-38 所示。

- 【Source Name】:** 设置参考的输入信号源
- 【Reference Node】:** 设置参考节点



图 7-38 【Transfer Function Analysis】选项窗口

7.5.10 温度扫描 (Temperature Sweep)

温度扫描是指在一定的温度范围内,通过对电路的参数进行各种仿真分析,如瞬态特性分析、交流小信号分析、直流传输特性分析、传递函数分析等,从而确定电路的温度漂移等性能指标。

在【分析设定】对话框中选中【Temperature Sweep】选项后,相应的参数窗口如图 7-39 所示。

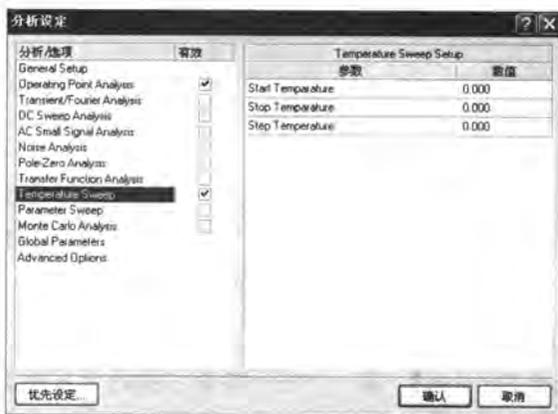


图 7-39 【Temperature Sweep】选项窗口

- 【Start Temperature】: 扫描起始温度设置
- 【Stop Temperature】: 扫描终止温度设置
- 【Step Temperature】: 扫描步长设置



温度扫描分析不能单独运行,应该在运行工作点分析、交流小信号分析、直流传输特性分析、噪声分析、瞬态特性分析及传递函数分析中的一种或几种仿真方式时进行。

仿真时,如果仅仅选择了温度扫描的分析方式,则系统会弹出如图 7-40 所示的提示框,

提示用户应在【分析设定】对话框中选择与温度扫描相配合的仿真方式，之后方可进行仿真。



图 7-40 与温度扫描相配合的仿真方式选择提示框

7.5.11 参数扫描 (Parameter Sweep)

参数扫描分析主要用于研究电路中某一元器件的参数发生变化时对整个电路性能的影响。借助于该仿真方式，用户可以确定某些关键元器件的最优化参数值，以获得最佳的电路性能。该分析方式与上述的温度扫描分析类似，只有与其他的仿真方式中的一种或几种同时运行时才有意义。

在【分析设定】对话框中选中【Parameter Sweep】选项后，相应的参数窗口如图 7-41 所示。

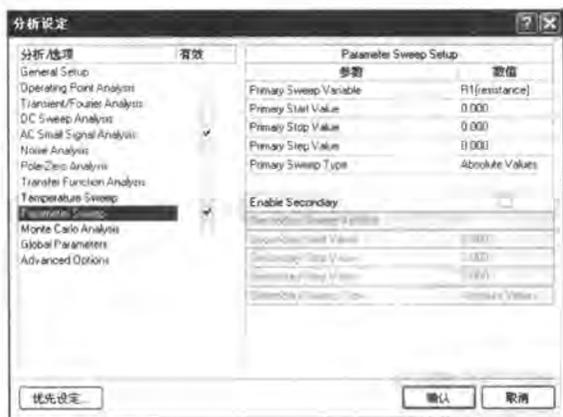


图 7-41 【Parameter Sweep】选项窗口

仿真过程中，用户可以同时选择两个元器件进行参数扫描分析。

- **【Primary Sweep Variable】**: 第一个进行参数扫描的元器件设置。选中该项后，其右边会出现一个下拉列表框，列出了仿真电路图中可以进行参数扫描的所有元器件，供用户选择
- **【Primary Start Value】**: 进行参数扫描的元器件初始值设置
- **【Primary Stop Value】**: 进行参数扫描的元器件终止值设置
- **【Primary Step Value】**: 扫描变化的步长设置
- **【Primary Sweep Type】**: 参数扫描的扫描方式设置，有两种选择，即“Absolute Values”（按照绝对值的变化计算），“Relative Values”（按照相对值的变化计算）。一般选择“Absolute Values”
- **【Enable Secondary】**: 用于选择是否设置进行参数扫描分析的第二个元器件。选中

该复选框后，就可以对第二个元器件的相关参数进行设置，设置内容及方式都与上面相同

同时两个元器件进行参数扫描，其过程并不是相互独立的。即在第1个元器件参数保持不变的情况下，第2个元器件将对所有的参数扫描一遍，之后，第1个元器件的值每变化一步，第2个元器件都将再次对所有的参数扫描一遍，这样持续进行，仿真计算量相当大，一般应单独进行。

7.5.12 蒙特卡罗分析 (Monte Carlo Analysis)

蒙特卡罗分析是一种统计分析方法，借助于随机数发生器按元器件值的概率分布来选择元器件，然后对电路进行直流、交流小信号、瞬态特性等仿真分析。通过多次的分析结果估算出电路性能的统计分布规律，从而可以对电路生产时的成品率以及成本等进行预测。

在【分析设定】对话框中选中【Monte Carlo Analysis】选项后，相应的参数窗口如图7-42所示。

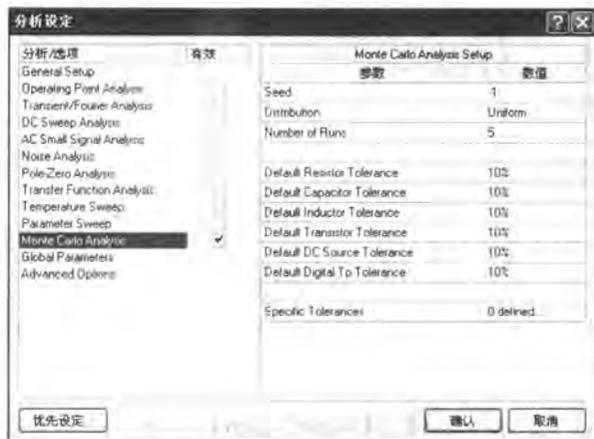


图 7-42 【Monte Carlo Analysis】选项窗口

- 【Seed】: 随机数发生器的种子数设置，系统默认为“-1”
- 【Distribution】: 元器件分布规律设置，有3种选择，即“Uniform”（均匀分布）、“Gaussian”（高斯分布）、“Worst Case”（最坏情况分布）
- 【Number of Runs】: 仿真运行次数设置，系统默认为“5”
- 【Default Resistor Tolerance】: 电阻容差设置，默认为“10%”。用户可以单击更改，输入可以是绝对值，也可以是百分比，但含义不同。如一电阻的标称值为“1K”，若用户输入的电容器差为“15”，则表示该电阻将在985~1015Ω之间变化；若输入为“15%”，则表示该电阻的变化范围为：850~1150Ω
- 【Default Capacitor Tolerance】: 电容容差设置，默认为“10%”，同样可以单击更改
- 【Default Inductor Tolerance】: 电感容差设置，默认为“10%”
- 【Default Transistor Tolerance】: 晶体管容差设置，默认为“10%”
- 【Default DC Source Tolerance】: 直流电源容差设置，默认为“0%”

- ❑ **【Default Digital Tp Tolerance】**: 数字器件的传播延迟容差设置, 默认为“10%”
- ❑ **【Specific Tolerance】**: 特定器件的单独容差设置

【案例 7-4】 设置仿真方式并运行仿真

本例中, 将为图 7-29 所示的仿真原理图“仿真数学函数.SCHDOC”设置瞬态特性分析与傅里叶分析的仿真方式, 并运行仿真, 查看仿真的结果。



操作步骤

- [1] 打开仿真原理图“仿真数学函数.SCHDOC”, 在需要观测信号的位置处添加网络标签, 如图 7-43 所示。

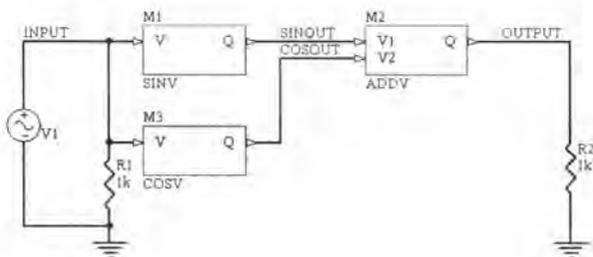


图 7-43 添加网络标签



需要观测的信号有 4 个, 即输入信号、经过正弦变换后的信号、经过余弦变换后的信号及相加后输出的信号, 因此在相应位置处放置了 4 个网络标签, 即“INPUT”、“SINOUT”、“COSOUT”、“OUTPUT”。

- [2] 执行【Design】/【Simulate】/【Mixed Sim】命令, 在打开的【分析设定】对话框中进行通用参数设置。将【为此收集数据】栏内设置为“Active Signals”;【图纸到网络表】栏内设置为“Active sheet”;【SimView 设定】栏内设置为“Show active signals”, 并将【可用信号】栏内的信号“INPUT”、“SINOUT”、“COSOUT”、“OUTPUT”右移到【活动信号】栏内, 如图 7-44 所示。



图 7-44 通用参数设置

- [3] 在【分析/选项】栏中,选中“Operating Point Analysis”及“Transient/Fourier Analysis”选项后面的复选框,“Transient/Fourier Analysis”中各项参数的设置如图 7-45 所示。

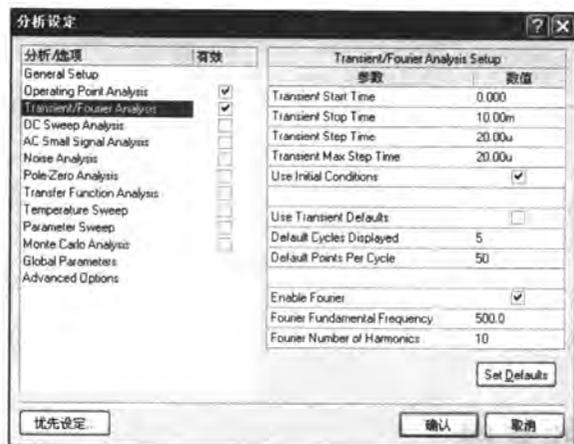


图 7-45 瞬态特性分析与傅里叶分析的参数设置

- [4] 设置完毕,单击 **确认** 按钮,系统开始电路仿真。
 [5] 对于所观测的节点信号,系统生成了傅里叶分析的相关数据,保存在后缀名为“.sim”的文件中,如图 7-46 所示。

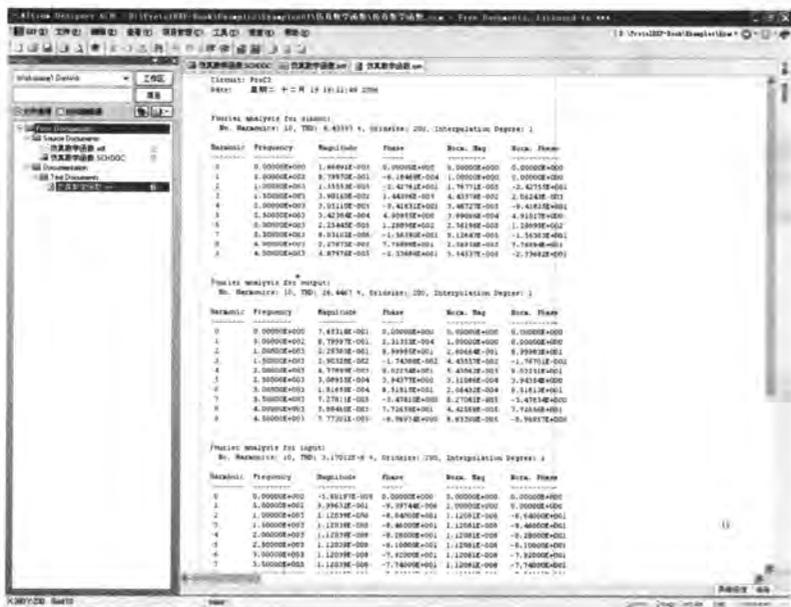


图 7-46 傅里叶分析数据

- [6] 瞬态仿真分析及傅里叶分析的仿真结果则保存在后缀名为“.sdf”的文件中,打开该文件,相应的仿真波形如图 7-47 和图 7-48 所示,分别显示了要观测的 4 个信号的时域波形及频谱组成。

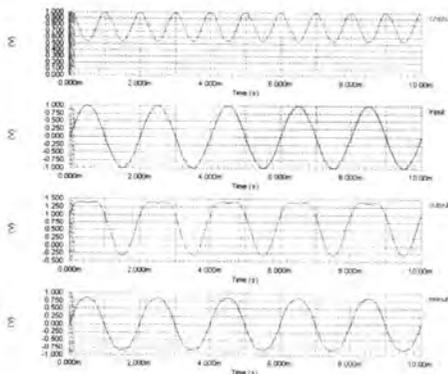


图 7-47 瞬态仿真分析波形

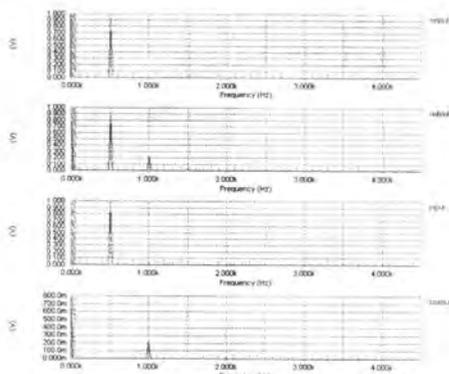


图 7-48 傅里叶分析的仿真波形

7.6 仿真波形的管理

执行仿真并且成功运行以后，系统即进入了仿真编辑环境中。单击窗口右下方面板控制中心处的 **Sim Data** 标签页，打开【**Sim Data**】面板，一个完整的仿真编辑环境如图 7-49 所示。

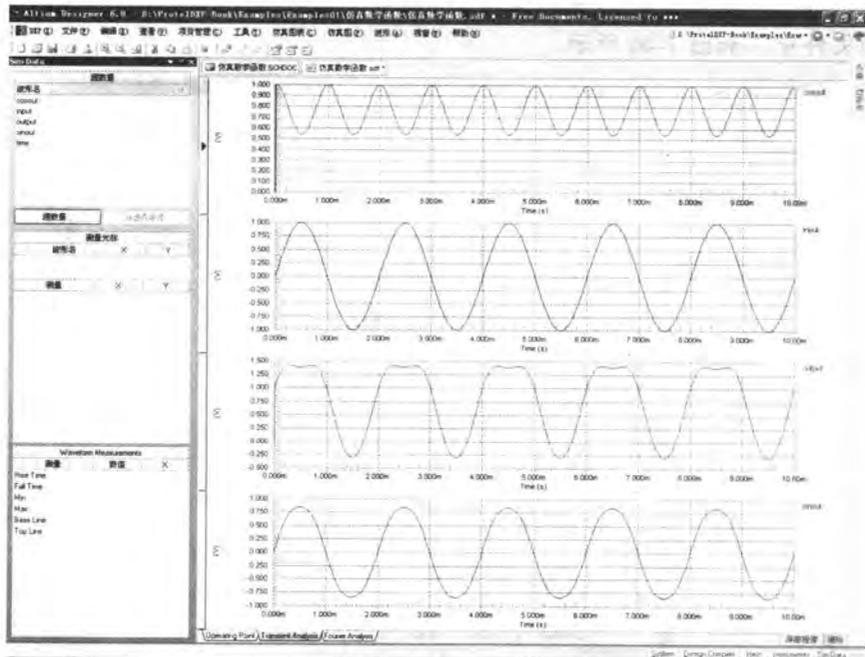


图 7-49 仿真编辑环境

在该环境中，用户可以方便地查看各种仿真的显示波形及精确的数据。此外，利用系统提供的一些与仿真信号有关的操作命令，还可以对仿真波形进行有效的管理，如调整波形的显示范围，局部放大仿真波形，对仿真波形进行叠加及数学运算，添加新的有效信号波形等。

【案例 7-5】 查看波形的变化数据



操作步骤

[1] 在波形名称的位置处单击鼠标右键，则系统弹出如图 7-50 所示的快捷菜单。



该菜单用于对显示的波形进行编辑（【Edit Wave】）、移去（【Remove Wave】）及在电路仿真原理图中对应显示产生该波形的位置（【Cross Probe to Schematic】）等操作。

[2] 在菜单中执行【Cursor A】（游标 A）或【Cursor B】（游标 B）命令，即可打开相对应的游标，如图 7-51 所示。

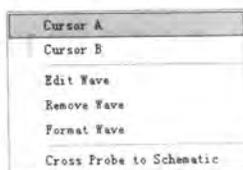


图 7-50 快捷菜单

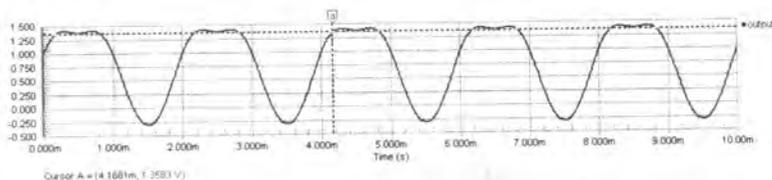


图 7-51 打开游标 A

[3] 移动游标，则在【Sim Data】面板的【测量光标】栏中及波形的下方同步实时显示出游标所处位置的精确数据，如图 7-52 所示，借助于游标 A 和游标 B，实时显示了信号波形“input”和“output”在不同时刻的幅值变化。

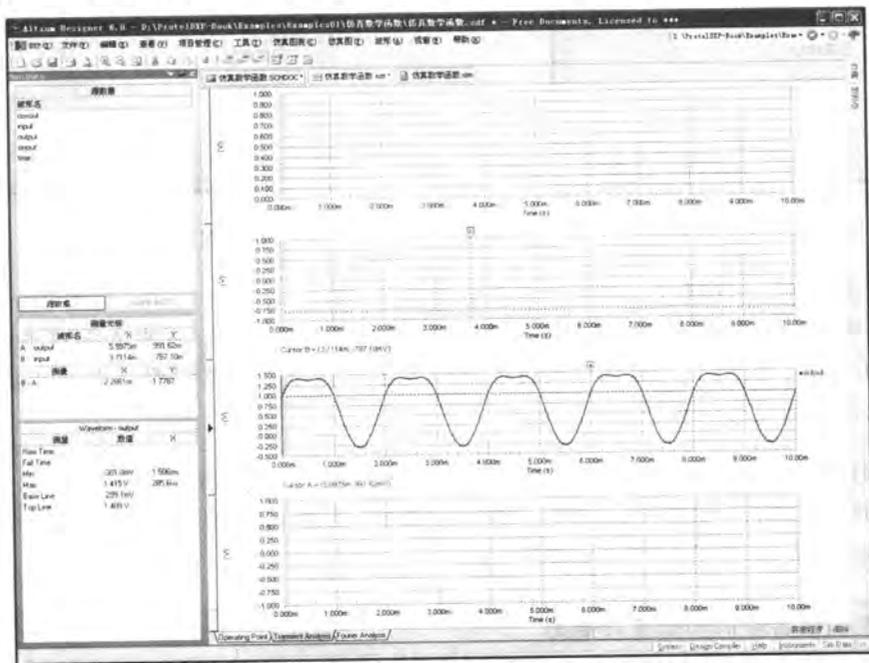


图 7-52 使用游标显示变化数据

【案例 7-6】 调整波形的显示范围

为了更有效地查看波形的局部变化情况，可以对波形的显示范围进行调整，只显示有用的部分。



操作步骤

- [1] 双击显示波形的 X 轴，或者执行【仿真图表】/【仿真图表选项】命令，在打开的【图表选项】对话框中，选择【刻度】选项卡，如图 7-53 所示。



【X 轴刻度】域内显示了当前 X 轴的坐标范围，是自动满刻度显示，这是由前面所设置的仿真参数决定的。为了便于观察，可以在这里改变 X 轴的坐标范围。

- [2] 单击【最小值】前面的复选框，在后面的文本栏内输入“1m”；单击【最大值】前面的复选框，在后面的文本栏内输入“5m”；单击【分配尺寸】前面的复选框，在后面的文本栏内输入“1m”，如图 7-54 所示。



图 7-53 【刻度】选项卡



图 7-54 X 轴显示范围设置

- [3] 单击 按钮后，显示的波形如图 7-55 所示。
- [4] 选中某一波形后，执行【仿真图】/【格式化 Y 轴】命令，或者直接双击该波形的 Y 轴，会打开如图 7-56 所示的【Y 轴设定】对话框。按照需要，可以对波形的 Y 轴显示范围进行设置。



对波形的显示范围进行调整，仅仅是为了方便用户对当前的波形进行观察与分析，并不会影响到原先的仿真参数设置。在显示窗口内单击鼠标右键，执行所弹出快捷菜单中的【Fit Document】命令，即可恢复原来的波形显示。

【案例 7-7】 信号波形的运算及追加

在对仿真波形的分析过程中，有些情况下需要对信号波形进行一些数学变换，并把结果添加到仿真波形图中，以便与其他的信号波形进行比较，获得直观的结果。

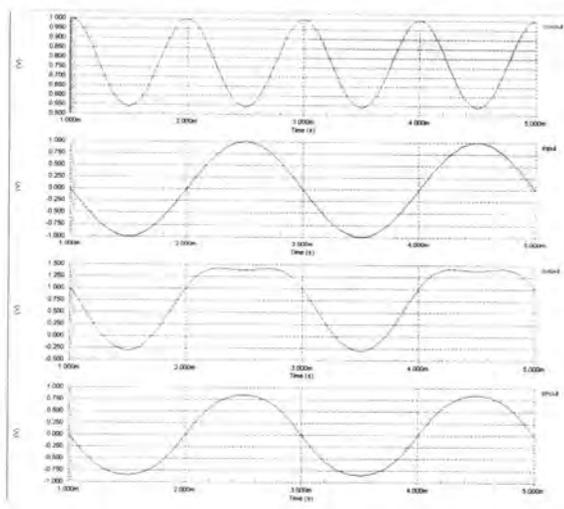


图 7-55 改变波形的 X 轴显示范围



图 7-56 Y 轴显示范围设置



操作步骤

- [1] 执行【编辑】/【插入】命令，则系统在当前的波形图中插入了一个空的图形栏，如图 7-57 所示。

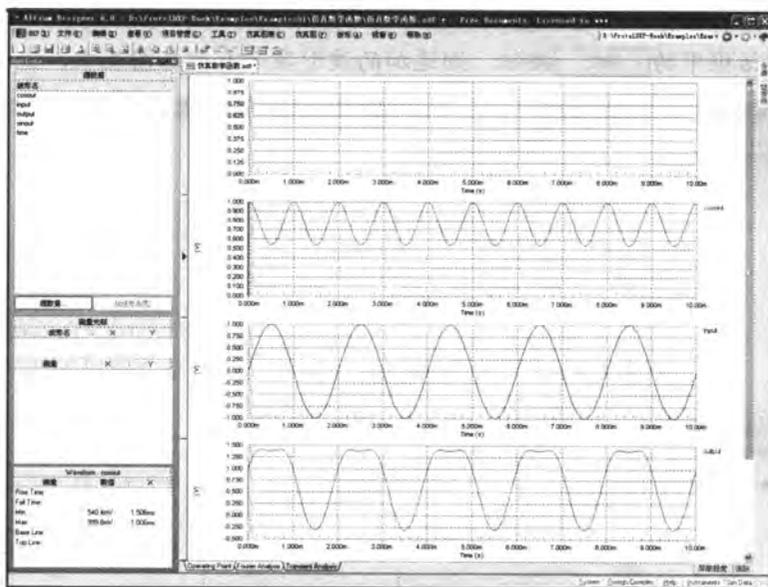


图 7-57 插入空的图形栏

- [2] 选中空的图形栏，执行【波形】/【追加波形】命令；或者在显示窗口内单击鼠标右键，执行所弹出快捷菜单中的【Add Wave To Plot】（向图中追加波形）命令；或直接单击工具栏中的  按钮，则系统弹出【Add Wave To Plot】对话框，如图 7-58 所示。



图 7-58 【Add Wave To Plot】对话框

该对话框的左边列出了当前显示波形的信号，右边则为信号提供了各种函数运算。

- 【表达式】：该文本栏用于输入信号运算的表达式，不能为空白。在此输入“LOG10 (output)”，即对信号波形“output”进行对数运算
 - 【名称】：用于输入新的波形名称，这里输入为“NewWave”
 - 【加到新的 Y 轴】：在原有的图形栏中追加波形时，为了与已存在的波形区分开来，应选中该复选框。但在新插入的图形栏中追加波形时，可以选中，也可以不必选
- [3] 单击对话框中的 **建立** 按钮，则追加的波形显示在仿真图表中，如图 7-59 所示。

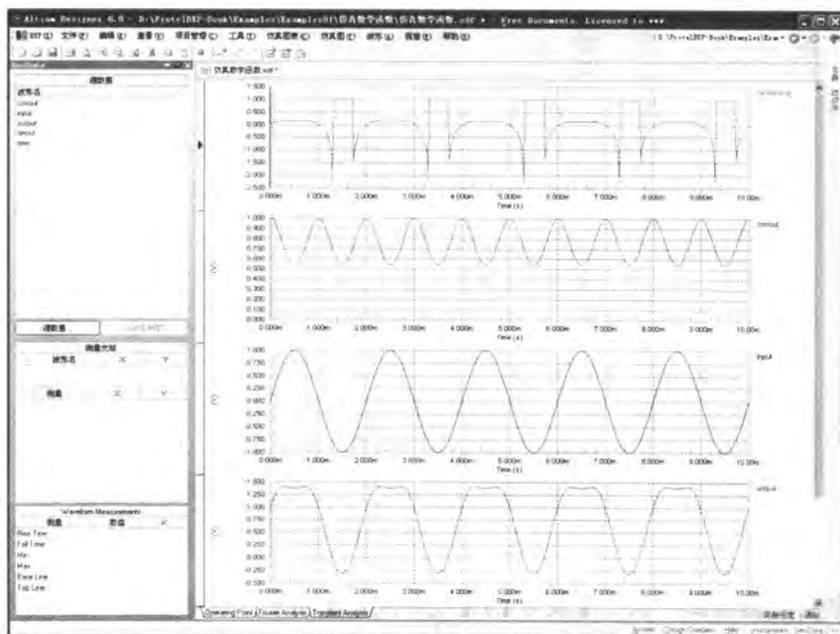


图 7-59 追加运算后的波形



7.7 综合实例——带通滤波器的功能仿真

滤波器是模拟电路设计中经常用到的器件,特别是在 DSP 或单片机等应用系统的预处理电路中,由运算放大器所构成的有源滤波器以其成本低廉、设计简单而被广泛使用。虽然结构简单,但是实际电路的设计与调试并不轻松,需要有信号源、示波器等工具,而且为了满足预定的设计指标,需要不断地调整电阻、电容或电感等元件的参数。因此,在制作实际的 PCB 之前进行仿真,将会大大提高调试的效率。



设计要求

打开“C:\Program Files\Altium Designer 6\Examples\Circuit Simulation\Bandpass Filter\Bandpass Filter.PRJPCB”项目中的原理图文件“Bandpass Filter.schdoc”,如图 7-60 所示。要求:

- (1) 完成该仿真原理图的绘制;
- (2) 对该仿真原理图进行功能仿真。

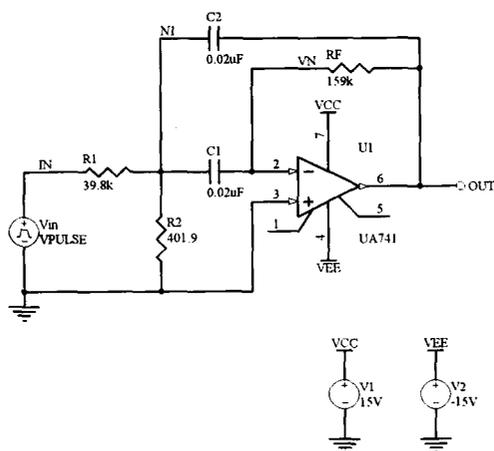


图 7-60 “Bandpass Filter.schdoc”原理图



设计思路

- (1) 绘制电路仿真原理图。
- (2) 放置电源及仿真激励源。
- (3) 设置仿真方式。
- (4) 运行仿真并分析仿真结果。



绘制电路仿真原理图

- [1] 创建项目,并追加原理图文件,用于仿真原理图的绘制。

[2] 查询所需元器件所在的集成库，必要时进行加载。

本例中所用到的电阻、电容元件都在系统已默认加载的集成库文件“Miscellaneous Device.IntLib”中，运算放大器“UA741”所在的集成库为“ST Operational Amplifier.IntLib”，可以查找并进行加载。另外，对于仿真激励源及电源所在的集成库文件“Simulation Sources.IntLib”也需要加载。



进行电路仿真的首要条件是所用的元器件应具有仿真模型，如果系统没有提供相应模型，用户应自己建立或到相关的网站去下载仿真模型文件。

- [1] 放置元器件，并设置相应的属性。调整元器件位置后，进行电气连接。
- [2] 在需要观测信号的位置处，添加网络标签“IN”、“N1”、“VN”、“OUT”。其中，“IN”代表输入信号，“OUT”则代表了通过该带通滤波器后的输出信号，如图 7-61 所示。



放置电源及仿真激励源

- [1] 在【元件库】面板的集成库文件“Simulation Sources.IntLib”中找到“VSRC”（直流电压源），并放置两个 VSRC 到仿真原理图中。
- [2] 双击所放置的“VSRC”符号，分别进行基本属性及仿真参数的设置。
- [3] 【标识符】分别设置为“V1”和“V2”。仿真参数中，“V1”的电源值设置为“15V”，为 VCC 提供电源；“V2”的电源值设置为“-15V”，为 VEE 提供电源，如图 7-62 所示。

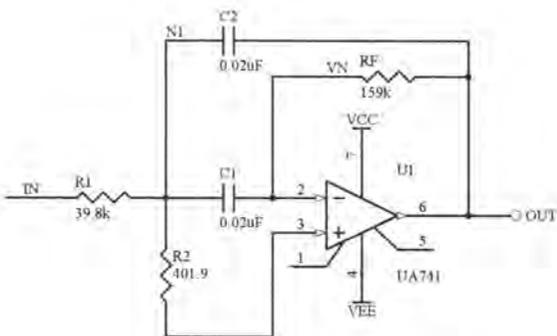


图 7-61 电路仿真原理图的初步绘制



图 7-62 电源“V1”的仿真参数设置



由于“V1”、“V2”只是供电电源，在交流小信号分析时不提供信号，因此后两项仿真参数可以不设置，只需设置电源值即可。

- [4] 设置好参数，并且添加了电源符号及接地符号后的电源如图 7-63 所示。
- [5] 在【元件库】面板的集成库文件“Simulation Sources.IntLib”中找到脉冲电压激励源“VPULSE”，放置到仿真原理图中的信号输入端，并设置其相应的参数，如图 7-64 所示。



这样就完成了电路仿真原理图的整体绘制,如图 7-60 所示。对于该原理图可以进行 ERC 校验,以确保电气连接的正确性,具体过程请用户参看前面的有关章节。

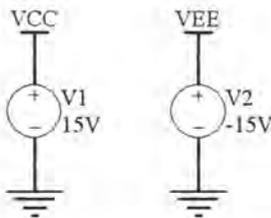


图 7-63 放置电源



图 7-64 “VPULSE”的仿真参数设置



设置仿真方式

本例中,将采用瞬态特性分析及交流小信号分析的仿真方式对该带通滤波器的功能进行分析仿真。

- [1] 执行【Design】/【Simulate】/【Mixed Sim】命令,打开【分析设定】对话框。在左侧的【分析/选项】栏选中【General Setup】,进行通用参数的有关设置。
- [2] 将【为此收集数据】栏内设置为“Active Signals”;【图纸到网络表】栏内设置为“Active project”;【SimView 设定】栏内设置为“Show active signals”,并将【可用信号】栏内的信号“IN”、“OUT”右移到【活动信号】栏内,如图 7-65 所示。

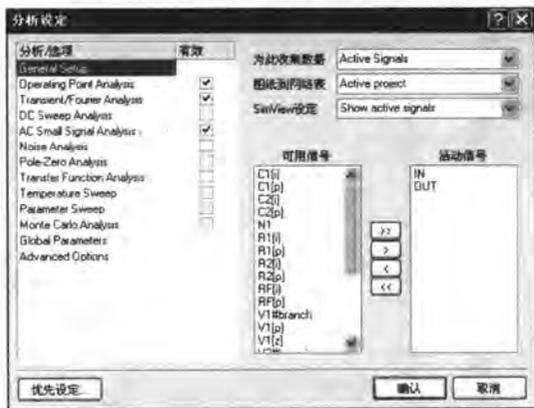


图 7-65 通用参数设置

- [3] 在【分析/选项】栏中,先选中【Operating Point Analysis】选项后面的复选框,接下来选中【Transient/Fourier Analysis】选项,进行相应参数的设置,如图 7-66 所示。
- [4] 在【分析/选项】栏中,继续选中【AC Small Signal Analysis】选项,进行相应参数

的设置，如图 7-67 所示。

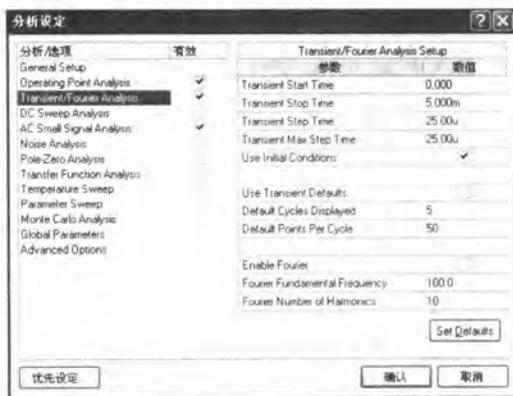


图 7-66 瞬态特性分析的参数设置



图 7-67 交流小信号分析的参数设置

起始频率设置为“1Hz”；终止频率设置为“10kHz”；由于频率变化范围较大，所以扫描方式设置为“Decade”。

运行仿真并分析仿真结果

- [1] 完成了仿真方式的有关设定以后，单击【分析设定】对话框中的 **确认** 按钮，则系统开始电路仿真。
- [2] 仿真成功后，系统首先显示的是所观测信号的时域变化波形，即瞬态特性分析的仿真结果——输入信号“IN”是标准的脉冲波形，输出“OUT”则是经过带通滤波器后滤除了部分频率分量后的波形，如图 7-68 所示。

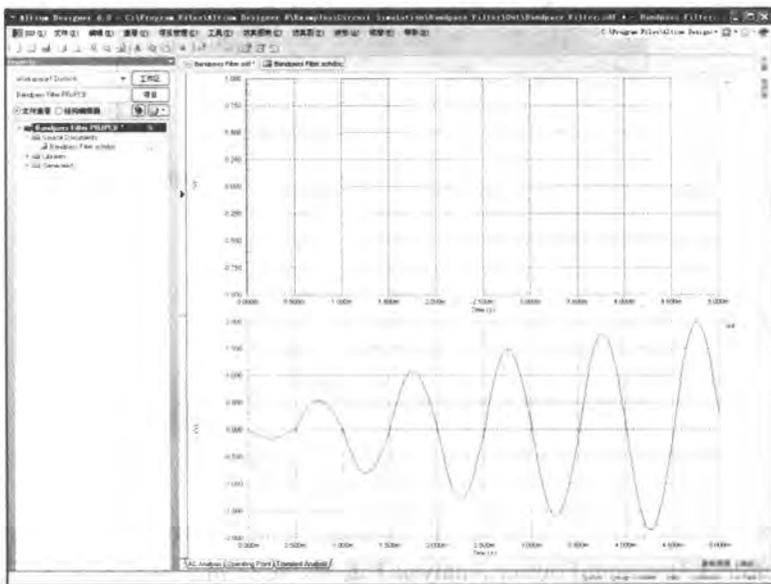


图 7-68 瞬态特性分析的仿真波形



[3] 单击 **AC Analysis** 标签页, 则在窗口中显示出交流小信号分析的仿真结果, 如图 7-69 所示。

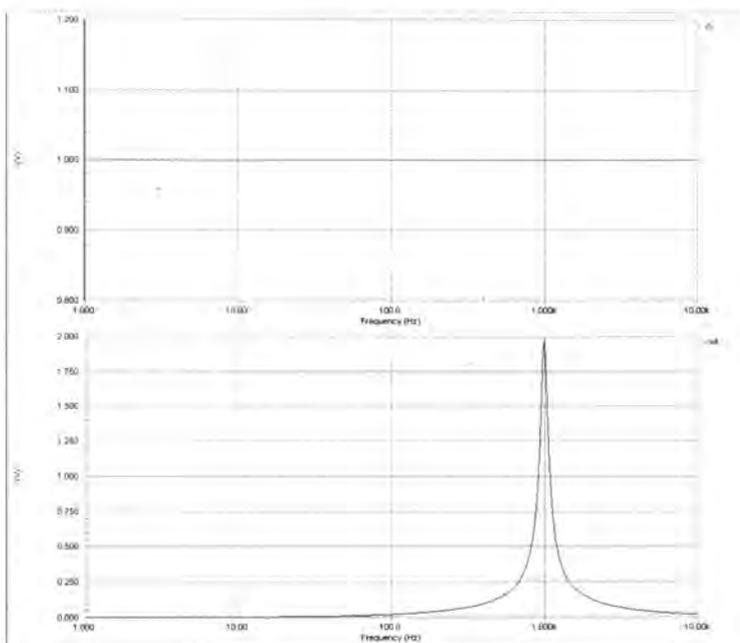


图 7-69 交流小信号分析的仿真波形



交流小信号分析显示了在所设定的频率范围内 (1Hz~10kHz), 输入信号“IN”和输出信号“OUT”的幅频特性: 输入信号“IN”的幅值恒定为 1, 经过带通滤波器后, 输出信号“OUT”的幅值则明显变化。借助于游标, 可以精确地确定该带通滤波器的中心频率。

7.8 思考与练习

1. 概念题

- (1) 电路仿真原理图的绘制与一般电路原理图的绘制有什么区别?
- (2) 简述电路仿真的具体过程。
- (3) 参数扫描分析方式是否可以单独运行? 为什么?

2. 操作题

- (1) 绘制如图 7-70 所示的电路仿真原理图。
- (2) 对所绘制的电路仿真原理图进行仿真激励源及仿真方式设置, 并运行仿真 (瞬态特性分析及交流小信号分析)。
- (3) 对仿真波形进行分析, 并回答该系统具有何种滤波性质。

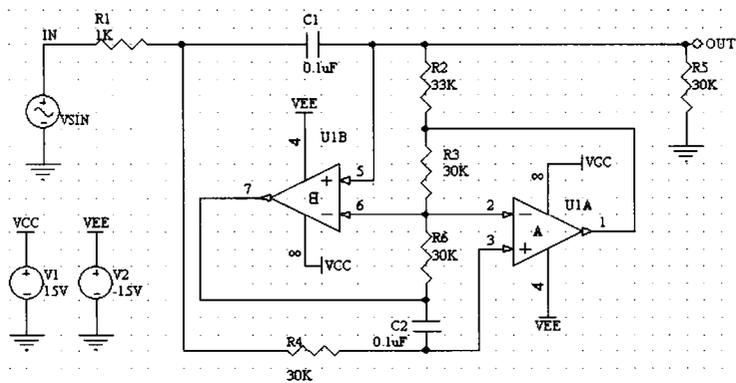
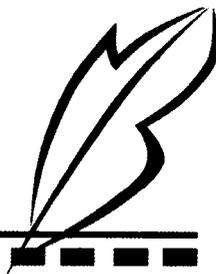


图 7-70 电路仿真原理图

第 8 章 印制电路板设计初步



进行电路设计的目的是要制作出符合设计要求的电子产品，而搭载各种电子元器件，建立起电气连接，最终形成产品的基础就是各种各样的印制电路板。可以说，在电子产品的开发过程中，印制电路板的设计和制造水平是直接影响整个产品质量好坏和成本高低的因素之一。而一款高质量的印制电路板，不但电气性能优良，而且外形应美观紧凑。因此，对于每位电路设计者来说，掌握印制电路板的基本设计方法和设计技巧是必须具备的技能之一。

近年来，随着全球电子工业的迅速发展，特别是个人计算机的普及应用，许多优秀的印制电路板设计工具不断涌现，设计方法越来越灵活，功能也越来越强大，为印制电路板的设计提供了良好的设计环境。对于刚刚涉足电路设计的设计人员来说，选择一款适合自己的设计工具也许是件不太容易的事情，但是应该明确的是无论哪款电路设计软件，都可以完成电路设计工作，同时又有各自独特的地方。一般来说，一款容易上手、参考资源多、交换文件容易、加工印制板方便的设计软件往往是大多数设计人员的首选。

Altium 公司的 Protel 系列电路设计软件当为其中的佼佼者之一，在国内拥有众多的用户，从 Protel 99 到 ProtelDXP，参考资源丰富，交换文件容易。而最新推出的 Altium Designer 不仅提供了大量新功能，极大地提高了软件性能，而且突破了传统板级设计的界限，将 FPGA 设计嵌入到 PCB 设计中，简化了板卡设计，实现了系统电路设计、验证及 CAM 输出功能的完美融合，成为当今最有生产率、最完整的电子产品开发系统。



学习目标

- 掌握 PCB 设计的基础知识
- 了解 Altium Designer 6.0 的 PCB 编辑环境
- 熟悉 PCB 设计中的有关参数设置
- 掌握手工布局和手工布线的有关操作



实例讲解

- 使用新建电路板向导创建 PCB 文件
- Board Insight 参数跟踪设置
- 放置铜膜导线
- 放置焊盘
- 放置字符串
- 放置直线尺寸标注
- 边缘法绘制圆弧

- 放置矩形填充
- 放置敷铜
- 设定 PCB 物理边界 (2000mil×1500mil)
- 设定 PCB 电气边界
- 使用同步器完成网络与元器件封装的装入
- 元器件的手工布局
- 单面板的手工布线

8.1 印制电路板的基础知识

在进行具体的印制电路板设计之前,我们先来感性地了解一下有关印制电路板的基础知识,以便能够更好地理解和掌握后面的设计操作。

对于已经从事多年电路设计的设计师来说,各种印制电路板是十分常见的,而对于即将从事电路设计的初学者或在校学生来说,印制电路板还是很陌生的一个概念。为此,我们先介绍一些印制电路板方面的基础知识。这些基础知识主要包括印制电路板的定义,印制电路板的板层结构和在印制电路板设计时经常使用的一些基本术语,如元器件封装、过孔、焊盘、网络及敷铜等。

8.1.1 基本概念

一般来说,所谓印制电路板(Printed Circuit Board)就是以绝缘敷铜板为基材,经过印刷、蚀刻、钻孔及后处理等工序,将电路中元器件的连接关系用一组导电图形及孔位制作在敷铜板上,最后裁剪而成的具有一定外形尺寸的板子,也称为印制线路板,或简称为印制板、PCB。

在电子工业飞速发展的今天,印制电路板无处不在,手机、计算机主板、电视机、工业控制仪器、医疗仪器、电子手表、导弹电子导航部分,甚至大规模芯片基板等,都有 PCB 存在。印制电路板根据应用场合的不同,使用的材料、工艺方式也不尽相同。图 8-1 所示的是一种镀金工艺的高密度印制电路板和一张计算机显示卡的电路板,焊接相应的元器件后就成了产品。图 8-2 所示的是一种柔性印制电路板,这种电路板可以弯曲,有一定的应用市场。



图 8-1 印制电路板

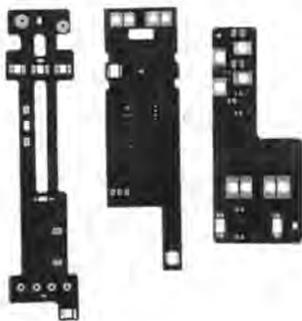


图 8-2 柔性印制电路板

印制电路板主要作用有如下几点:

- 实现了电路中各个元器件间的电气连接, 代替复杂的布线, 减少了传统方式下的接线工作量, 简化了电子产品的装配、焊接和调试
- 缩小了整体体积, 在降低产品成本的同时, 进一步提高了质量和可靠性
- 具有良好的一致性, 采用标准化设计, 便于大规模的自动化生产, 提高了生产效率
- 装备的部件具有良好的机械性能和电气性能, 实现了电子部件的模块化, 整块经过装配调试的印制电路板可以作为一个备件, 便于整机产品的互换与维修

由于其独特的功能和特点, 印制电路板被极其广泛地应用于各种电子产品中, 成为不可或缺的重要部件之一。

8.1.2 印制电路板的分类

印制电路板的种类很多, 分类方法也多种多样。根据其板上敷铜层数的不同可以分为单面板 (Single Layer PCB)、双面板 (Double Layer PCB) 和多层板 (Multi Layer PCB), 这是 PCB 设计中最常见的一种分类方法。

1. 单面板

单面板是一种一面有敷铜, 另一面没有敷铜的较为简单的印制电路板。设计时, 元器件被集中放在没有敷铜的一面上, 该面被称为元器件面 (Component Side), 敷铜导线则集中在另一面, 被称为焊接面 (Solder Side), 如图 8-3 所示。

单面板结构比较简单, 制作成本较低, 通常应用于批量生产的电子产品设计中, 如电视机、收音机、电冰箱等。但当电路复杂时, 由于只能单面布线而且不允许交叉, 其布线难度很大, 布通率往往较低, 在此情况下需要大量的飞线来完成电气连接, 增加了产品生产工艺的复杂度。因此, 只有早期的一些 PCB 或相对比较简单的 PCB, 以及生产规模庞大, 价格敏感的家用电产品才使用这类的板子。

2. 双面板

随着电路印制板厂商制作水平的提高, 用于复杂电路设计的双面板开始普遍使用。双面板是一种两面都有敷铜, 两面都可以进行布线操作的印制电路板, 不同面的布线之间通过金

属化过孔进行连接，基本消除了单层印制电路板飞线的烦恼，布通率大大提高。为了区分，上、下两个敷铜层分别被人为地规定为顶层（Top Layer）和底层（Bottom Layer）。一般来说，顶层通常用来放置元器件，沿用单面板的习惯称为元器件面，而底层则称为焊接面。图 8-4 所示的是双面板的结构和一块两面布线的成品双面板。

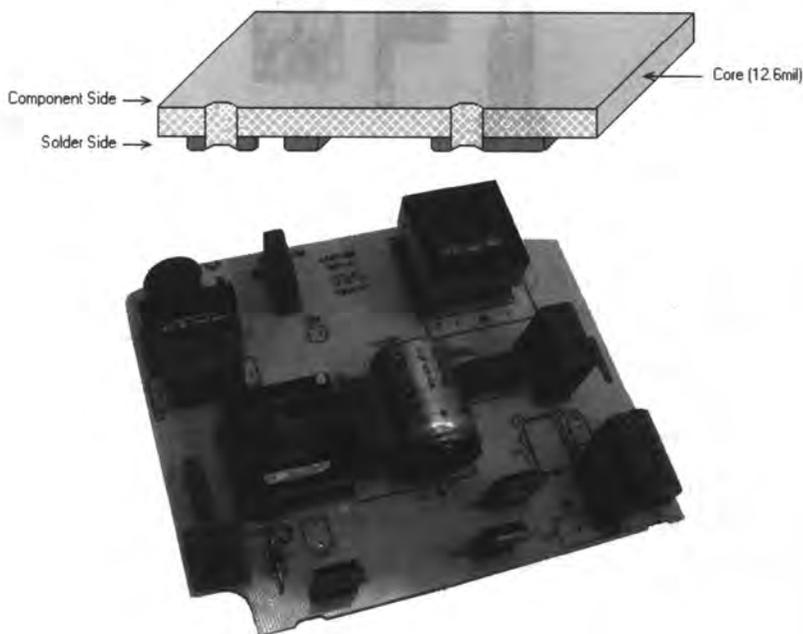


图 8-3 单面板结构及示例



图 8-4 双面板结构及示例



由于双面板两面都可以布线，并且可以通过金属化过孔使上、下两层敷铜间建立电气连接，对于一般的应用电路，只要不是特别复杂的电路板，一般都可以轻松布通，因此双面板是目前应用最为广泛的一种印制电路板结构。



使用表贴封装的器件时，可以根据需要焊接在任意一面上，此时就无所谓元器件面和焊接面了。

3. 多层板

随着集成电路复杂程度的不断提高，特别是几百个引脚的大规模集成电路，微封装器件和 FPGA 封装形式器件的普及应用，采用双层板布线就显得有些捉襟见肘了。因此，多层印制电路板应运而生了。多层印制电路板是指包含了多个工作层面的印制电路板，除了顶层和底层之外，还包括多个信号层、中间层、内部电源层和接地层等，层与层相互绝缘，彼此之间通过过孔建立电气连接，如图 8-5 所示。

最常见到的多层印制电路板就是计算机主板。一般情况下，计算机主板的层数在 8~12 层之间。

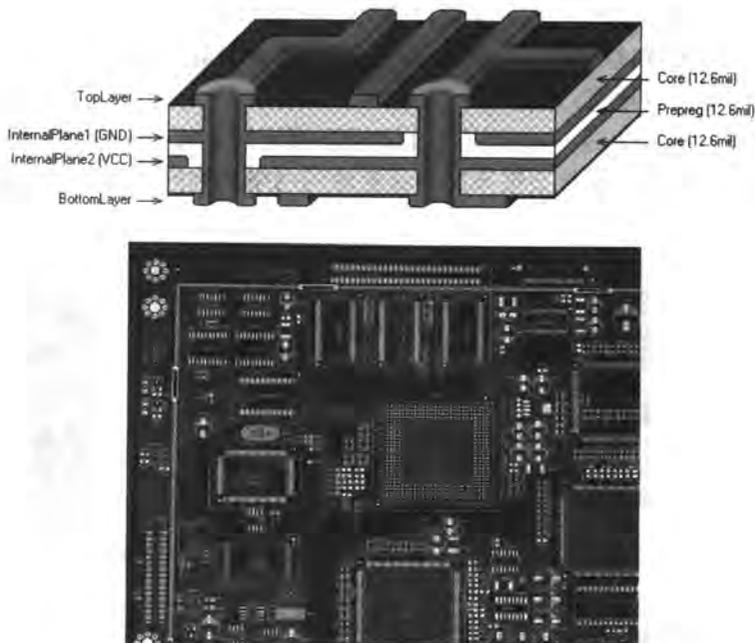


图 8-5 多层板结构及示例

多层板由于具有布线层数多、走线方便、布通率高、面积小等优点，其应用已日益广泛。最简单的多层板是 4 层，在顶层和底层之间加上了电源层和接地层，如图 8-5 所示。这样处理，可以极大程度地解决电路中的电磁干扰，提高了电路系统的可靠性。板层越多，可布线的区域也就越多，布线就越简单。但是，随着层数的增多，无论设计或制作都将更复杂，设计时间与成本也将大大增加。

8.1.3 印制电路板的工作层

在进行印制电路板的具体设计之前，还应了解印制电路板的工作层概念。印制电路板包括多种类型的工作层，如信号层、内部电源/接地层、机械层、屏蔽层、丝印层等。

1. 信号层 (Signal Layers)

信号层主要用来放置元器件和铜膜导线，用导线将各元器件的引脚进行电气连接，是为电气信号提供通路的层面。在 Altium Designer 6.0 中最多可设 32 个信号层，包括顶层 (TopLayer)、底层 (BottomLayer) 和 30 个中间层 (MidLayer)，每个层可以设置成不同的显示颜色便于区分，如图 8-6 所示，图中列出了顶层、底层和部分中间层。



在顶层和底层可以放置元器件和布线，但是在中间层只能放置导线。实际设计 PCB 时，应尽量只在一面（如顶层）放置元器件。

2. 内部电源/接地层 (Internal Planes)

内部电源/接地层也称为内电层，主要用来铺设电源和地，由大块的铜膜所构成，可以提高电路板的抗 EMI 特性和稳定性。在 Altium Designer 6.0 中最多可设 16 个内电层，如图 8-7 所示，图中列出了部分内电层。

用户只有在设计多层板时，才会用到内部电源/接地层。每一个内部电源/接地层都可以设置一个网络名称，布线时系统会把该层与具有相同网络名称的图元，如焊盘、过孔等，以预拉线的形式连接起来。

信号层(S)	颜色	表示
TopLayer		<input checked="" type="checkbox"/>
MidLayer1		<input checked="" type="checkbox"/>
MidLayer2		<input checked="" type="checkbox"/>
MidLayer3		<input checked="" type="checkbox"/>
MidLayer4		<input checked="" type="checkbox"/>
MidLayer5		<input checked="" type="checkbox"/>
MidLayer6		<input checked="" type="checkbox"/>
BottomLayer		<input checked="" type="checkbox"/>

图 8-6 信号层

内部电源/接地层(P)	颜色	表示
InternalPlane1		<input checked="" type="checkbox"/>
InternalPlane2		<input checked="" type="checkbox"/>
InternalPlane3		<input checked="" type="checkbox"/>
InternalPlane4		<input checked="" type="checkbox"/>
InternalPlane5		<input checked="" type="checkbox"/>
InternalPlane6		<input checked="" type="checkbox"/>
InternalPlane7		<input checked="" type="checkbox"/>
InternalPlane8		<input checked="" type="checkbox"/>

图 8-7 内部电源/接地层



同一个内部电源/接地层可以分成几个区域（内电层分割），用来安排不同的电源和接地。例如，在接地层上，不同区域可分别放置电源地、模拟地和数字地等。

3. 机械层 (Mechanical Layers)

机械层主要用来布置与 PCB 有关的各种说明性标注，如电路板的外形尺寸、焊盘和过孔类型，以及其他一些制作装配所需要的重要信息等。在 Altium Designer 6.0 中最多可设 16 个机械层，如图 8-8 所示。一般采用第一机械层 (Mechanical1) 即可。



4. 屏蔽层 (Mask Layers)

屏蔽层是阻焊层 (Solder Mask) 和助焊层 (Paste Mask) 的总称, 包括顶层阻焊层 (Top Solder)、底层阻焊层 (Bottom Solder)、顶层助焊层 (Top Paste) 和底层助焊层 (Bottom Paste) 4 个层, 如图 8-9 所示。

机械层(M)	颜色	表示	有效	信号层模式	链接到图纸
Mechanical1		<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
Mechanical2		<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
Mechanical3		<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
Mechanical4		<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
Mechanical5		<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
Mechanical6		<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
Mechanical7		<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

图 8-8 机械层

屏蔽层(A)	颜色	表示
Top Paste		<input checked="" type="checkbox"/>
Bottom Paste		<input checked="" type="checkbox"/>
Top Solder		<input checked="" type="checkbox"/>
Bottom Solder		<input checked="" type="checkbox"/>

图 8-9 屏蔽层

阻焊层除留出焊点的位置外, 其余部分用阻焊膜将铜膜导线覆盖住, 不黏着焊锡, 甚至可以排开焊锡, 防止波峰焊时产生桥接现象, 提高焊接的质量。助焊层则是在需要焊接的地方涂一层助焊剂以增强焊盘的着锡能力。

5. 丝印层 (Silkscreen Layers)

丝印层用于放置与 PCB 有关的一些文字信息, 如元器件的编号及外形轮廓、生产厂家、设计日期等, 便于电路的安装和调试。在 PCB 设计过程中, 放置元器件时, 则该元器件的编号与轮廓就自动地放置在丝印层上, 由于采用绝缘材料印制, 不具有导电特性, 因此不会影响到电路的连接。

丝印层包括顶层丝印层 (Top Overlay) 和底层丝印层 (Bottom Overlay), 如图 8-10 所示。



制作 PCB 时, 一定要注意丝印层上文字信息的放置位置, 应放在显眼的地方以便于用户查看。注意, 不要放在过孔或焊盘上。

6. 其他层 (Other Layers)

其他层主要包括钻孔引导层 (Drill Guide)、禁止布线层 (Keep-Out Layer)、钻孔视图层 (Drill Drawing) 和多层 (Multi-Layer), 如图 8-11 所示。

丝印层(K)	颜色	表示
Top Overlay		<input checked="" type="checkbox"/>
Bottom Overlay		<input type="checkbox"/>

图 8-10 丝印层

其他层(O)	颜色	表示
Drill Guide		<input checked="" type="checkbox"/>
Keep-Out Layer		<input checked="" type="checkbox"/>
Drill Drawing		<input checked="" type="checkbox"/>
Multi-Layer		<input checked="" type="checkbox"/>

图 8-11 其他层

- 钻孔引导层、钻孔视图层: 是两个提供钻孔图和钻孔位置信息的层。钻孔引导层主要是为了与老的电路板制作工艺兼容而保留的钻孔信息, 对于现代的制作工艺而言, 更多的通过钻孔视图层来提供钻孔参考文件

- 禁止布线层: 用来定义元器件和导线放置的区域范围, 它定义了电路板的电气边界。在自动布线的情况下, 元器件和导线必须放置在禁止布线层划定的区域内
- 多层: 代表所有的信号层, 在多层上面放置的元器件会自动放置到所有的信号层上。尽管系统提供了众多的工作层, 但在实际的 PCB 设计中, 并不是所有的工作层都会用到。例如, 对于双面板来说就只有顶层和底层, 而没有中间层, 用户应根据需要具体设置。另外, 一些工作层在物理上是相互重叠的, 如顶层信号层和顶层丝印层, 还有一些工作层只是为了便于印制电路板的制造而设置的, 如机械层。

8.1.4 印制电路板的术语

印制电路板设计中所涉及的对象与原理图中的不同, 用户需要明确了解一些基本的术语名称, 以便于设计的顺利进行。

1. 元器件封装 (Footprint)

元器件封装是印刷电路设计中很重要的概念, 是指元器件实际焊接到电路板时的焊接位置和外观形式, 包括外型尺寸、所占空间位置及各引脚之间的间距等。

由于元器件封装仅仅是一个空间的概念, 因此同一种元器件可以有不同的封装形式, 而不同的元器件也可以共用一种封装。例如, 常用的电阻, 其封装形式既有传统的插针式, 名称为“AXIAL-xxx”, 也有体积较小的表面贴装式 (SMC), 名称为 4 位数字代码, 前 2 位表示其长度, 后 2 位表示其宽度, 如图 8-12 所示。



图 8-12 电阻封装

在原理图设计时, 所选用元器件的外观形式决定了印制板设计时应选用的封装。对于元器件封装的有关知识, 将在后面的章节中再进行详细介绍。

2. 过孔 (Via)

过孔是被镀上一层金属膜的小孔, 用来连接不同层之间的铜膜导线, 以建立电气连接。过孔可分为 3 种类型, 即通孔 (Through)、盲孔 (Blind) 和埋孔 (Buried), 如图 8-13 所示。

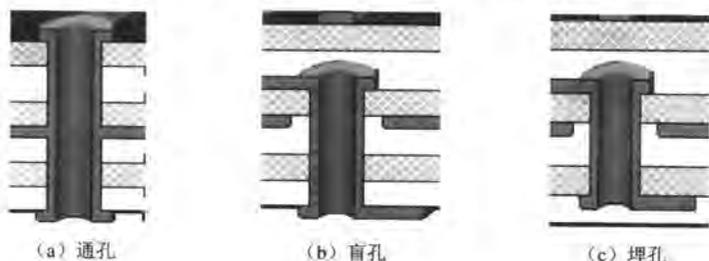


图 8-13 过孔类型



通孔连接顶层和底层，贯穿整个印制电路板；盲孔一端位于 PCB 表面，另一端则位于 PCB 内部某一层上；埋孔连接 PCB 内部的两个布线层。显然，只有多层板才可能采用盲孔和埋孔。



一般情况下，设计时应尽量减少盲孔和埋孔的存在。这两类孔的存在不但增加了 PCB 的加工难度，带来了电气安全性方面的问题，同时也会为日后的电路调试带来困难。

3. 焊盘 (Pad)

焊盘用来固定元器件，并将元器件的引脚与 PCB 上的铜膜导线连接起来，每个焊盘都有其独立的焊盘序号，以便与元器件的引脚对应。针对不同类型的器件和不同的应用场合，Altium Designer 6.0 提供了多种不同外形的焊盘，如图 8-14 所示。

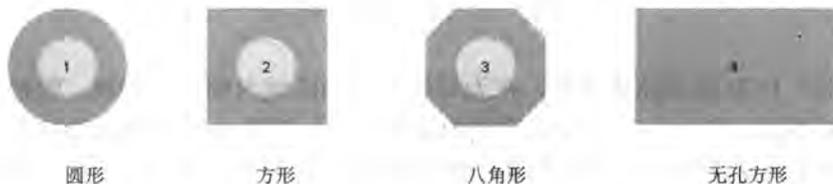


图 8-14 焊盘外形

4. 网络 (Net)

网络是具有连通性的一组逻辑上和物理上的连接关系。同一网络中，各点逻辑上是连通的，是电气上的同一节点，布线后成为一组物理上连通的导线。不同网络间互不相连，或者中间隔以元器件。网络之间以网络标签 (Net Label) 相区分，具有相同网络标签的导线、焊盘、敷铜等属于同一网络。

5. 铜膜导线 (Track)

铜膜导线是敷铜板经过电子工艺加工后，在 PCB 上形成的实际走线，通常简称为导线，如图 8-15 所示。

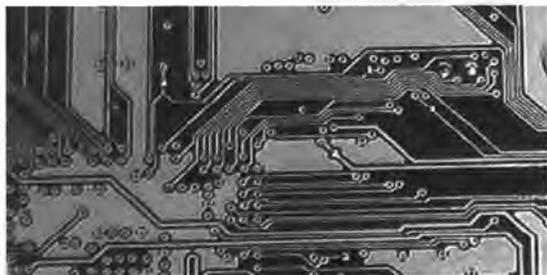


图 8-15 铜膜导线

导线用来连接 PCB 上的各个焊盘点，实现了不同元器件之间的电气连接。因其在电路中的载流特性不同，不同部分的导线宽度也不同。在设计中，用户应根据电路特点进行有关的

规则设置。不同层面上的导线可以通过过孔相连。

6. 飞线

飞线在 PCB 设计中有两种含义：

- 在网络与元器件封装装入 PCB 编辑器后，系统会自动生成一种用来指示 PCB 布线的错纵交叉的线，称为预拉线，有时也称为飞线。这种预拉线只是一种形式上的连线，并没有任何电气连接意义。通过自动或手工布线后，每条预拉线会在其连接导线布通之后自动消失
- 在自动和手工布线之后，如果仍有无法连通的同一网络的导线，则需要未连通的两段导线上加焊盘（或者以 0Ω 电阻封装代替），待 PCB 制成之后，用金属导线连接两点，实现电气连通，这段金属导线就是飞线，也就是通常意义上所说的飞线

7. 敷铜

敷铜是指在 PCB 布线结束之后，在无导线布线的区域内铺设的铜膜。敷铜的作用因适用环境不同而不同。例如，可以加大系统的接地面积，利用大面积铜膜能够提高系统的抗干扰能力、满足特殊元器件的安装需要、散热及 PCB 的工艺稳定性需要等。敷铜可以与网络相连，也可以独立存在，不同区域内的敷铜也可以连接不同的网络。在多数情况下，敷铜与地相连。

8. 安全间距

在 PCB 上，为了避免或减小导线、过孔、焊盘及元器件之间的相互干扰，需要在它们之间留出一定的间距，称为安全间距。安全间距可以在布线规则中加以设置。

8.1.5 印制电路板设计的基本原则

设计者在进行 PCB 的具体设计时，首先需要明确其设计目标，是普通 PCB、高频 PCB、小信号处理 PCB，还是既有高频又有小信号处理的 PCB。对于普通的 PCB 来说，需要考虑的设计内容主要有两部分，一是元器件的布局，二是电路板的布线。元器件的布局是否合理、布线是否整齐规范将直接影响到电路板的抗干扰能力及稳定性，因此在设计印制板时应遵循一定的基本原则。

1. 元器件布局

元器件布局应安放合理，既要注意美观性，同时也要考虑对电路性能的影响。一般来说，应注意以下几点。

- 放置顺序。应先放置与结构有关的位置固定的元器件，如开关、电源插座、连接器、指示灯等，放置好后，尽量将其锁定，避免以后被误移动。之后放置特殊的或比较大的元器件，如 IC、变压器、发热元器件等，最后按照地址线和数据线的走向，依照就近原则，放置其他较小的元器件
- 注意散热。大功率电路中，应将发热的元器件，如变压器、功率管等，尽量靠边分



散放置，不要集中在一起，以便于热量散发

- 电性能。应把连线关系密切的元器件尽量放在一起，并尽量对齐平行摆放，以缩短布线长度，减小彼此之间的分布参数。但是，带强电的元器件与其他元器件的距离应尽量远些，并注意放置在调试时手不易碰到的地方
- 对于需要手动调节的元器件，如电位器、可变电容等，放置的位置应便于调试
- 模拟电路与数字电路应分开布设，不能放置在一起

2: 电路板布线

在 PCB 设计中，布线操作是完成最终产品的关键步骤，布线时应注意以下几点。

- 导线宽度的设置应达到导线的载流要求，并尽可能宽些，留出裕量，具体数值视 PCB 的功耗和元器件的工作电流而定。电源和地的导线要更宽，并尽量与其他导线的走向一致，以增强抗噪声的能力
- 平行信号线之间应尽量留出较大的间距，以减少窜扰。若两条信号线相距较近，最好在两线之间走一条接地线，这样可以起到屏蔽的作用。另外，两相邻层的布线应互相垂直，以防止互相感应产生窜扰
- 设计信号传输线时应避免急拐弯，以防传输线由于特性阻抗突变而产生反射，应尽量设计成具有一定尺寸的均匀的圆弧形
- PCB 上若装有大电流器件，如继电器、指示灯、喇叭等，它们的地线应尽量分开单独走，以减少地线上的噪声
- 对于小信号放大器放大前的弱信号应远离强信号线，而且走线要尽可能地短，必要时还需要用地线对其进行屏蔽

8.2 PCB 设计环境

根据设计要求，在完成了电路原理图的绘制，并进行了 ERC 检查、生成了有关的网络报表的基础上，就可以进入 Altium Designer 6.0 的 PCB 设计环境，来进行印制电路板的设计了。

8.2.1 创建新的 PCB 文件

首先，需要创建一个新的 PCB 文件。在 Altium Designer 6.0 系统中，可以采用两种方法来创建，一是使用系统提供的新建电路板向导；二是通过执行相关命令，自行创建。为了便于设计上的管理，一般应将 PCB 文件与相应的电路原理图文件创建在同一个项目中。

1. 使用新建电路板向导创建 PCB 文件

新建电路板向导采用图形化的操作模式，使得 PCB 文件的创建变得非常简单。设计者既可以选择一些现成的工业标准板轮廓，以减少不必要的工作量，也可以便捷地设置参数，创建自定义的 PCB。

【案例 8-1】 使用新建电路板向导创建 PCB 文件



操作步骤

- [1] 启动 Altium Designer 6.0 系统，在主页面的【Pick a task】栏内选择【Printed Circuit Board Design】，系统进入 PCB 设计页面，如图 8-16 所示。



图 8-16 PCB 设计页面

- [2] 在该设计页面上，单击【PCB Documents】栏最下面的【PCB Document Wizard】，即可打开新建电路板向导，如图 8-17 所示。



在【Files】面板的【根据模板新建】栏内单击【PCB Board Wizard】，同样可以打开新建电路板向导。

- [3] 单击 **下一步(N) >** 按钮，进入如图 8-18 所示的窗口，提示用户选择设置 PCB 上使用的尺寸单位。系统默认是英制，这也是印制板设计中常用的一种度量单位，即 Inch(英寸)和 mil(千分之一英寸)，转换关系为 1Inch=1000mil。



图 8-17 新建电路板向导

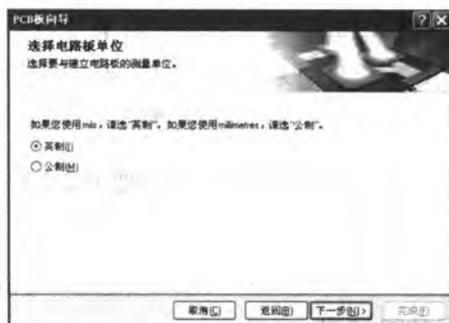


图 8-18 设置尺寸单位



- [4] 单击 **下一步(N) >** 按钮, 进入选择电路板配置文件窗口, 如图 8-19 所示。这里是自定义电路板尺寸, 因而选择 **【Custom】** 选项。



系统已经为用户提供了—些标准电路板的标准配置文件。单击其中的某项, 在窗口右侧可以预览该配置文件的 PCB 外观, 根据自己的需要, 用户可以直接选用。

- [5] 选择 **【Custom】** 选项, 单击 **下一步(N) >** 按钮, 则进入自定义印制电路板的设置窗口, 如图 8-20 所示。



图 8-19 选择电路板配置文件

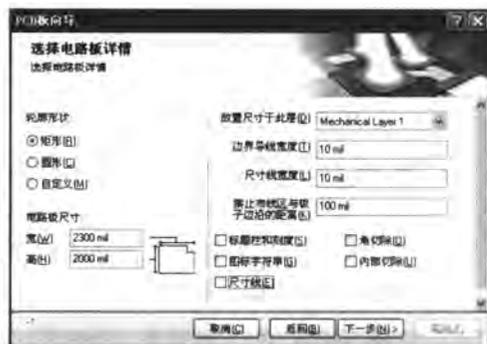


图 8-20 设置自定义参数

在该窗口中, 用户可以自行设置 PCB 的各项参数。

- 【轮廓形状】:** 有 3 个单选按钮, 即 **【矩形】**、**【圆形】** 和 **【自定义】**, 这里选择 **【矩形】**
- 【电路板尺寸】:** 由上面的轮廓形状决定的电路板外形尺寸设置。这里 **【宽】** 设置为 “2300mil”, **【高】** 设置为 “2000mil”
- 【放置尺寸于此层】:** 单击右边的 按钮, 选择用于尺寸标注的机械层, 一般设置为 “Mechanical Layer 1” 即可
- 【边界导线宽度】、【尺寸线宽度】:** 采用系统的默认值即可。在具体设计中可以再加以调整
- 【禁止布线区与板子边沿的距离】:** 设置为 “100mil”
- 【标题栏和刻度】:** 选中该复选框, 系统将在 PCB 图纸上添加标题栏和刻度栏, 此处不必选中
- 【图标字符串】:** 选中该复选框, 系统将在 PCB 图中加入图标字符串, 放置在钻孔视图层, 在 PCB 文件输出时会自动转换成钻孔列表信息, 此处不必选中
- 【尺寸线】:** 选中该复选框, 工作区内将显示 PCB 的尺寸标注线, 此处不选中
- 【角切除】:** 选中该复选框, 单击 **下一步(N) >** 按钮会进入角切除窗口, 如图 8-21 所示。在该窗口中, 根据特殊板形要求, 可以设定尺寸, 切除 PCB 的方形板角。此处不必选中
- 【内部切除】:** 选中该复选框, 单击 **下一步(N) >** 按钮会进入内部切除窗口, 如图 8-22 所示。在该窗口中, 通过设置尺寸, 可以在 PCB 的内部切除一定大小的方形板块。此处不必选中

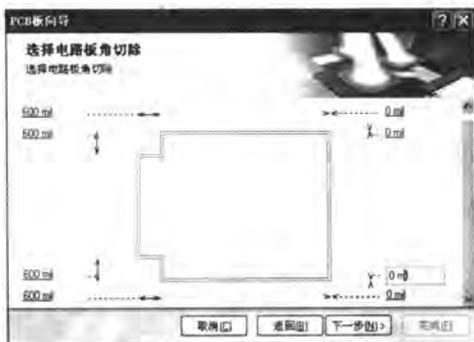


图 8-21 角切除设置

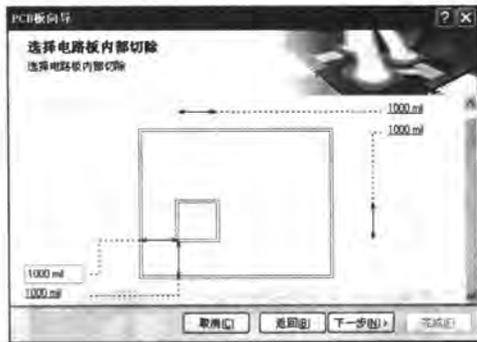


图 8-22 内部切除设置

- [6] 单击 **下一步(N) >** 按钮，进入电路板层设置窗口，可以分别设定信号层和内电层的层数。这里只需要 2 个信号层，不需要内电层，如图 8-23 所示。
- [7] 单击 **下一步(N) >** 按钮，进入过孔设置窗口，用于选择过孔类型，这里选择【只显示通孔】单选按钮，如图 8-24 所示。

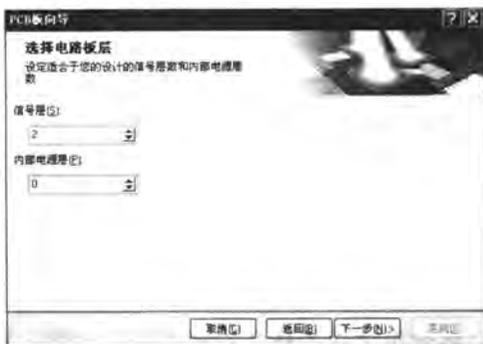


图 8-23 设置电路板层



图 8-24 选择过孔类型

- [8] 单击 **下一步(N) >** 按钮，进入选择元器件和布线逻辑窗口，用于设置所设计的 PCB 是以表贴元器件为主还是通孔元器件为主，以及是否要将元器件放置在电路板的两面。选择【通孔元器件】单选按钮，邻近焊盘间的导线数则设置为【一条导线】，如图 8-25 所示。
- [9] 单击 **下一步(N) >** 按钮，进入选择默认导线和过孔尺寸窗口，如图 8-26 所示，用于设置 PCB 的最小导线尺寸、过孔尺寸及导线之间的间距。这里使用系统的默认值。
- [10] 单击 **下一步(N) >** 按钮，进入电路板向导完成窗口，如图 8-27 所示，表示所创建 PCB 文件的各项设置已经完成。
- [11] 单击 **完成(F)** 按钮后，系统根据前面的设置已经生成了一个默认名为“PCB1.PcbDoc”的新的 PCB 文件，同时进入了 PCB 设计环境，在编辑窗口内显示了一个默认尺寸的空白图纸和一个空白的板子形状（带网格的黑色区域），如图 8-28 所示。

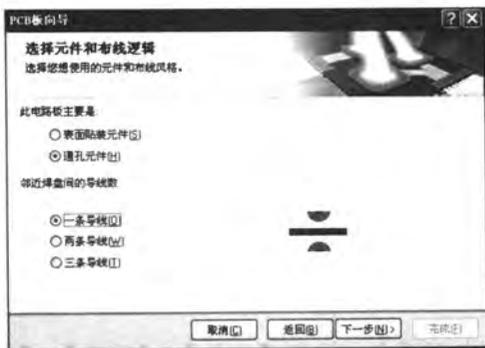


图 8-25 选择元器件和布线逻辑

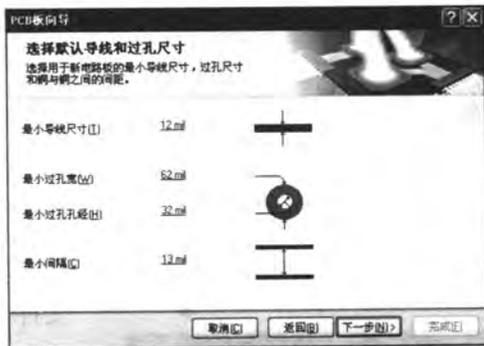


图 8-26 选择默认导线和过孔尺寸



图 8-27 创建完成

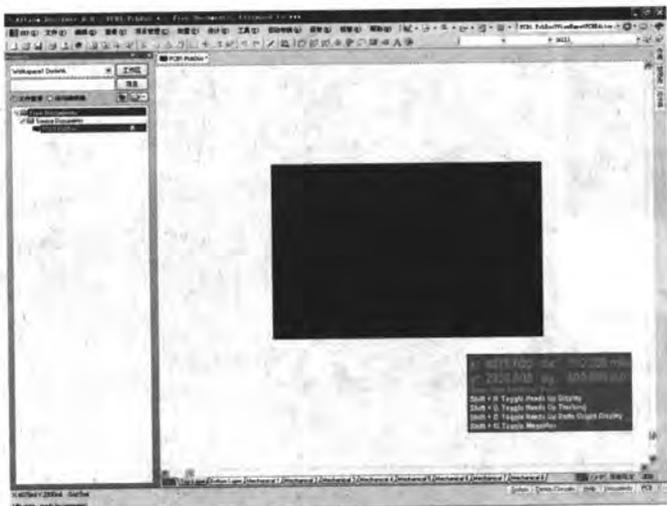


图 8-28 创建的 PCB 文件

[12] 执行【文件】/【另存为】命令，可以对该 PCB 文件重新命名，如“Power.PchDoc”，并保存在适当位置。

至此，使用新建电路板向导完成了空白 PCB 文件的创建。



在使用向导创建 PCB 文件的任何阶段，用户都可以使用 **【返回】** 按钮检查或修改前面所设置的内容。

2. 自行创建 PCB 文件

除了使用新建电路板向导以外，用户还可以采用以下几种方式来自行创建一个新的 PCB 文件。



图 8-29 【选择 PCB 类型】窗口

(1) 在主页面上，执行 **【文件】/【创建】/【PCB 文件】** 命令，并设定 PCB 类型为“ProtelPcb”，如图 8-29 所示。

(2) 在 PCB 设计页面上，单击 **【PCB Documents】** 栏内的 **【New Blank PCB Document】**。

(3) 打开 **【Files】** 面板，在 **【新建】** 栏内选择 **【PCB File】**，同样设定 PCB 类型为“ProtelPcb”。

这样创建的 PCB 文件，其各项参数均采用了系统的默认值。因此在具体设计时，还需要设计者进行全面的设置。

8.2.2 启动 PCB 设计环境

如上所述，在创建了一个新的 PCB 文件，或者打开一个现有的 PCB 文件之后，即启动了 Altium Designer 6.0 系统的 PCB 编辑器，进入了 PCB 的设计环境，如图 8-30 所示。

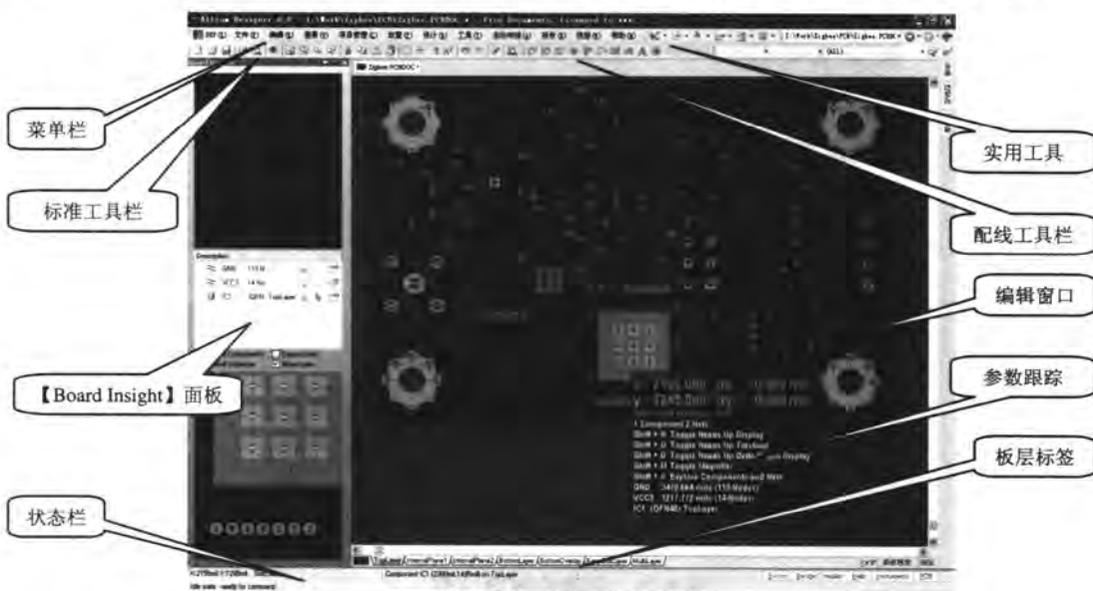


图 8-30 PCB 设计环境

该设计环境的主要组成部分有如下几项。



1. 菜单栏

菜单栏显示了可供用户选用的菜单操作，如图 8-31 所示。



图 8-31 菜单栏

在 PCB 设计的过程中，通过使用菜单栏中相应的菜单命令，可以完成各项基本操作，具体功能将在后面用到时再详细讲述。

2. 工具栏

系统默认的工具栏有 5 组。

- **【PCB 标准】**工具栏：提供了一些基本操作命令，如打印、缩放、快速定位、浏览元器件等，与原理图编辑环境中的标准工具栏基本相同，如图 8-32 所示



图 8-32 【PCB 标准工具栏】

- **【实用工具】**：如图 8-33 所示。该工具栏中每个按钮都另有下拉工具栏或菜单栏，分别提供了不同类型的绘图和实用操作，如调准、查找选择、放置尺寸、放置 Room 空间、网格设置等



图 8-33 【实用工具】

- **【配线】**工具栏：提供了 PCB 设计中，常用图元的放置命令，如焊盘、过孔、元器件、铜膜导线、敷铜等，如图 8-34 所示



图 8-34 【配线】工具栏

- **【过滤器】**工具栏：如图 8-35 所示。使用该工具栏，根据网络、元器件号或属性等过滤参数，可以使符合设置的图元在编辑窗口内高亮显示，明暗的对比程度和亮度则通过窗口右下角的 **屏蔽程度** 按钮进行调节

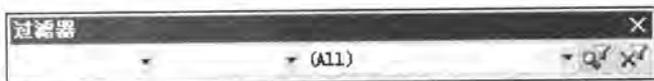


图 8-35 【过滤器】工具栏

- **【导航】工具栏**: 如图 8-36 所示。用于指示当前页面的位置, 借助于所提供的按钮, 可以实现不同页面之间的快速跳转



图 8-36 【导航】工具栏

3. 编辑窗口

编辑窗口即进行 PCB 设计的工作平台, 用于进行元器件的布局和布线的有关操作。

4. Board Insight 系统

是 Altium Designer 6.0 系统的一项创新功能, 由 **【Board Insight】** 面板和 Board Insight 参数跟踪两部分组成, 可同时开启使用, 也可以单独使用 **【Board Insight】** 面板或参数跟踪。这一功能系统将在 8.3 节中详细讲述。

5. 板层标签

用于切换 PCB 当前显示的板层, 所选中板层的颜色将显示在最前端, 如图 8-37 所示。

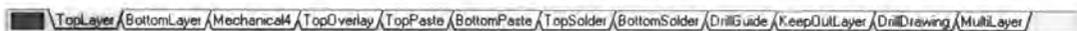


图 8-37 板层标签

6. 状态栏

用于显示光标指向的坐标值、所指向元器件的网络位置、所在板层和有关的参数, 以及编辑器当前的工作状态等, 如图 8-38 所示。

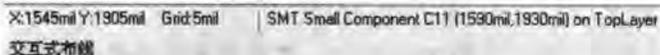


图 8-38 状态栏



执行**【查看】/【工具栏】/【用户自定义】**命令, 设计者可以在打开的**【Customizing PCB Editor】**对话框中设置菜单命令和工具栏的排列组合, 以定制个性化的设计环境。建议初学者使用系统的默认设置。

8.3 Board Insight 系统

在 Protel 99 SE 及 Protel DXP 的 PCB 设计环境中, 交互式布线的过程是在光标的引导下进行的, 使用光标可以完成开始布线、终止布线及选择器件等编辑操作。在 Altium Designer 6.0 中, 光标除了具有以上的功能外, 更重要的是它已成为交互的数据导航工具, 为设计者动态显示各种实时变化的信息, 包括坐标值、元器件信息、网络信息等。在多层堆叠时, 则会显



示出光标下面多个对象的图形列表及关键信息，可以使用户随时对设计中的任一对象进行定位、缩放查看和属性编辑。

8.3.1 Board Insight 参数跟踪

在 Board Insight 系统中，光标成了参数的拾取器，跟随在光标之后的参数详细显示着 PCB 设计过程中所需要的重要信息。下面就来看一看 Board Insight 系统所具备的耀眼功能——参数跟踪。

【案例 8-2】 Board Insight 参数跟踪设置



操作步骤

- [1] 打开 Altium Designer 6.0 的 PCB 设计环境，在编辑窗口中移动光标，可以看到有一个矩形的透明框随光标的移动而移动，不妨将其称为“参数跟踪框”。框内显示了光标当前所指位置的坐标值、相对坐标值，以及捕获网格、电气网格的大小，如图 8-39 所示。



图 8-39 参数跟踪框

- [2] 将光标放置在编辑窗口的某一位置处，此时参数跟踪框内除了显示以上内容外，还会显示光标所在位置的元器件信息、网络表信息、板层信息、违规信息等，以及部分功能设置快捷键，如图 8-40 所示。



可以看到，此时的光标仿佛具有了透视的功能，对于多层堆叠的不同对象信息，可以同时显示出来，显示的模式及内容可通过系统【优先设定】中的【Board Insight Modes】标签页来设置。

- [3] 使用这些功能设置键，或者通过执行【查看】/【Board Insight】菜单命令（图 8-41 所示），可以对参数跟踪的功能加以选择设置。



图 8-40 参数显示

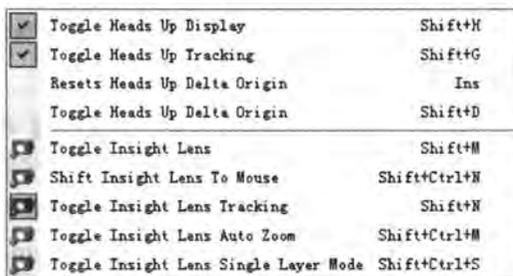


图 8-41 Board Insight 功能设置菜单

- [4] 执行【Toggle Heads Up Display】命令，或使用快捷键 **[Shift] + [H]**，可以开启或者关闭 Board Insight 参数显示。
- [5] 执行【Toggle Heads Up Tracking】命令，或使用快捷键 **[Shift] + [G]**，可以开启或者关闭 Board Insight 参数跟踪。



关闭参数跟踪也就是将参数跟踪框定位在当前位置，不再随光标移动。开启参数跟踪后，参数框又开始跟随光标移动，只是此时的参数跟踪框会远离光标，反复操作几次后就可以将其锁定在光标之后了。

- [6] 执行【Resets Heads Up Delta Origin】命令，或使用快捷键 **[Insert]**，可以清零参数跟踪框内的相对坐标值，如图 8-42 所示。



当进行交互式布线的时候，单击鼠标左键也会将相对坐标值清零，此功能是为了协助设计者进行等长线布线时计量线长。

- [7] 执行【Toggle Heads Up Delta Origin】命令，或使用快捷键 **[Shift] + [D]**，可以开启或关闭相对坐标的显示。
- [8] 执行【Toggle Insight Lens】命令，或使用快捷键 **[Shift] + [M]**，可以开启或关闭放大镜功能，如图 8-43 所示。该功能与参数跟踪框中的【Toggle Magnifier】功能是一致的，在交互式布线时可以帮助用户快捷的进行定位。



图 8-42 清零相对坐标值

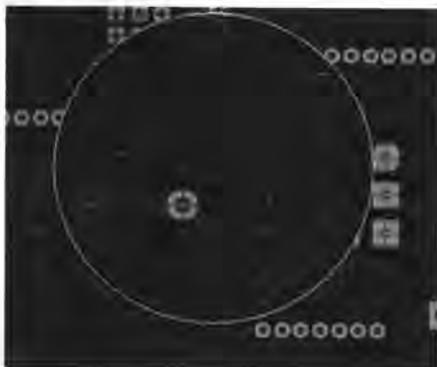


图 8-43 开启放大镜



放大镜的尺寸大小、形状及放大的模式可通过系统【优先设定】中的【Board Insight Lens】标签页来设置。

- [9] 执行【Toggle Insight Lens Tracking】命令，可以将放大镜的镜体固定在编辑窗口的某个位置处，而放大镜中的内容依然随光标的移动而改变。执行【Shift Insight Lens to Mouse】命令后，则恢复镜体的移动。
- [10] 执行【Toggle Insight Lens Auto Zoom】命令，或使用快捷键 **[Shift] + [Ctrl] + [M]**，放大镜中显示的内容将被自动放大到全屏，此时放大镜消失，用户可以在已经放大的画面上进行连线等操作。再次执行该命令后，屏幕显示又会缩小到从前的画面，并显示放大镜。



- [11] 执行【Toggle Insight Lens Single Layer Mode】命令，或使用快捷键 **Shift+Ctrl+S**，可以选择设置放大镜中是同时显示所有设计用到的工作层，还是仅仅显示当前的工作层面。
- [12] 使用快捷键 **Shift+X**，则会打开【Board Insight】窗口，以图形和列表的方式显示出光标当前所指位置处的网络和元器件信息，如图 8-44 所示，单击鼠标左键后可以关闭。

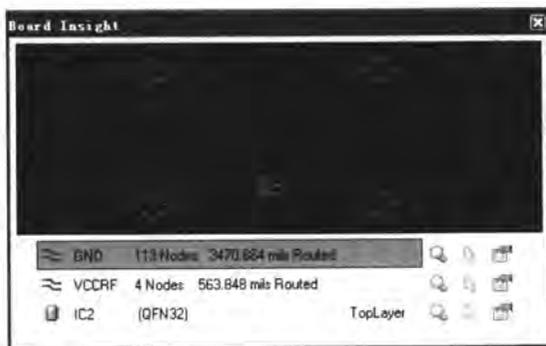


图 8-44 【Board Insight】窗口



对于窗口中显示的每一个网络和元器件，都可以通过单击其后面的 、 和 图标，分别进行闪亮显示、选中及属性编辑操作。

8.3.2 【Board Insight】面板

执行【查看】/【工作区面板】/【PCB】/【Board Insight】命令；或者单击面板控制中心的【PCB】标签项，在弹出的菜单中选择【Board Insight】，都可以打开【Board Insight】面板。

打开的【Board Insight】面板如图 8-45 所示，主要由【Board Insight】窗口和 Lens 窗口组成。

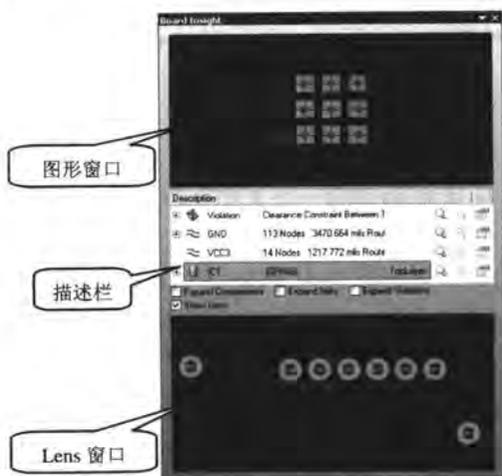


图 8-45 【Board Insight】面板

(1) **【Board Insight】** 窗口：包括图形窗口和描述栏两部分。

- **描述栏**：当光标指向编辑窗口中 PCB 文件的某一位置时，该栏用来列出 PCB 文件当前位置处的 3 种实时信息，即违规信息、网络信息和元器件信息，信息内容随光标指向不同的位置而变化

当 **【Board Insight】** 窗口单独使用时，如图 8-44 所示，描述栏中将不会显示违规信息。

- **图形窗口**：对于描述栏中所列出的每一对象信息，在该窗口中都能以图形的方式加以显示。如果用户选择了描述栏中的某一对象信息，图形窗口将显示该对象的图形，如图 8-45 中所示。此时，将光标在编辑窗口中移动，描述栏的内容及图形窗口中的显示将不再随光标位置的变化而变化，即 **【Board Insight】** 窗口处在了锁定的状态，便于用户详细查看相关的信息。单击编辑窗口右下角的 **清除** 按钮，或者在编辑窗口中单击鼠标左键即可解除锁定状态

(2) **Lens 窗口**：与 Board Insight 参数跟踪中的放大镜功能完全相同，放大显示的内容随着光标的移动而实时变化。此外，同样可以通过执行 **【查看】/【Board Insight】/【Toggle Insight Lens Single Layer Mode】** 命令，来选择设置是同时显示所有设计用到的工作层，还是仅仅显示当前的工作层。

(3) **显示设置**：在 **【Board Insight】** 窗口和 **Lens 窗口** 之间，还有 4 个复选框，可用于设置显示的方式。

- **【Expand Components】**：若选中该复选框，则在描述栏中将列出元器件所包含的图元信息
- **【Expand Nets】**：若选中该复选框，则在描述栏中将列出网络所包含的图元信息
- **【Expand Violations】**：若选中该复选框，则在描述栏中将列出违规的图元信息
- **【Show Lens】**：该复选框用于开启或关闭 **Lens 窗口**，系统默认为选中

使用过 Protel 以前版本的电路设计者可能会有这样的感觉：在设计高速电路的时候，要布几条等长线是多么的困难，往往需要一段一段地计算布线的长度。而今天，在 Altium Designer 6.0 中，由于 Board Insight 系统功能的开启，将会使交互式布线变得更加有趣和方便，随着对 Altium Designer 6.0 系统熟悉程度的加深，相信设计者们会逐步体会到这一点。

8.4 【PCB】面板

【PCB】 面板也是 PCB 设计环境中独有的一个工作面板。利用该面板，根据所选择的类别，如元器件、网络、规则等，相应图元会在编辑窗口内高亮显示，便于用户浏览或查看当前 PCB 设计文件的详细信息。另外，还可以进入 **【From-to Editor】**、**【Split Plane Editor】**（分割内电层编辑器）和 **【Differential Pairs Editor】**（差分对编辑器），进行有关的编辑操作。

打开的 **【PCB】** 面板，如图 8-46 所示。

1. 显示内容

【PCB】 面板的显示由 5 栏组成。

(1) **类型选择栏**：位于面板最上方，单击右侧的 ▾ 按钮，打开的下拉菜单中有 6 种类型



供用户选择，如图 8-47 所示。

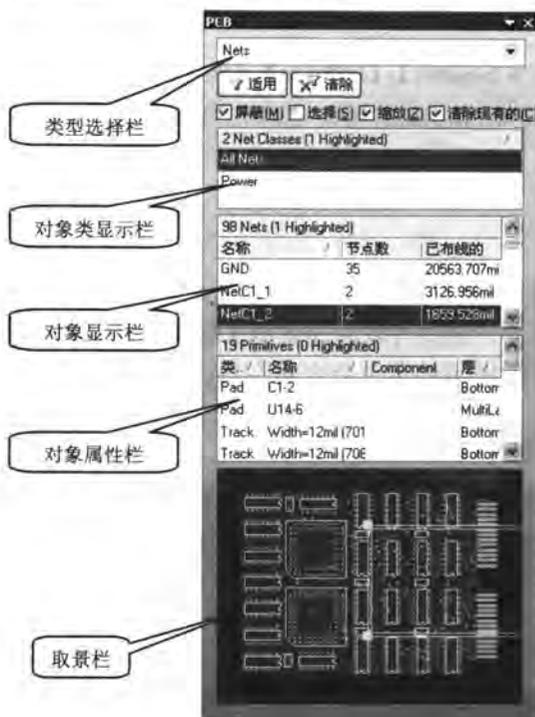


图 8-46 【PCB】面板



图 8-47 类型选择

选择 Nets（网络）、Components（元器件）或 Rules（规则）会进入浏览模式，选择后 3 种类型则分别进入相应编辑器中。

(2) 对象类显示栏：用于显示所选择类型中的全部对象类。选择其中的某一类，则该类中的全部对象会显示在第三个框栏中。

(3) 对象显示栏：用于显示某一对象类中的全部对象。选择某一对象，该对象会高亮显示在编辑窗口内，同时与该对象有关的图元属性会显示在下面的框栏中。

(4) 对象属性栏：用于显示与选定对象有关的图元属性，如焊点、连线、过孔等。

(5) 取景栏：用于显示当前编辑窗口内的图形在整个 PCB 上的位置。用光标拖动白色的双虚线框，可以使编辑窗口内的图形平滑移动，便于用户快速查看。

2. 功能设置

在类型选择栏与对象类显示栏之间，有若干个按钮和复选框，用于对过滤后得到图元的显示模式进行设置。

- 【屏蔽】、【清除现有的】：同时选中这两个复选框时，选定对象的有关图元将高亮显示，其他被滤掉的元器件则变暗，滤掉的图元不能被选择编辑
- 【选择】：该复选框用于设定高亮显示的图元是否同时被选中
- 【缩放】：选中该复选框时，编辑窗口内的显示会随着所选对象的变换而不断移动、变换，便于用户查看

-  **适用**: 在更改对象或复选框设置之后, 单击该按钮可以刷新显示
-  **清除**: 单击该按钮, 可以清除选中对象或图元, 使其退出高亮状态



在 PCB 编辑环境中, 还有【PCB Filter】、【PCB Inspector】、【PCB List】、【Snippets】等操作面板, 它们的功能及使用方法与原理图编辑器中的对应面板基本相同, 在此不再重复。

8.5 图元的放置

在对 PCB 进行手动布局、布线或设计调整时, 需要在板上放置一些图元, 如导线、焊盘、过孔、字符串、尺寸标注, 或者绘制直线、圆弧等, 这些可以通过使用【配线】工具栏、【实用工具】栏或图 8-48 所示的菜单命令来完成。



图 8-48 【放置】菜单

- 导线放置状态下, 按数字键盘上的 **+**、**-** 键, 可在布线的前后信号层之间循环更换, 即每按一下 **+** 键, 导线就布置到下一层, 而每按一下 **-** 键, 即回到上次布线的层面继续布线
- 放置状态下, 导线换层后会自动出现过孔, 单击确定其放置位置即可

8.5.1 放置铜膜导线

铜膜导线通常放置在信号层, 用来实现不同元器件焊盘间的电气连接。在进行手工布线或者布线调整时, 最主要的工作就是对于导线的放置和调整。

1. 铜膜导线的放置

布线过程中, 铜膜导线应选择正确的工作层面加以放置, 而对放置层面的选择可以在放置前、放置中和放置后进行。

- 导线放置前, 单击板层标签中的相应工作层名称, 即可切换到导线要放置的工作层
- 导线放置状态下, 按数字键盘上的 **F** 键, 可在所有信号层之间循环更换。即每按一次 **F** 键, 就由当前层转到下一布线层, 循环顺序是从顶层到中间层信号 1 到中间信号层 2, 直到底层, 之后再返回到顶层

【案例 8-3】 放置铜膜导线



操作步骤

- [1] 设定当前的工作层为顶层, 执行【放置】/【交互式布线】命令, 或者单击【配线】工具栏中的  图标, 此时光标变成“十”字形, 在起点处单击鼠标确定即可。以焊盘、过孔、导线等实体为起始端画线时, 若“十”字光标放置在合适的位置处, 会出现一个八角形亮环, 表明可以进行导线端点的确定操作, 如图 8-49 所示。



如果焊盘、过孔、导线上并没有出现八角形亮环而被确定为导线起点，则所放置的导线与焊盘、过孔或原有导线之间将不会建立电气连接关系。

- [2] 确定起点后，拖动光标开始导线的放置。在拐角处单击鼠标左键确认，作为当前线段的终点，同时也作为下一段导线的起点，此时导线显示的颜色为当前工作层——顶层的颜色。继续拖动鼠标，在需要换层处单击鼠标左键后，按一下 **[+]** 键，切换到下一布线层（此处为底层），系统自动放置过孔，如图 8-50 所示。



图 8-49 确定导线起点



图 8-50 切换布线层



导线是由一系列的直线段组成的，放置过程中，每次改变方向时新的导线段即会开始。按 **[Shift+Space]** 键可以切换选择导线方向改变的模式，有 5 种即任意角度的斜线、45° 直线、45° 弧线、90° 直线和 90° 弧线。实际设计中，拐角应尽量大于 90°，避免 90° 或 90° 以下的拐角。

- [3] 单击鼠标左键确定过孔位置，继续拖动光标，在终点处单击鼠标左键，完成导线的放置，此段导线显示的颜色为当前工作层——底层的颜色，如图 8-51 所示。



图 8-51 完成导线放置

- [4] 此时光标仍为“十”字形，系统处于导线放置状态，可在新的起点继续单击鼠标左键放置导线，单击鼠标右键或按 **[Esc]** 键可退出放置状态。

2. 导线的属性设置

1) 使用【Interactive Routing For Net】对话框 在铜膜导线的放置状态下按 **[Tab]** 键，打开如图 8-52 所示的【Interactive Routing For Net】对话框。

在该对话框的左侧，可以修改导线的宽度(【Trace Width】)、所在的层面、过孔直径(【Via Diameter】)和过孔孔径(【Via Hole Size】)等。

- Edit Width Rule...**: 单击该按钮，可以进入导线宽度规则的设置窗口进行具体设置
- Edit Via Rule...**: 单击该按钮，可以进入过孔规则的设置窗口进行具体设置

- **菜单(M)**: 单击该按钮, 则会打开如图 8-53 所示的命令菜单, 可以编辑、追加导线宽度或者过孔规则, 或者打开【编辑网络】窗口, 对当前网络进行属性编辑

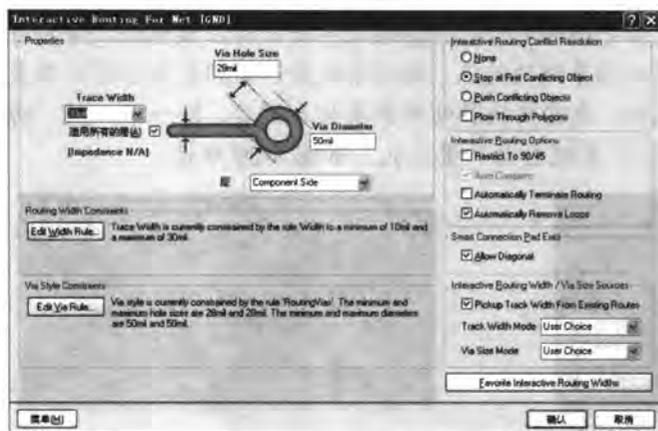


图 8-52 【Interactive Routing For Net】对话框

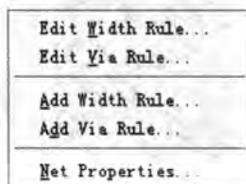


图 8-53 命令菜单

如果修改的导线宽度、孔径等各项参数超出了相应规则的设置范围, 则所作修改会被自动忽略, 系统仍以原有参数布线。此时, 设计者可使用上面的操作对规则进行重新设定。

2) 使用【Favorite Interactive Routing Widths】窗口 在【Interactive Routing For Net】对话框的右侧, 则用于对布线操作中的一些模式进行设置, 包括交互式布线, 以及智能连接的避免冲突模式、导线宽度及过孔尺寸的使用模式等, 设置内容与 PCB 编辑器【优先设定】对话框中的【Interactive Routing】标签页完全相同。

单击下方的 **Favorite Interactive Routing Widths** 按钮, 则会打开如图 8-54 所示的【Favorite Interactive Routing Widths】窗口。

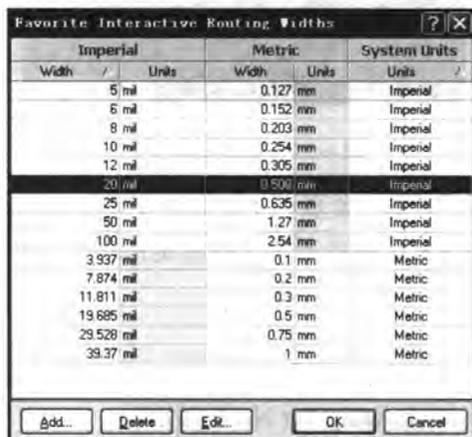


图 8-54 【Favorite Interactive Routing Widths】窗口

【Favorite Interactive Routing Widths】窗口是 Altium Designer 6.0 系统中增强的布线功能之一。在该窗口中, 以公制 (Metric) 和英制 (Imperial) 两种单位对应列出了若干项导线宽



度值，在不超出导线宽度规则设定范围的前提下，设计者在放置铜膜导线时可随意选用，选中后单击 **OK** 按钮，即可设定为当前所布导线的宽度。

更为方便的是，设计者可以按照个人的习惯使用 **Add...**、**Delete**、**Edit...** 等按钮，随时将自己常用的导线宽度值加入到该窗口中或进行编辑整理，使之成为布线设计中的一个有力助手。



在导线的放置状态下按 **Shift+W** 键，即可打开该窗口，以随时选用需要的导线宽度值，快捷方便。

此外，布线过程中，若选中了【Interactive Routing For Net】对话框右下方的【Pickup Track Width From Existing Routes】复选框，则当前所布导线段的宽度将从与它相连的已有导线宽度中拾取，而不会随设定值而变化，该项设置有效地保证了同一网络中布线的一致性。建议设计者选中。

3) 使用【导线】对话框 导线的属性修改还可以在【导线】对话框中进行。双击已放置的导线，或者在选中的导线上单击鼠标右键，在弹出的菜单内选择【属性】，都可以打开如图 8-55 所示的【导线】对话框。

在该对话框内，可以修改导线的起始和终止坐标、宽度、层面、网络，并设定是否锁定、是否具有禁止布线区属性等。

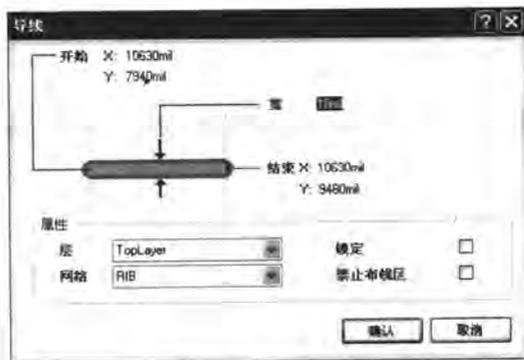


图 8-55 【导线】对话框

8.5.2 放置直线

这里的直线，一般多指与电气网络无关的线，可以放置在不同的工作层面，例如，在机械层绘制 PCB 的外形轮廓，在禁止布线层绘制电气边界，在丝印层绘制说明图形等。

执行【放置】/【直线】命令，或者单击【实用工具】下拉工具栏中的  图标，都可以开始直线的放置操作，具体过程及属性的设置与上面介绍的导线的基本相同，在此不再赘述。需要强调的是，直线与铜膜导线的最大区别在于，直线不具有网络标志，而且它的属性也不必受制于设计规则。但是，为了便于 PCB 的检查 and 修改，建议用户应尽量使用铜膜导线。

8.5.3 放置焊盘

焊盘通常是指 PCB 上用来放置焊锡并连接导线和元器件引脚的衬垫，可以被放置在任何

工作层面上。

【案例 8-4】 放置焊盘



操作步骤

- [1] 执行【放置】/【焊盘】命令，或者单击【配线】工具栏中的图标，此时光标变成“十”字形，并带有一个焊盘，如图 8-56 所示。
- [2] 移动光标到 PCB 的合适位置，单击鼠标左键即可完成放置。此时 PCB 编辑器仍处于放置焊盘的命令状态，移动到新的位置，可进行连续放置，如图 8-57 所示。单击鼠标右键或按 **Esc** 键可退出放置状态。



图 8-56 焊盘放置的命令状态



图 8-57 焊盘的连续放置

- [3] 双击所放置的焊盘，或者在放置过程中按 **Tab** 键，打开如图 8-58 所示的【焊盘】对话框。



图 8-58 【焊盘】对话框

在该对话框中，可以对焊盘的属性加以设置或修改，具体内容如下。

- 【孔径】：用于设置焊盘的孔径尺寸，即内孔直径
- 【旋转】：用于设置焊盘的旋转角度
- 【位置】：用于设置焊盘中心点在 PCB 图上的 X、Y 坐标值
- 【标识符】：即焊盘在 PCB 上的元器件序号，用于在网络表中唯一标注该焊盘，一般是元器件的引脚



- **【层】**: 用于设置焊盘所需放置的工作层面。一般, 需要钻孔的焊盘应设置为“Multi-Layer”, 而对于焊接表贴式元器件不需要钻孔的焊盘则设置为元器件所在的工作层面, 如“Top Layer”或者“Bottom Layer”
- **【网络】**: 用于设置焊盘所在的网络名称
- **【电气类型】**: 用于设置焊盘的电气类型, 有 3 项选择, 即“Load” (中间点)、“Source” (源点)、“Terminator” (终止点), 主要对应于自动布线时的不同拓扑逻辑。
- **【测试点】**: 用于设置焊盘测试点所在的工作层面, 通过在右边选择**【顶】**或者**【底】**复选框加以确定
- **【镀金】**: 若选中该复选框, 焊盘孔内壁将进行电镀即涂铜, 使得上下焊盘导通
- **【锁定】**: 若选中该复选框, 则焊盘将处于锁定状态, 可确保其不被误操作移动和编辑

如果设置了焊盘的测试点, 则系统会默认焊盘处于锁定状态。

- **【尺寸和形状】**: 用于选择设置焊盘的尺寸和形状, 有 3 种模式
 - ◇ **【简单】**: 选中该单选按钮, 意味着 PCB 各层的焊盘尺寸及形状都是相同的, 具体尺寸和形状可以在下面的栏内设置。其中, 形状有 3 种, 分别是“Round” (圆形)、“Rectangle” (方形) 和“Octagonal” (八角形)
 - ◇ **【顶 - 中 - 底】**: 选中该单选按钮, 意味着顶层、中间层和底层的焊盘尺寸及形状可以各不相同, 分别设置
 - ◇ **【全堆栈】**: 选中该单选按钮, 将激活 按钮, 单击该按钮, 打开如图 8-59 所示的**【焊盘层编辑器】**对话框, 可以对所有层的焊盘尺寸及形状进行详细设置



图 8-59 【焊盘层编辑器】对话框

- **【助焊膜扩展】**: 用于设置助焊膜距离焊盘外径的距离, 可选择是依照设计规则设置, 还是单独指定具体数值
 - **【阻焊膜扩展】**: 用于设置阻焊膜距离焊盘外径的距离, 可选择是依照设计规则设置, 还是单独指定具体数值
 - **【在顶层上强制生成突起】**、**【在底层上强制生成突起】**: 选中这两个复选框, 可以使得焊盘在 PCB 的顶层和底层有突起, 以便于焊接
- [4] 设置完毕, 单击 按钮关闭对话框

8.5.4 放置过孔

过孔用来连接不同工作层面上的导线，主要用于双面板和多层板的设计中，对于普通的单面板，是不需要放置过孔的。

执行【放置】/【过孔】命令，或者单击【配线】工具栏中的图标，此时光标变成“十”字形，并带有一个过孔，如图 8-60 所示。移动光标到合适位置处，单击鼠标左键即可完成放置。

双击所放置的过孔，或者在放置过程中按 **Tab** 键，可以打开如图 8-61 所示的【过孔】属性对话框。



图 8-60 过孔放置的命令状态



图 8-61 过孔属性设置

过孔的放置及属性的设置与焊盘的基本相同，在此不再赘述。需要注意的是，过孔的孔径宜小不宜大，但过小的孔径也会增加 PCB 的制板难度，一般常用 0.5~0.8mm。

8.5.5 放置字符串

字符串主要用于标注一些说明文字，以增加 PCB 的可读性。需要注意的是，所有的字符串都应该放置在 PCB 的丝印层上（Top Overlay 或 Bottom Overlay）。

在 Altium Designer 6.0 的整个系统中，包括原理图编辑环境和 PCB 编辑环境，都可以使用 True Type 字体。该字体系统基于 Unicode 字符串，支持中文、日文等多种语言及符号，可用于各种文本的标注，并实现了全面的 Gerber/ODB++ 输出和打印支持。这意味着设计者可以按照自己的语言和需要，选择希望使用的字体符号，直接放置在 PCB 上，或者使用 ECO 从原理图文件注释到 PCB 文件中。

【案例 8-5】 放置字符串



操作步骤

[1] 执行【放置】/【字符串】命令，或者单击【配线】工具栏中的图标，此时光标



变成“十”字形，并带有一个字符串，如图 8-62 所示。

- [2] 移动光标到合适位置处，单击鼠标左键即可完成放置，重复操作，可在 PCB 上连续放置其他字符串。单击鼠标右键或按 **Esc** 键可退出放置状态。
- [3] 双击所放置的字符串，或者在放置过程中按 **Tab** 键，会打开如图 8-63 所示的【字符串】属性对话框。



图 8-62 放置字符串的命令状态

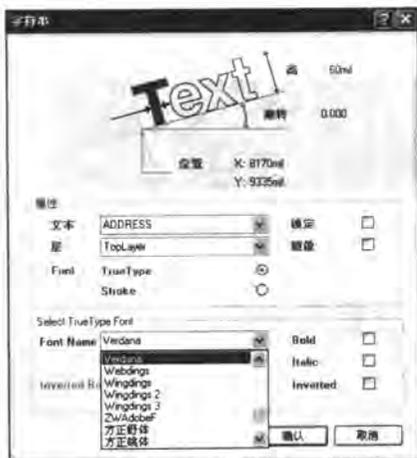


图 8-63 字符串属性设置

在该对话框内，可以设置字符串的文本内容、所在工作层面、字体及各项位置参数等。选中【True Type】单选按钮后，在下面的【Font Name】下拉列表中即列出了各种 True Type 字体的名称，设计者可选择使用，并可以进行加粗、斜体及文本转换等显示设置。

- [4] 设置完毕，单击 **确认** 按钮关闭对话框。



在【优先设定】对话框的【True Type Fonts】标签页中，设计者如果选中了【Embed True Type fonts inside PCB documents】复选框，即可在所设计的 PCB 文件中嵌入 True Type 字体，以便于在没有指定字体的系统中使用。

8.5.6 放置位置坐标

位置坐标是用来将光标当前的位置（即与坐标参考原点之间的距离）在工作平面上标注出来，以供用户设计时参考，一般放置在丝印层（Top Overlay 或者 Bottom Overlay）即可。

执行【放置】/【坐标】命令，或者单击【实用工具】下拉工具栏中的  图标，此时光标变成“十”字形，并带有一个位置坐标，随光标的移动而变化，如图 8-64 所示。

移动光标到需要放置坐标的位置，单击鼠标左键即可进行放置。

双击所放置的位置坐标，或者在放置过程中按 **Tab** 键，可以打开如图 8-65 所示的位置坐标属性对话框，以便对各项属性加以设置。其中，在【单位样式】栏中，系统提供了 3 种可选的单位标注样式，分别是“None”（不标注单位）、“Normal”（单位直接分别跟随在 X, Y 坐标值后）和“Brackets”（单位由小括号括起、标注在坐标值后）。



图 8-64 放置位置坐标的命令状态



图 8-65 位置坐标属性设置

8.5.7 放置尺寸标注

为了方便后续的 PCB 设计或满足制板的需要,用户在设计中应对某些对象的尺寸进行必要的标注。

Altium Designer 6.0 系统为用户提供了多种形式的标注,如图 8-66 所示,可分别应用于不同的标注对象,放置操作基本相同,下面就以放置直线尺寸标注为例加以说明。

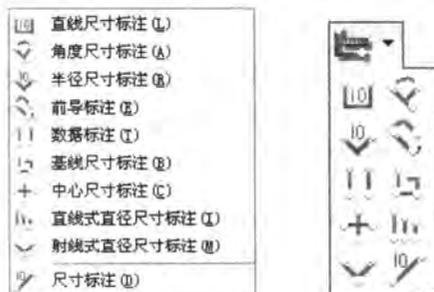


图 8-66 尺寸标注命令及图标

【案例 8-6】 放置直线尺寸标注



操作步骤

- [1] 执行【放置】/【尺寸】/【直线尺寸标注】命令,或者单击【放置尺寸】下拉工具栏中的  图标,此时光标变成“十”字形,并带有一个尺寸标注。
- [2] 移动光标到预定地点,单击鼠标左键确定起点位置,然后拖动光标到终点位置处,如图 8-67 所示。
- [3] 单击鼠标左键确定。此时,上下移动光标,可以调整标注引出线的长度,如图 8-68 所示。



图 8-67 放置直线尺寸标注



图 8-68 调整标注引出线长度

- [4] 再次单击鼠标左键确定，即完成了该直线尺寸标注的放置。可以继续放置其他的直线尺寸标注，也可以单击鼠标右键或按 **[Esc]** 键退出放置状态。
- [5] 双击所放置的尺寸标注，或者在放置过程中按 **[Tab]** 键，打开如图 8-69 所示的【直线尺寸】属性对话框，可详细设置各项属性及参数，包括所在的层面、显示格式、位置、单位、精度、字体等。
- [6] 设置完毕，单击 **确认** 按钮关闭对话框。

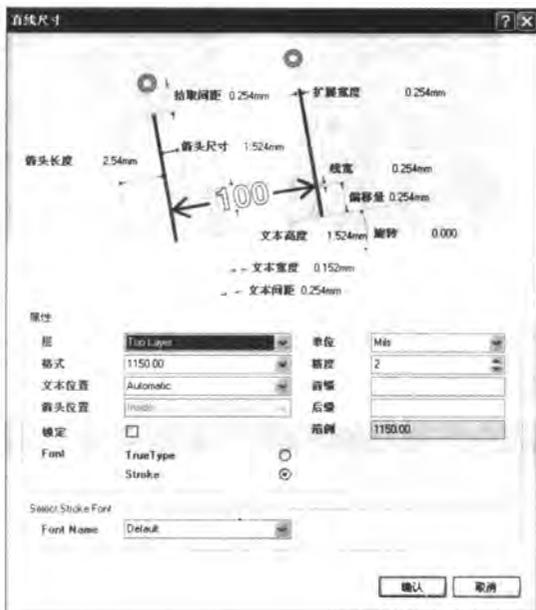


图 8-69 直线尺寸标注属性设置

8.5.8 放置圆及圆弧

圆弧可以作为特殊形状的导线布置在信号层，也可以用来定义边界或绘制一些特殊图形。在 PCB 编辑器中，系统为用户提供了 4 种放置圆及圆弧的方法，分别是中心法放置圆弧（相应图标为 ）、边缘法放置 90° 圆弧、边缘法放置任意角度圆弧（相应图标为 ）和放

置圆（相应图标为）。所谓中心法放置圆弧就是以圆弧中心为起点进行绘制，而所谓边缘法放置圆弧就是通过确定圆弧的起点和终点来放置一个圆弧。下面以边缘法放置任意角度圆弧为例进行说明。

【案例 8-7】 边缘法绘制圆弧



操作步骤

- [1] 执行【放置】/【圆弧(任意角度)】命令，或者单击【实用工具】下拉工具栏中的图标，此时光标变成“十”字形，进入放置状态。
- [2] 移动光标，在合适位置处单击鼠标左键，确定圆弧边缘的起点，拖动光标，调整圆弧的半径大小，如图 8-70 所示。
- [3] 单击鼠标左键确定后，光标回到圆弧上，如图 8-71 所示。
- [4] 拖动光标到适当位置处，单击鼠标左键确定圆弧的终点，如图 8-72 所示。
- [5] 此时，拖动圆弧上的小方块，可以对该圆弧的半径和起点、终点位置进行调整，而拖动圆弧中心的小“十”字，则可以移动整个圆弧。
- [6] 调整完毕，再次单击鼠标左键确定，完成圆弧的放置，如图 8-73 所示。

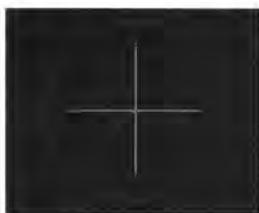


图 8-70 确定圆弧起点



图 8-71 确定圆弧半径

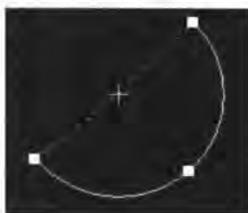


图 8-72 确定圆弧终点



图 8-73 放置圆弧

- [7] 双击所放置的圆弧，打开如图 8-74 所示的【圆弧】属性对话框。在该对话框内，可以详细设置圆弧的有关属性。



图 8-74 圆弧属性设置



8.5.9 放置矩形填充

矩形填充是一个可以放在任何层面的矩形实心区域。放置在信号层时，就成为一块矩形的铺铜区域，可作为屏蔽层或用来承担较大的电流，以提高 PCB 的抗干扰能力；放在非信号层，如放在禁止布线层时，它就构成一个禁入区域，自动布局和自动布线都将避开这个区域；而放在电源层、助焊层、阻焊层时，该区域就会成为一个空白区域，即不铺电源或不加助焊剂、阻焊剂等，放在丝印层时，则成为印刷的图形标志。

【案例 8-8】 放置矩形填充



操作步骤

- [1] 执行【放置】/【矩形填充】命令，或者单击【配线】工具栏中的图标，此时光标变成“十”字形，进入放置状态。
- [2] 移动光标，在合适位置处单击鼠标左键，确定矩形填充的一个顶点，拖动光标，调整矩形填充的尺寸大小，如图 8-75 所示。
- [3] 单击鼠标左键，确定矩形填充的对角顶点，如图 8-76 所示。
- [4] 此时拖动小方块或小“十”字，可以调整矩形填充的大小、位置、旋转角度等。
- [5] 调整完毕，再次单击鼠标左键确定，完成矩形填充的放置，如图 8-77 所示。



图 8-75 确定一个顶点

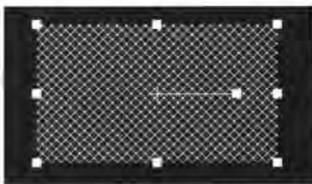


图 8-76 确定对角顶点



图 8-77 放置矩形填充

- [6] 双击所放置的矩形填充，打开如图 8-78 所示的【矩形填充】属性对话框。在该对话框内，可以详细设置矩形填充的有关属性。

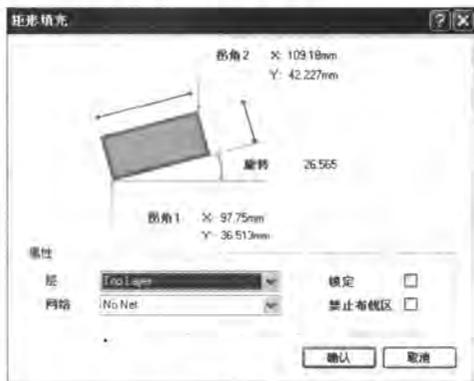


图 8-78 矩形填充属性设置



对于放置在信号层的矩形填充，应设置相应的网络名称，以便于区分。除放置矩形填充外，还可以放置多边形的填充区，通过执行【放置】/【实心区域】命令即可完成，放置过程及作用与矩形填充基本相同，不同的是它的形状可以是多边的，比矩形填充更加灵活，用户可自行练习相关的操作。

8.5.10 放置敷铜

敷铜的放置是大多数 PCB 设计中的一项必要操作，一般在完成了元器件布局和布线之后进行，把 PCB 上没有放置元器件和导线的地方都用铜膜来填充，以增强电路板工作时的抗干扰性能。敷铜只能放置在信号层，可以连接到网络，也可以独立存在。

与前面所放置的各种图元不同，敷铜在放置之前需要进行相关属性的设置。

执行【放置】/【敷铜】命令，或者单击【布线】工具栏中的图标，系统弹出【敷铜】属性设置对话框，如图 8-79 所示。



图 8-79 敷铜属性设置

该对话框中的设置内容如下。

(1) 【填充模式】：用于选择敷铜的填充模式，有 3 种。

- 【实心填充】：即敷铜区域内为全铜敷设。选择该单选按钮后，需要设定删除岛的面积限制值及删除凹槽的宽度限制值
- 【影线化填充】：即向敷铜区域内填入网格状的敷铜。选择该单选按钮后，需要设定网格线的宽度、网格的大小、围绕焊盘的形状及网格的填充模式等
- 【无填充】：即只保留敷铜边界，内部无填充。选择该单选按钮后，需要设定敷铜边界导线宽度及围绕焊盘的形状等

(2) 【属性】：用于设定敷铜所在的工作层面和最小图元的长度，以及是否选择锁定敷铜等。

(3) 【网络选项】：用于进行与敷铜有关的网络设置。

- 【连接到网络】：选择设定敷铜所要连接的网络。系统默认为不与任何网络连接(“No Net”)，一般设计中通常将敷铜连接到信号地上(“GND”)，即进行地线敷铜



- **【Don't Pour Over Same Net Objects】**: 选中该选项时, 敷铜的内部填充不会覆盖具有相同网络名称的导线, 并且只与同网络的焊盘相连
- **【Pour Over Same Net Polygons Only】**: 选中该选项时, 敷铜将只覆盖具有相同网络名称的多边形填充, 不会覆盖具有相同网络名称的导线
- **【Pour Over All Same Net Objects】**: 选中该选项时, 敷铜的内部填充将覆盖具有相同网络名称的导线, 并与同网络的所有图元相连, 如焊盘、过孔等



所放置的敷铜与不被覆盖的图元之间会存在一个安全间距, 此间距的大小取决于在安全间距规则中所设置的具体值。

- **【删除死铜】**: 用于设置是否删除死铜。死铜是指没有连接到指定网络图元上的封闭区域内的敷铜。若选中该复选框, 则可以将这些敷铜去除, 使 PCB 更为美观

【案例 8-9】 放置敷铜



操作步骤

- [1] 执行【放置】/【敷铜】命令, 或者单击【配线】工具栏中的图标, 在打开的对话框中进行敷铜属性的有关设置。
- [2] 设置完毕, 单击 按钮, 关闭对话框, 返回编辑窗口中, 此时光标变成“十”字形。
- [3] 单击鼠标左键确定起点, 移动光标到适当位置处, 依次确定敷铜边界的各个顶点, 如图 8-80 所示。
- [4] 在终点处, 单击鼠标右键, 退出命令状态。同时系统会自动将起点与终点连接起来, 形成一个封闭的区域, 如图 8-81 所示。



图 8-80 确定敷铜边界的各个顶点

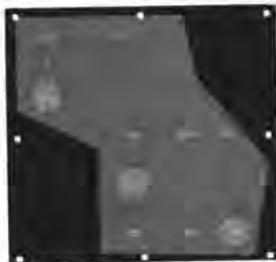


图 8-81 形成封闭的区域

- [5] 拖动周围的小方块, 系统会弹出图 8-82 所示的重新敷铜确认对话框。单击 按钮后, 系统将按照调整重新敷铜。
- [6] 最后完成的敷铜如图 8-83 所示, 采用实心填充模式, 连接的网络为“GND”。



敷铜与填充有很大的区别。填充是填充整个设定区域, 完全覆盖了原有的电气连接关系, 而敷铜则可以自动避开同层上已有的网络布线、焊盘、过孔和其他图元, 保持原有的电气连接关系。



图 8-82 确认重新敷铜



图 8-83 放置敷铜

8.5.11 放置元器件封装

PCB 编辑器为用户提供了两种放置元器件封装的方法，一种是通过网络表自动调入元器件封装，另外一种是直接使用手工进行元器件封装的放置。对于第一种方法，将在后面的章节中详细讲述，本节介绍元器件封装的手工放置。

1. 启动元器件封装的放置

进入放置元器件封装的命令状态可以通过如下几种方法：

- 执行【放置】/【元件】命令
- 单击【配线】工具栏中的图标
- 使用快捷键 **P+C**
- 使用【元件库】面板，选定元器件后，双击元器件名称或单击右上角的放置按钮

2. 放置元器件封装

进入命令状态后，系统弹出如图 8-84 所示的【放置元件】对话框。

通过该对话框可以选择要放置的元器件封装，进行放置操作，操作步骤如下。

- [1] 在【放置类型】栏内选择单选按钮【封装】，在下面的【封装】栏内直接填写要放置的封装名称，已加库文件中第一个符合该名称的元器件封装将被使用。
- [2] 如果用户不能确定封装名称，或者希望从特定的库中调用元器件封装，可以单击该栏后面的按钮，打开图 8-85 所示的【库浏览】对话框。在该对话框内可以浏览所有已加载的可用库文件，以便从中选择合适的元器件封装，或者单击按钮进行查找。
- [3] 选定元器件封装后，单击按钮，返回编辑窗口。此时，将会看到选定元器件的封装外形跟随光标而移动，在指定位置处，单击鼠标左键进行放置。放置过程中，按 **Space** 键可以使封装旋转或镜像。

3. 设置封装属性

双击所放置的元器件封装，或者在放置过程中按 **Tab** 键，打开如图 8-86 所示的元器件属性对话框，可对元器件属性加以设置。



图 8-84 【放置元件】对话框

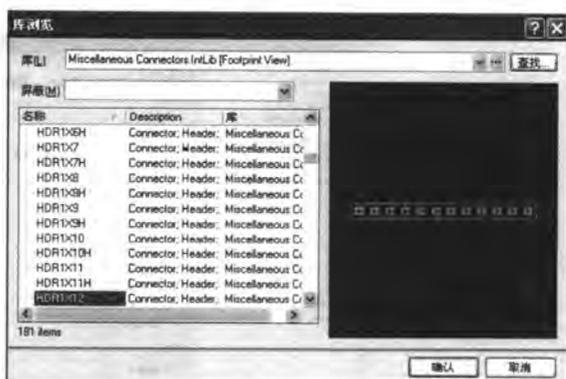


图 8-85 【库浏览】对话框



图 8-86 元器件封装属性设置

元器件的标志符及注释同样可选择使用 True Type 字体。

8.6 系统环境参数设置

环境参数的设置是 PCB 设计过程中非常重要的一步,将直接影响到后续的设计工作能否顺利进行,用户根据个人的设计习惯,设置合理的环境参数,会极大地提高设计效率。总体来说,环境参数设置包括两部分,一是系统的环境参数设置;二是 PCB 的工作参数设置。

与原理图编辑器的环境参数设置相同,在 Altium Designer 6.0 系统中,其 PCB 编辑器的环境参数也是通过优先设定来完成的。

执行【 DXP (X)】/【优先设定】命令,或者在编辑窗口内单击鼠标右键,在弹出的菜单中执行【选择项】/【优先设定】命令,将会打开 PCB 编辑器的【优先设定】对话框,如图 8-87 所示。



图 8-87 【优先设定】对话框（【General】标签页）

该对话框中有 12 个标签页。

- 【General】**: 用于设置 PCB 设计中的各类操作模式，如在线 DRC、对象选择、屏幕自动移动设置、敷铜区的覆盖方式设置等
- 【Display】**: 用于设置 PCB 编辑窗口内的显示模式，如对象的高亮显示、测试点显示、图元阈值设置等
- 【Board Insight Display】**: 用于设置 PCB 图文件在编辑窗口中的显示方式，包括焊盘和过孔的显示，导线上网络名称的显示，以及工作层的显示等
- 【Board Insight Modes】**: 用于 Board Insight 系统的显示模式设置
- 【Board Insight Lens】**: 用于 Board Insight 系统的放大镜功能模式设置
- 【Interactive Routing】**: 用于交互式布线操作的有关模式设置
- 【Show/Hide】**: 用于设置各种类型图元的显示模式
- 【True Type Fonts】**: 用于选择设置 PCB 设计中所用的 True Type 字体
- 【Mouse Wheel Configuration】**: 用于对鼠标滚轮的功能进行设置，以便实现对编辑窗口的快速移动及板层切换等
- 【Defaults】**: 用于设置各种类型图元的系统默认值
- 【PCB 3D】**: 用于设置 PCB 设计中的 3D 效果图参数，包括高亮色彩、打印质量及文档输出等
- 【Reports】**: 用于对有关文档的批量输出进行设置

对于初学者来说，设计时一般采用系统的默认设置即可。但随着熟悉程度的加深，不妨按照自己喜欢的方式来尝试进行个性化的设置，以获得更好的设计效果。

8.7 PCB 工作参数设置

由于实际的 PCB 都有严格的外形尺寸要求，因此用户在创建了 PCB 文件后，应该对所设计的 PCB 有一个初步的规划，确定 PCB 的外形、物理尺寸及电气边界，此外还有层数设



置、层面的颜色设置、网格设置等。规划的过程也就是一个 PCB 工作参数的设置过程, PCB 规划的原则是在满足实际产品要求的前提下, 应尽量美观, 同时便于后面的布线操作。

8.7.1 设定 PCB 边界

PCB 边界包括物理边界和电气边界两个方面, 物理边界是指 PCB 的实际物理尺寸, 而电气边界则是用来限定导线和元器件放置的范围。

在使用新建电路板向导生成 PCB 文件时, 我们已经对 PCB 的外形尺寸进行了定义, 另外, 根据设置, 系统也会自动绘出相应的电气边界。即便如此, 在具体设计时, 也有可能根据需要重新进行定义, 以适应产品的实际设计要求。而在未采用向导所建立的新 PCB 文件中, 设计者则需要手工设定 PCB 的物理边界和电气边界。

1. 设定 PCB 物理边界

PCB 物理边界的设定主要用于多层板的设计中。通常, 可以在系统提供的多个机械层中选择一个, 用于设定 PCB 的物理边界。

【案例 8-10】 设定 PCB 物理边界 (2000mil×1500mil)



操作步骤

- [1] 打开 Altium Designer 6.0 系统的主页面上, 执行【文件】/【创建】/【PCB 文件】命令, 创建一个类型为“ProtelPcb”的空白 PCB 文件。
- [2] 单击板层标签中的【Mechanical1】, 将当前的工作层面切换到第一机械层。
- [3] 执行【设计】/【PCB 形状】/【重定义 PCB 形状】命令, 此时, 光标变成“十”字形, 编辑窗口变为绿色, 背景变为黑色。在编辑窗口内选取一点如(1100mil, 1100mil)作为起点, 单击鼠标左键确定, 如图 8-88 所示。
- [4] 依次移动光标到(1100mil, 2600mil)、(3100mil, 2600mil)、(3100mil, 1000mil)处, 单击鼠标左键确定顶点, 如图 8-89 所示。



图 8-88 选取起点



图 8-89 确定顶点

- [5] 确定最后一个顶点后，单击鼠标右键退出。系统自动将起点与终点连接起来，构成一个闭合的区域，同时编辑窗口恢复成原来的颜色，如图 8-90 所示。
- [6] 执行【放置】/【直线】命令，沿闭合区域的外边沿绘制由 4 条直线组成的多边形，用以描出该 PCB 的外形轮廓，如图 8-91 所示。



图 8-90 定义 PCB 形状



图 8-91 设定 PCB 物理边界



对于所绘制的直线，应在相应的属性对话框中设置其所在的板层（Mechanical1）、线宽等，特别是要根据所定义的 PCB 形状来确定直线的起点、终点坐标。

2. 设定 PCB 电气边界

设定了 PCB 物理边界后，还需要设定 PCB 的电气边界才能进行后续的布线工作。电气边界是通过在禁止布线层（Keep-Out Layer）绘制边界来实现的。禁止布线层是一个特殊的工作层面，所有的信号层目标对象，包括焊盘、过孔、元器件、导线等，都被限定在电气边界之内。

理论上说，电气边界的尺寸应该略小于物理边界，但在实际设计时，为了方便后面的工作，通常也可以将电气边界与物理边界的位置、大小绘制的完全相同。

【案例 8-11】 设定 PCB 电气边界



操作步骤

- [1] 单击编辑窗口下方板层标签中的【Keep-Out Layer】，将当前的工作层面切换到禁止布线层。
- [2] 执行【放置】/【直线】命令，进行直线放置，此时光标变为“十”字形。
- [3] 移动光标到预定的起点，单击鼠标左键确定。拖动光标，单击鼠标左键确定其他顶点，直至回到起点，构成封闭多边形，单击鼠标右键或按【Esc】键退出。
- [4] 双击所放置的每段直线，在打开的属性对话框中设置有关参数，所在的板层、线宽、起点、终点等，如图 8-92 所示。



[5] 所设定的 PCB 电气边界如图 8-93 所示。

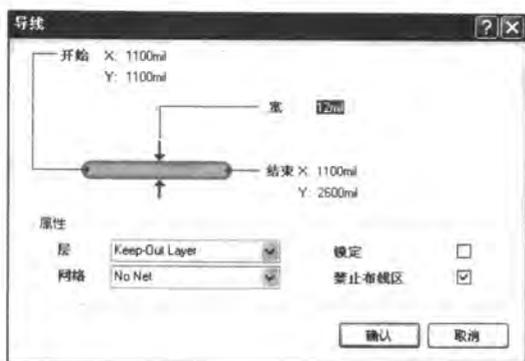


图 8-92 直线参数设置



图 8-93 设定 PCB 电气边界



实际设计 PCB 时，也可以只设定电气边界而不设定物理边界，因为具体加工时是以电气边界为准。

8.7.2 设置 PCB 工作层面

如前所述，Altium Designer 6.0 系统为用户提供了很多工作层面，但在具体的设计中，所用到的工作层面是有限的。一般的电子产品使用单面板或双面板就可以很好地完成设计了，而对于较为复杂的 PCB 设计，也可以根据需要只选择用到的工作层面。

1. 图层堆栈管理器

对于 PCB 层结构的有关设置及调整，是通过图 8-94 所示的【图层堆栈管理器】来完成的。

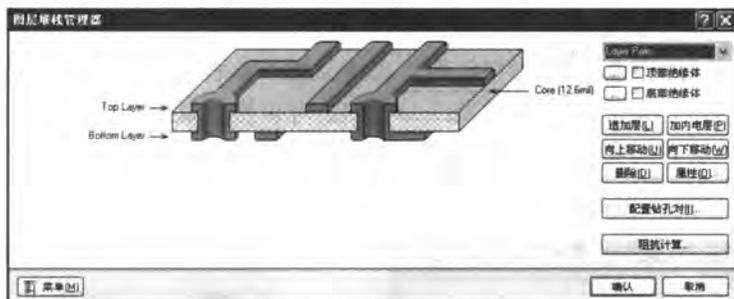


图 8-94 【图层堆栈管理器】

1) 打开方式 打开图层堆栈管理器可以采用以下 3 种方式。

- 执行【设计】/【层堆栈管理器】命令
- 在编辑窗口内单击鼠标右键，在弹出的菜单中执行【选择项】/【层堆栈管理器】命令
- 使用快捷键 **D+K**

2) 功能设置 使用该管理器,用户可以方便地完成添加工作层面、删除工作层面或更改工作层面顺序等操作。

- **菜单**: 单击该按钮,在打开的菜单中选择【**图层堆栈范例**】,会显示出系统所提供的若干种具有不同结构的电路板层样式,包括单层板、双层板、多层板等,如图 8-95 所示。用户可以选择使用,而不需要再重新进行设计
- **【顶部绝缘体】、【底部绝缘体】**: 选中这 2 个复选框后,PCB 上将附上顶层绝缘层和底层绝缘层,绝缘层的属性通过单击左侧的 按钮可以设置,如图 8-96 所示



图 8-95 图层堆栈范例



图 8-96 绝缘层属性设置

- **追加层**: 单击该按钮,可以在选中的某层下方添加一个信号层,若选中了底层,则在其上方添加
- **加内电层**: 单击该按钮,可以在 PCB 中添加一个内电层,操作同上
- **向上移动**: 将当前选中的工作层面上移一层
- **向下移动**: 将当前选中的工作层面下移一层
- **删除**: 删除当前选中的工作层
- **属性**: 用于编辑当前选中的工作层面。选中某一层后,单击该按钮即可打开相应的【**编辑层**】对话框,如图 8-97 所示。对于不同的工作层,该对话框也会略有不同
- **配置钻孔对**: 单击该按钮,则进入【**钻孔对管理器**】,如图 8-98 所示。钻孔对的设置决定了 PCB 上可以添加的钻孔类型。单击 **追加** 按钮,可以增加新的钻孔对,单击 **从图层堆栈建立匹配对** 按钮则可以建立图层堆栈所支持的钻孔对。在选中某钻孔对的情况下,单击 **钻孔对属性** 按钮,可以修改该钻孔对的起始层和终止层。但是,从顶层到底层的过孔匹配对的属性不可修改,若 PCB 上已经放置了过孔,可以单击 **从使用的过孔建立匹配对** 按钮,根据已放置的过孔属性来建立钻孔对

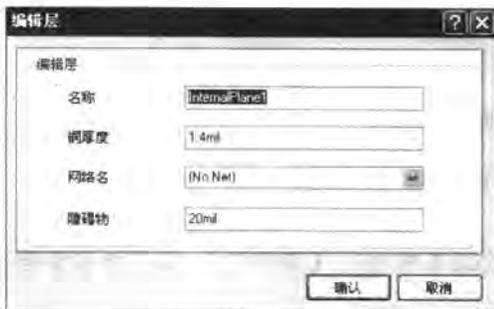


图 8-97 【编辑层】对话框



图 8-98 【钻孔对管理器】对话框



- 阻抗计算**: 单击该按钮, 则进入【阻抗公式编辑器】中, 如图 8-99 所示。用户可以根据导线的宽度、高度、距离电源层的距离等参数来计算 PCB 的阻抗



图 8-99 【阻抗公式编辑器】

进行了有关设置之后, 单击【图层堆栈管理器】中的 **确认** 按钮加以保存。



细心的用户也许会发现, 编辑窗口的板层标签中显示的层面似乎与我们的设置不相符。其实, 各个板层的显示控制并不在【图层堆栈管理器】内, 而是在【板层和颜色】设置对话框内。

2. 设置工作层面的颜色及显示

为了便于区分, 编辑窗口内所显示的不同工作层应该采用不同的颜色, 这一点设计者可根据自己的习惯, 通过 PCB 的【板层和颜色】对话框来加以设定, 同时还可以设定相应层面是否在编辑窗口内显示出来。

打开【层次和颜色】设置对话框可以采用以下 3 种方式。

- 执行【设计】/【PCB 层次颜色】命令
- 在编辑窗口内单击鼠标右键, 在弹出的菜单中执行【选择项】/【PCB 层次颜色】命令
- 使用快捷键 **U**

打开的【板层和颜色】设置对话框如图 8-100 所示, 包括层面颜色设置和系统颜色设置两个部分。

1) 层面颜色设置 PCB 的工作层面是按照信号层、内部电源/接地层、机械层、屏蔽层等 6 个区域分类布置的。各个区域中, 每一工作层面的后面都有 1 个颜色块和 1 个【表示】复选框, 若选中该复选框, 则相应的工作层面标签会在编辑窗口中显示出来; 单击颜色块, 打开【选择颜色】窗口, 则可以设定工作层面的颜色。



【只显示图层堆栈中的层】、【只显示图层堆栈中的层面】、【只显示有效的机械层】这 3 个复选框分别对应于其上方的信号层、内部电源/接地层和机械层, 用来设定在【板层和颜色】对话框中是显示全部的层面, 还是只显示在【图层堆栈管理器】中所设置的有效层面。一般地, 为使对话框简洁明了, 应选中这 3 项, 以便只显示有效层面, 忽略对未用层面的颜色设置。



图 8-100 【板层和颜色】对话框

2) 系统颜色设置 系统颜色颜色设置中提供了若干个选择项, 简要说明如下。

- 【Connections and From Tos】:** 用于对连接及飞线进行设置。飞线显示了 PCB 上网络的电气连接关系, 对于手工布线非常有用, 建议用户应设置该项
- 【DRC Error Markers】:** 用于设置违反 DRC 设计规则的错误信息显示, 应选中该项
- 【Selections】:** 该项为选择显示项, 用于设置被选中图元的覆盖颜色
- 【Visible Grid1】:** 用于设置可视网格 1 的颜色
- 【Visible Grid2】:** 用于设置可视网格 2 的颜色
- 【Pad Holes】:** 用于设置焊盘孔的颜色
- 【Via Holes】:** 用于设置过孔的颜色
- 【Highlight Color】:** 用于高亮显示的颜色设置
- 【Board Line Color】:** 用于设置 PCB 边界线的颜色
- 【Board Area Color】:** 用于设置 PCB 面的颜色
- 【Sheet Line Color】:** 用于设置图纸边界线的颜色
- 【Sheet Area Color】:** 用于设置图纸页面的颜色
- 【Workspace Start Color】:** 用于设置编辑窗口起始端即上半部分的颜色
- 【Workspace End Color】:** 用于设置编辑窗口终止端即下半部分的颜色

Altium Designer 6.0 系统提供了 3 套默认的板层颜色和系统颜色设置方案, 分别是: “Default Colors”、“DXP-2004 Colors”和“Classic Colors”, 单击相应按钮即可进行设定。通常, 为了满足 PCB 的通用性和标准化要求, 同时便于设计者之间的交流, 建议选用系统所提供的颜色设置方案进行设计。

8.7.3 设置网格及图纸页面

网格就是在 PCB 板图所显示出来的横竖交错的格子。借助于网格, 设计者可以更准确地操作元器件的定位布局及布线的方向, 网格设置主要通过【PCB 选择项】对话框来完成。



执行【设计】/【PCB 选项】命令，或者在编辑窗口内单击鼠标右键，在弹出的菜单中执行【选择项】/【PCB 选择项】，都会打开如图 8-101 所示的【PCB 选择项】对话框。



图 8-101 【PCB 选择项】对话框

该对话框用于设置一些基本的工作参数，其作用范围就是当前的 PCB 文件，主要由 7 个区域组成。

1) 【测量单位】 用于设置 PCB 设计中使用的测量单位，有公制 (Metric) 和英制 (Imperial) 两项选择。一般常用的元器件封装多为英制。例如，双列直插器件，其引脚间距正好是“100mil”，其宽度通常为“300mil”或“600mil”，而一些表贴式元器件引脚间距通常为整数个 mil，如“50mil”，因此为了布局布线上的方便，通常选用英制。

2) 【捕获网格】 用于设定光标移动时的基本单位。在布线不过细的情况下，采用系统的默认值“5mil”即可，需要时可随时调整。

3) 【元件网格】 用于设定在元器件放置和移动过程中，光标带动元器件移动的基本单位。选择合适的元器件网格，可以使元器件的布局排列更加容易、整齐，一般可以设为“10mil”。

4) 【电气网格】 若选中【电气网格】复选框，则激活了系统的电气网格捕获功能，即以光标为圆心，以捕获范围为半径，自动寻找电气节点，如果在此范围内找到交叉的连接点，系统会自动把光标指向该连接点，并在连接点上放一个焊盘，进行电气连接。捕获范围可以在【范围】文本栏内加以设置，如“8mil”。

5) 【可视网格】 用于设定 PCB 视图中可视网格的类型及大小。可视网格是编辑窗口绘图区域内作为视觉参考的网线，系统提供了点阵式 (Dots) 和直线式 (Lines) 两种网格类型，并可自定义网格大小。网格 1 和网格 2 应设置成不同的大小，使得视图缩放中能够得到不同的网格参考。

6) 【图纸位置】 用于设定图纸的起始 X、Y 坐标、宽度和高度。选中【显示图纸】复选框时，编辑窗口内将显示图纸页面；选中【锁定图纸图元】复选框时，将锁定图纸上的图元。

7) 【标识符显示】 用于设定元器件标志符的显示方式，是显示物理标志符 (Display Physical Designators) 还是显示逻辑标志符 (Display Logical Designators)。



若电气网络的设置与捕获网格相差过大,则连线时光标会很难捕捉到用户所需要的电气连接点。另外,电气网络和捕获网格也不能大于元器件封装的引脚间距,否则会给设计带来不必要的麻烦。在设计的不同阶段,设计者可根据需要随时调整网格的大小。

8.8 从原理图到 PCB

在了解了 PCB 的基础知识和编辑环境的基础上,我们已经创建了新的 PCB 文件并进行了相应的参数设置,此时,就可以将我们的设计从原理图编辑器转移到 PCB 编辑器中了。

8.8.1 准备设计转换

要将原理图中的设计信息转换到新的空白 PCB 文件中,首先应完成如下几项准备工作。

- 对项目中所绘制的电路原理图进行编译检查,验证设计,确保电气连接的正确性和元器件封装的正确性
- 确认与电路原理图和 PCB 文件相关联的所有元器件库均已加载,保证原理图文件中所指定的封装形式在可用库文件中都能找到并可以使用。PCB 元器件库的加载和原理图元器件库的加载方法完全相同,通过【元件库】面板即可完成载入
- 新的空白 PCB 文件应在当前设计的项目中



由于在 Altium Designer 6.0 系统中实现了真正双向同步设计,因此从原理图到 PCB 的设计转换过程中,网络表的生成不再是必需的了,但用户可以根据网络表对电路原理图进行进一步的检查。

8.8.2 网络与元器件封装的装入

Altium Designer 6.0 系统为用户提供了两种装入网络与元器件封装的方法:

- (1) 使用原理图编辑器中的设计同步器。
- (2) 使用 PCB 编辑器中的【设计】/【Import Changes From】命令。

这两种方法的操作过程基本相同,都是通过启动工程变化订单(ECO)来完成的。下面以一个简单的电源项目“Power.PrjPcb”为例,采用第一种方法,来详细说明网络与元器件封装的装入过程。

【案例 8-12】 使用同步器完成网络与元器件封装的装入

在 Altium Designer 6.0 系统的原理图编辑器和 PCB 编辑器中都提供了设计同步器,使用原理图编辑器中的设计同步器不但可以实现网络与元器件封装的装入操作,而且还可以随时对相应 PCB 中的设计进行更新。同样,通过 PCB 编辑器中的设计同步器也可以对相应原理图中的设计进行更新,实现了完全的设计同步,充分保证了原理图与 PCB 之间的数据一致性。



操作步骤

- [1] 打开项目“Power.PrjPcb”及所绘制的电路原理图“Power.SchDoc”，如图 8-102 所示。

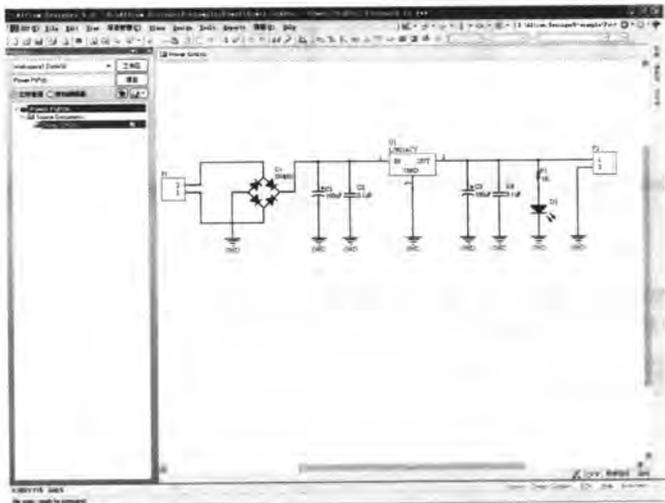


图 8-102 打开原理图文件

- [2] 执行【项目管理】/【Compile PCB Project Power.PrjPcb】命令，对项目进行编译。编译后打开【Messages】窗口，可以看到是空白的，证明电路绘制完全正确。
- [3] 将前面使用新建电路板向导所创建的空白 PCB 文件“Power.PcbDoc”追加到项目“Power.PrjPcb”中。
- [4] 在原理图编辑环境中，执行【Design】/【Update PCB Document Power.PcbDoc】命令，则系统打开如图 8-103 所示的【工程变化订单 (ECO)】窗口。该窗口中显示了本次载入网络与元器件封装时受影响的文档及受影响的对象，包括元器件、网络、元器件类、Room 四类。

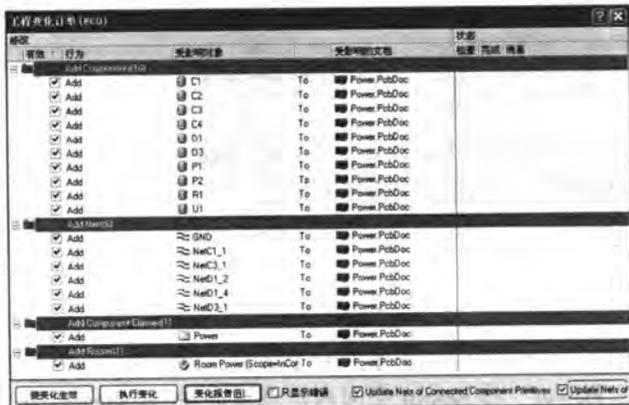


图 8-103 【工程变化订单 (ECO)】对话框

- [5] 单击 **使变化生效** 按钮，此时在【状态】区域的【检查】栏中全部出现了绿色的正确标志“√”，表明对网络及元器件封装的检查是正确的，变化有效，如图 8-104 所示。

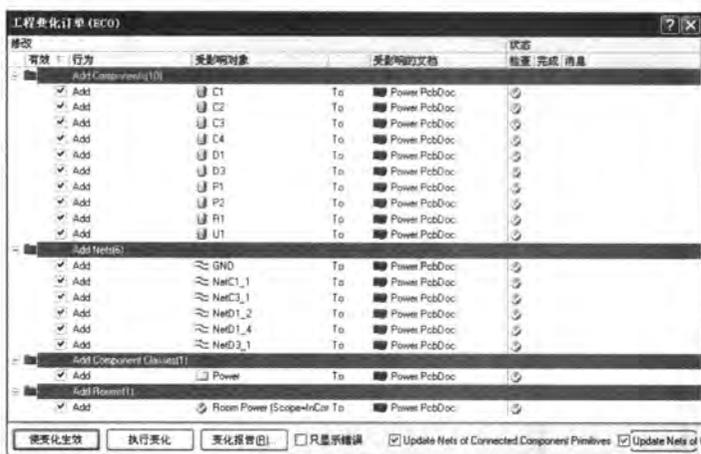


图 8-104 检查网络及元器件封装

如果网络和元器件封装检查不正确，则【检查】栏中将出现红色的错误标志“×”。究其原因，一般是由于没有装载可用的集成库，导致无法找到正确的元器件封装。

- [6] 单击 **执行变化** 按钮，将网络及元器件封装装入到 PCB 文件“Power.PcbDoc”中，装入正确完成后，在【状态】区域的【完成】栏中同样全部出现了绿色的正确标志“√”，如图 8-105 所示。



图 8-105 装入完成

- [7] 关闭【工程变化订单 (ECO)】窗口，此时可以看到装入的网络与元器件封装集中在一个名为“Power”的 Room 空间内，放置在 PCB 的电气边界以外，并且以预拉线的形式显示着网络和元器件封装之间的连接关系，如图 8-106 所示。

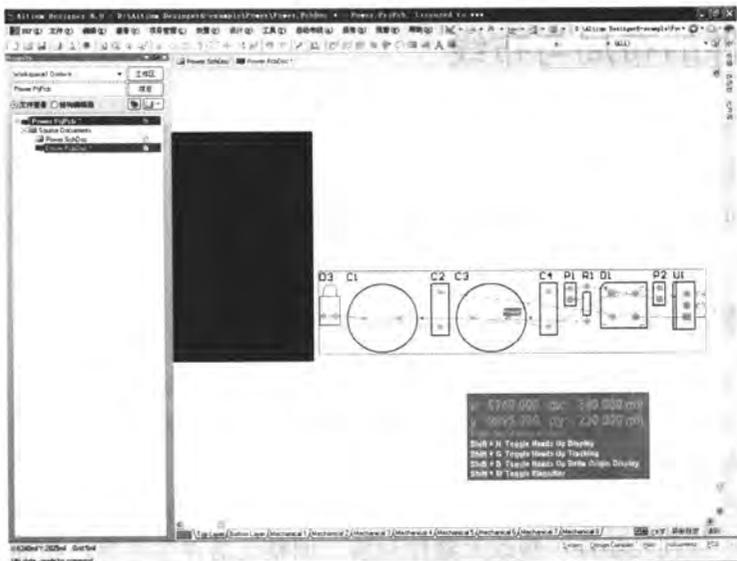


图 8-106 装入网络与元器件封装

Room 空间只是一个逻辑空间，用于将元器件进行分组放置，同一个 Room 空间内的所有元器件将作为一个整体被移动、放置或编辑。执行【设计】/【Room 空间】命令，会打开系统提供的 Room 空间操作命令菜单，具体内容将在后面用到时再详细讲述。在此处设计中，由于 Room 空间并没有太大的作用，为了方便后续的布局和布线操作，可以将其删除。

- [8] 执行【编辑】/【删除】命令，此时光标变为“十”字形，移动光标到 Room 空间上，单击鼠标左键即可删除，如图 8-107 所示。

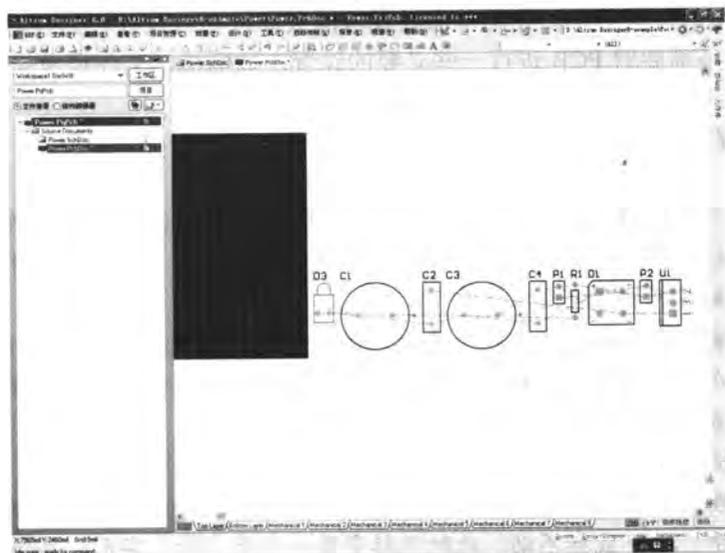


图 8-107 删除 Room 空间

8.9 元器件的布局与布线

完成了网络与元器件封装的装入之后,就可以开始进行真正的 PCB 设计了,即进行元器件的布局与布线操作。在上面的图中可以看到,装入到 PCB 中的元器件封装放置的非常杂乱,而且是在所定义的 PCB 之外,在这种情况下,是无法进行布线操作的,因此需要先进行合理的布局。

8.9.1 元器件布局

关于布局与布线的基本原则在前面已经进行了讲述,这里就不再重复了。一般来说,元器件的布局有两种方式,即自动布局和手工布局。所谓自动布局,是指按照设计者事先定义好的设计规则,系统自动地在 PCB 上进行元器件的布局,这种方法效率较高,布局结构比较优化,但有时缺乏一定的合理性和实用性;手工布局是指设计者手工在 PCB 上进行元器件的布局,包括移动、排列元器件,修改元器件封装,调整元器件序号等,布局结果比较符合设计者的意图和实际应用的要求,也有利于后面的布线操作,但相对效率较低。实际设计中具体采用哪种方式,设计者可根据自己的习惯和设计要求加以选择。

1. 手工布局

由于自动布局涉及较多的规则设置将在后面的章节中详细讲述,本节先以手工布局的方式来阐述一下元器件布局的操作过程。

【案例 8-13】 元器件的手工布局

在 8.8 节的案例中已经完成了网络与元器件封装的装入,下面就可以开始在 PCB 上放置元器件了。由于电路比较简单,使用单面板或双面板即可完成设计。另外,在将元器件定位到 PCB 上之前,还需要对 PCB 进行一些必要的设置,如网格、工作层及层面颜色等。



操作步骤

- [1] 执行【设计】/【PCB 选项】命令,在打开的【PCB 选择项】对话框中设置合适的网格参数,保证元器件定位时引脚均放置在网格点上,并取消选中【显示图纸】复选框,如图 8-108 所示。
- [2] 在编辑窗口内单击鼠标右键,在弹出的菜单中执行【选择项】/【PCB 层次颜色】命令,在打开的【板层和颜色】对话框中关闭不必要的工作层,单击 按钮,设置工作层面颜色为默认,如图 8-109 所示。
- [3] 使用快捷键 $\text{V}+\text{D}$,在编辑窗口中显示整个 PCB 和所有元器件。
- [4] 参照原理图中的信号流向,首先将元器件 P1 放置到 PCB 上。将光标放在 P1 的封装轮廓中,按下鼠标不动,此时光标变成一个大“十”字形,并跳到元器件的参考点上。移动光标,拖动元器件,将其定位在 PCB 的左侧,松开鼠标后放下,如图 8-110 所示。



图 8-108 设置 PCB 工作参数



图 8-109 设置工作层面及颜色



图 8-110 放置元器件 P1

- [5] 按照同样的操作，把其余元器件封装一一放置在 PCB 上，放置过程中可以按 **Space** 键调整放置的方向。放置完毕，结果如图 8-111 所示。
- [6] 调整所放置的元器件封装，尽量对齐，并对元器件的标注文字进行重新定位、调整。将光标放在某一标注文字上面，按下鼠标不动，此时光标变成一个大“十”字形，同时所选择的文字及其元器件被加亮显示，其余对象则被屏蔽，拖动光标，将文字

定位在合适的位置处，如图 8-112 所示。

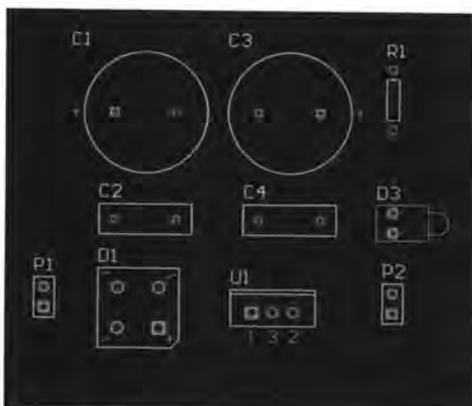


图 8-111 放置全部元器件封装



图 8-112 调整元器件标注

[7] 调整完毕，最后的布局如图 8-113 所示。

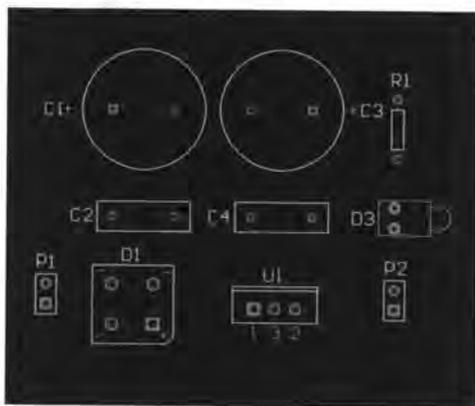


图 8-113 完成布局

放置元器件封装时，执行【编辑】/【选择】/【区域内对象】命令，或者单击【PCB 标准】工具栏中的图标，可以选中多个元器件封装进行同步移动，以便保持相互之间的位置不改变。

2. 布局的排列调整

不管是自动布局还是手工布局，根据电路的特性要求在 PCB 上放置了元器件封装后，一般都需要进行一些排列对齐操作，以便使元器件布局更加整齐和美观。在上面的案例中，由于元器件较少，电路简单，直接使用手工进行调整，但在元器件数量很多的情况下，单纯使用手工来排列调整，不但会有相当多的误差，而且效率也比较低，此时，可以使用系统提供的相关操作命令来完成。

执行【编辑】/【排列】命令，打开系统为设计者提供的排列对齐命令菜单，与【调准工具】中的操作图标一一对应，如图 8-114 所示。

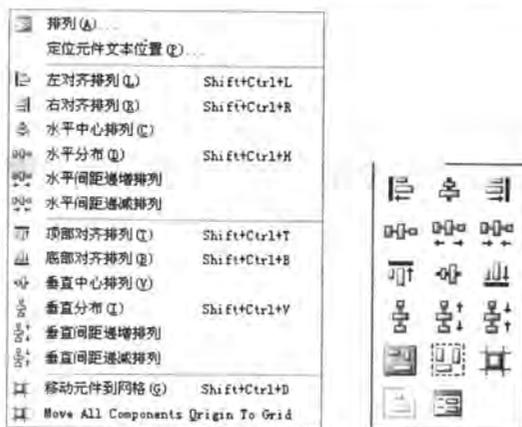


图 8-114 排列对齐命令及图标

由于各项命令功能明确，因此不需要我们再进行详细的讲述。需要提醒大家的是，在布局排列时应尽量使用这些命令进行操作，以提高自己的设计效率，获得更好的设计效果。

8.9.2 布线

完成了元器件布局以后，接下来就应当进行 PCB 的布线了。同元器件布局一样，布线也有自动布线和手工布线之分。尽管 Altium Designer 6.0 系统为设计者提供了一个功能强大、操作方便，而且布通率极高的自动布线器，但在实际设计中，仍然会有不尽人意的地方，需要设计者去手工放置或调整 PCB 上的布线，以便获得更为完善的设计效果。还有一些设计者出于个人喜好，习惯于对整个 PCB 进行全部的手工布线。因此，本节中先对手工布线的操作过程进行详细的介绍。

1. 手工布线

Altium Designer 6.0 系统的 PCB 编辑器是一个完全的规则设计驱动环境。这意味着，当设计者在 PCB 编辑器中工作并专注于那些改变设计的操作时，如移动元器件、手动布线、自动布线等，系统将一直监视着每一个操作过程并检查是否满足默认的设计规则，任何违规设计都会立即被标出，以提醒设计者注意并改正。对于布线来说，不管采用哪种方式，设计规则都会影响到布线的质量和布线的进度，与手工布线密切相关的主要是导线的宽度规则。

【案例 8-14】 单面板的手工布线

本例中，将把整个 PCB 作为单面板来进行手工布线，所有导线都放置在底层（Bottom Layer）。



操作步骤

- [1] 执行【设计】/【规则】命令，打开【PCB 规则和约束编辑器】。
- [2] 双击【Routing】类展开后，可以看到有关布线的规则，双击其中的【Width】，显示宽度规则为有效。

- [3] 单击下级的“Width”规则，打开相应的窗口，设置该规则的约束特性和范围。其中，【**优选尺寸**】、【**最小宽度**】、【**最大宽度**】均设置为“60mil”，适用范围为【**全部对象**】，即将该规则应用到整个 PCB，如图 8-115 所示。

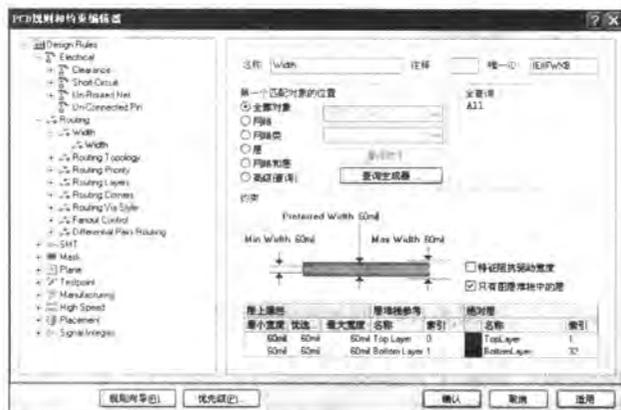


图 8-115 设置导线宽度

- [4] 单击 **适用** 按钮，完成设置，单击 **确认** 按钮，关闭窗口。
- [5] 单击编辑窗口下方板层标签中的【**Bottom Layer**】，将当前的工作层面由顶层切换到底层。
- [6] 执行【**放置**】/【**交互式布线**】命令，或者单击【**配线**】工具栏中的  图标，此时光标变成“十”字形，表明已进入导线放置状态。
- [7] 将光标放在元器件 P1 的下面一个焊盘上，当出现八角形亮环时，单击鼠标左键确定导线的第一个点。移动光标到元器件 D1 下面的一个焊盘上，出现八角形亮环时，单击鼠标左键确定，此时原有的预拉线已经消失，如图 8-116 所示。可以看到该段导线的颜色为蓝色，表明放置在了底层上。
- [8] 按照同样的操作完成其余的布线。布线过程中，按 **Space** 键可以使导线的起点模式在水平、垂直和 45° 之间进行切换，布线完成后的 PCB 如图 8-117 所示。

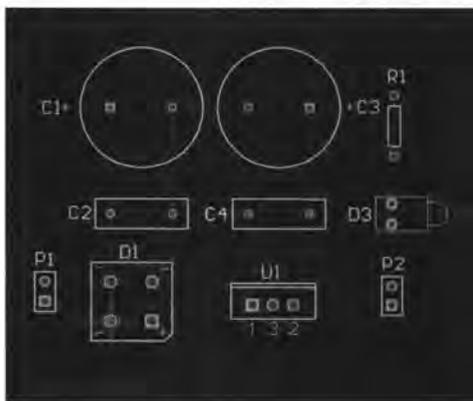


图 8-116 放置第一段导线

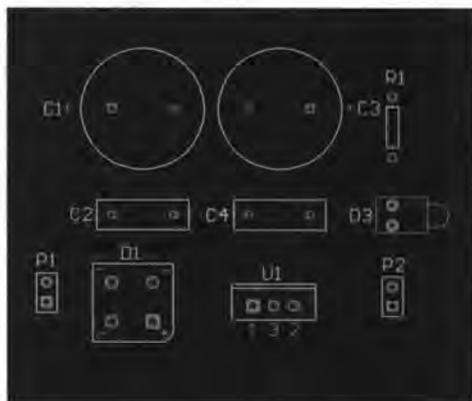


图 8-117 手工布线

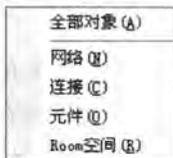


布线过程中，根据所设置的规则，系统会不停地分析 PCB 的连接情况，并随时阻止设计者进行错误的连接或跨越。

2. 布线调整

在布线过程中，对于不满意的导线段，不必删除，只要布新的导线段即可，右击完成后，旧的多余导线段会被系统自动移除。而在布线完成后，对于不合理或不满意的布线，则可以使用系统为设计者所提供的具有针对性的拆线命令，方便地拆除原有布线，进行调整，并重新布线。

执行【工具】/【取消布线】命令，则系统弹出如图 8-118 所示的菜单。



菜单中各项命令的含义如下。

- 【全部对象】：该命令用于对整个 PCB 进行拆线操作
- 【网络】：该命令用于对指定的网络进行拆线操作
- 【连接】：该命令用于对某个连接进行拆线操作
- 【Room 空间】：该命令用于对某个 Room 空间进行拆线操作

图 8-118 取消布线菜单

8.10 综合实例——FPGA 供电模块的 PCB 设计



设计要求

本例中，将对第 3 章所绘制的 FPGA 供电模块原理图“F Power. SchDoc”进行 PCB 设计，采用双面板完成。为了符合实际的设计需要，首先在原理图中添加了几个接插件，用于电源的输入及输出，如图 8-119 所示。

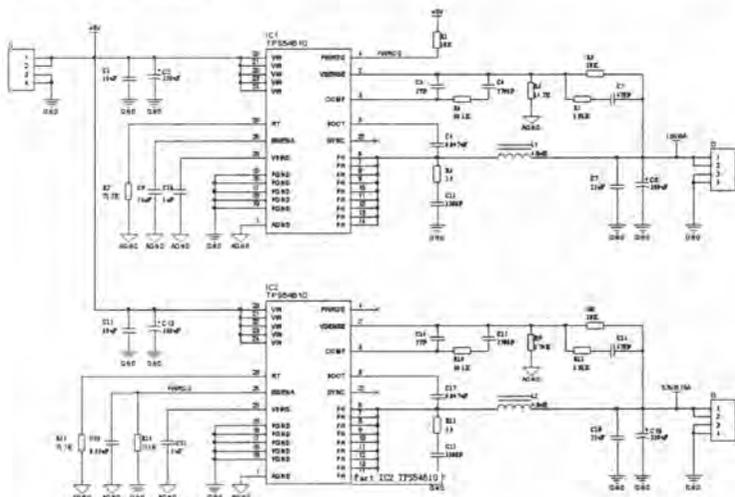


图 8-119 添加接插件



设计思路

- (1) 在项目中新建 PCB 文件，并进行相关工作参数的设置。
- (2) 编译原理图，在确认所用元器件库已加载的前提下，完成网络与元器件封装的装入。
- (3) 进行手工布局。
- (4) 进行手工布线及敷铜。



新建 PCB 文件

- [1] 在项目文件“F Power.PrjPCB”上单击鼠标右键，执行【追加新文件到项目中】/【PCB】命令，则在该项目中新建了一个 PCB 文件，系统默认名为“PCB1.PcbDoc”，将其另存为“F Power. PcbDoc”。
- [2] 执行【设计】/【层堆栈管理器】命令，打开【图层堆栈管理器】。单击 按钮，在打开的菜单中选择【图层堆栈范例】/【双层（非镀金）】命令，如图 8-120 所示。设置完毕，单击 按钮关闭。

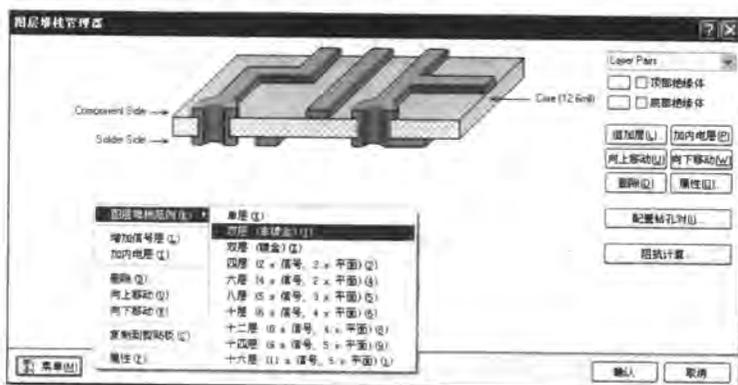


图 8-120 设置为双面板

- [3] 在编辑窗口内单击鼠标右键，在弹出的菜单中执行【选择项】/【PCB 层次颜色】命令，在打开的【板层和颜色】对话框中关闭不必要的工作层，单击 按钮，设置工作层面颜色为默认，如图 8-121 所示。设置完毕，单击 按钮关闭。
- [4] 单击板层标签中的【Mechanical1】，将当前的工作层面切换到第一机械层。执行【设计】/【PCB 形状】/【重定义 PCB 形状】命令确定 PCB 的物理边界，尺寸大小为“3000mil × 2000mil”。
- [5] 在禁止布线层，执行【放置】/【直线】命令，在距离 PCB 边缘 50mil 处绘制电气边界。
- [6] 执行【设计】/【PCB 选项】命令，在打开的【PCB 选择项】对话框中设置合适的网格参数，并取消选中【显示图纸】复选框，如图 8-122 所示。



[7] 单击 **确认** 按钮关闭后, 设置好的 PCB 文件如图 8-123 所示。



图 8-121 设置工作层面的显示及颜色



图 8-122 设置工作参数



图 8-123 设置好的 PCB



编译原理图, 完成网络与元器件封装的装入

- [1] 执行【项目管理】/【Compile PCB Project F Power.PrjPCB】命令, 对项目进行编译, 编译后打开【Messages】窗口, 可以看到是空白的。
- [2] 打开【元件库】面板, 检查所用的元器件库是否已加载。



本例中用到了系统提供的集成库“Miscellaneous Devices.IntLib”、“Miscellaneous Connectors.IntLib”及自行创建一个封装库“F Power.PcbLib”。关于封装库的创建, 将在后面的章节中进行讲述。

- [3] 打开原理图“F Power. SchDoc”, 执行【Design】/【Update PCB Document F Power.PcbDoc】命令, 打开【工程变化订单 (ECO)】窗口。
- [4] 单击 **使变化生效** 按钮, 在【状态】区域的【检查】栏中全部出现了绿色的正确标志

“√”。单击 **执行变化** 按钮后，将网络及元器件封装装入到 PCB 文件“F Power.PcbDoc”中，此时，在【状态】区域的【完成】栏中同样全部出现了绿色的正确标志“√”，表明装入正确完成，如图 8-124 所示。



图 8-124 装入正确完成

- [5] 关闭【工程变化订单 (ECO)】对话框，此时可以看到装入的网络与元器件封装集中在一个名为“F Power”的 Room 空间内，放置在 PCB 的电气边界以外，如图 8-125 所示。



图 8-125 装入网络与元器件封装



手工布局

- [1] 执行【编辑】/【删除】命令，移动光标到 Room 空间“F Power”上，单击鼠标左键删除，便于将元器件移动到 PCB 上。



也可以执行【设计】/【Room 空间】/【移动 Room 空间】命令，将 Room 空间内的全部或部分元器件移入到 PCB 上后再删除 Room 空间。

- [2] 首先拖动关键元器件 IC1、IC2，放置在 PCB 的大致中心位置处，之后参照原理图中的信号流向，将其余元器件封装一一放置在 PCB 上，放置过程中注意按 **Space** 键调整放置的方向。
- [3] 放置完毕，执行【编辑】/【排列】的有关命令进行排列调整，结果如图 8-126 所示。
- [4] 调整元器件的标志符，使其整齐排列，尽量方向一致，调整完毕如图 8-127 所示。

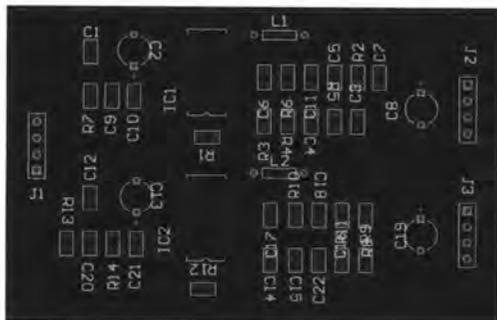


图 8-126 放置并排列元器件

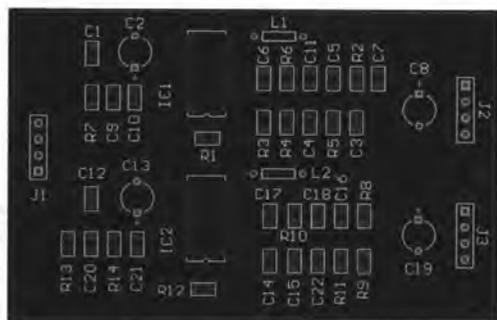


图 8-127 完成手工布局



手工布线及敷铜

由于本例中使用了较多表贴式封装的元器件，为了减少过孔，将尽量考虑在元器件面布线。

- [1] 执行【设计】/【规则】命令，打开【PCB 规则和约束编辑器】对话框，在【Width】规则的设置窗口中，将【最小宽度】、【优选尺寸】、【最大宽度】分别设置为“10mil”、“20mil”、“150mil”，如图 8-128 所示。

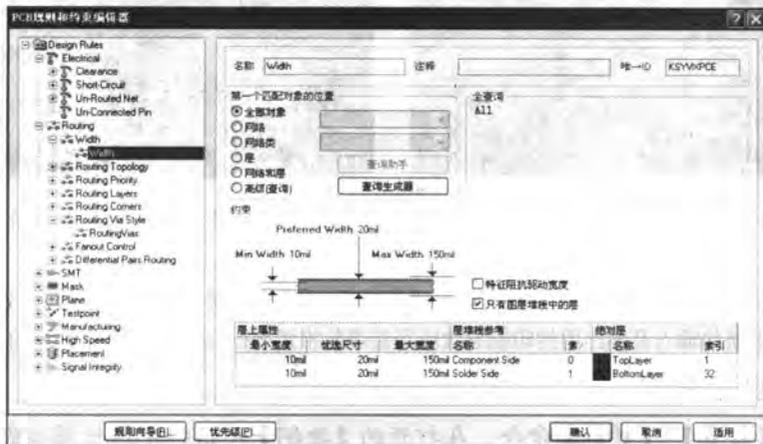


图 8-128 设置导线宽度规则

- [2] 单击【布线】工具栏中的图标,此时光标变成“十”字形,开始进行布线操作。
- [3] 布线过程中,可随时按`Tab`键,在打开的【Interactive Routing For Net】对话框中修改导线的宽度。“+5V”电源线的所用宽度为“150mil”,“GND”接地线的所用宽度为“80mil”,其余导线的宽度均为“20mil”。对于所放置的过孔,直径设为“35mil”,孔径设为“20mil”,如图 8-129 所示。

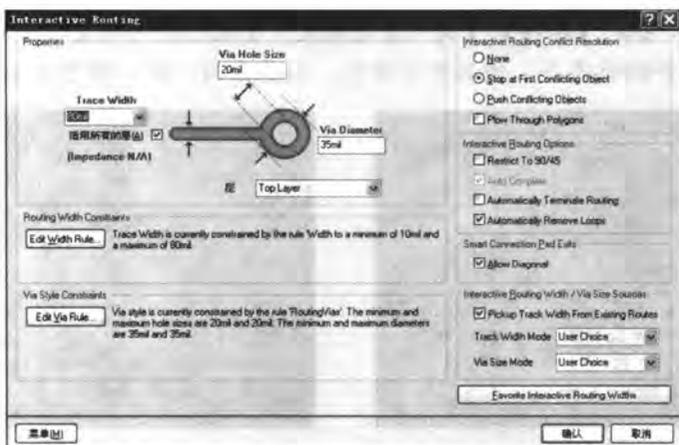


图 8-129 导线宽度修改及过孔设置

- [4] 执行【放置】/【实心填充】命令,在网络“1.5V/6A”、“3.3V/5.57A”、“+5V”、“NetC17_2”处分别放置多边形填充,以承担较大的电流,如图 8-130 所示。
- [5] 布线完成后,结果如图 8-131 所示。

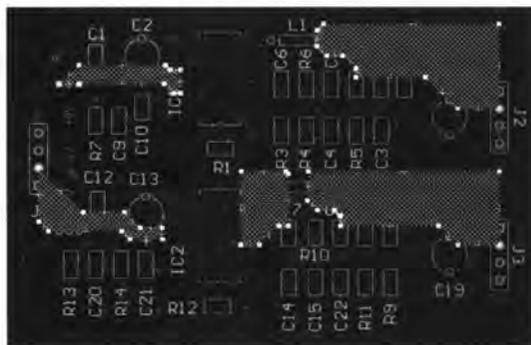


图 8-130 放置多边形填充

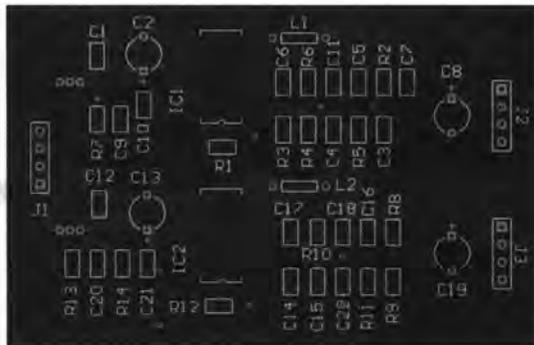


图 8-131 完成手工布线



双面板布线时,两面的导线应相互垂直或者斜交、弯曲等,尽量避免平行走线,以减小寄生耦合,作为电路的输入及输出用的印制导线应尽量避免相邻平行,在这些导线之间最好加接地线,并尽量少用过孔及跳线。

- [6] 执行【放置】/【敷铜】命令,在打开的【敷铜】对话框中进行属性设置,采用实心填充模式,连接到网络“GND”,先对顶层(Component Side)敷铜,并删除死铜,如图 8-132 所示。

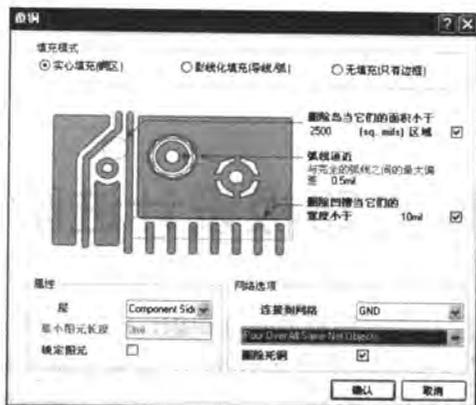


图 8-132 顶层敷铜设置

- [7] 完成设置，单击 **确定** 按钮，开始敷铜，用“十”字光标沿电气边界确定敷铜区域，敷铜后如图 8-133 所示。
- [8] 按照同样的操作完成对底层的敷铜，敷铜后如图 8-134 所示。

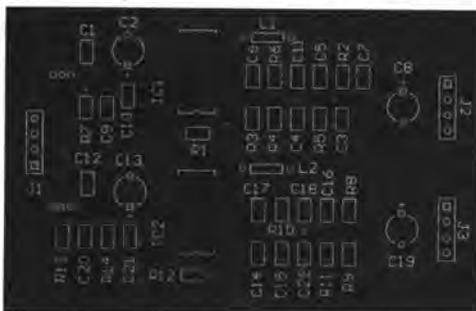


图 8-133 顶层敷铜

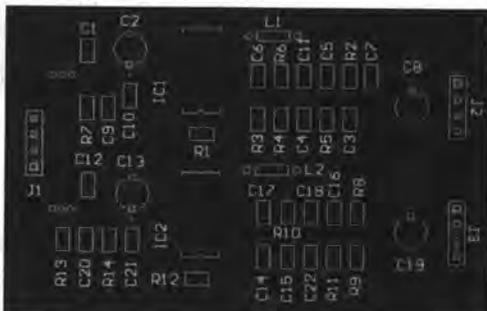


图 8-134 底层敷铜

8.11 思考与练习

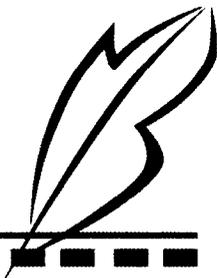
1. 概念题

- (1) 根据 PCB 敷铜层数的不同，常见的 PCB 可以分为 3 种类型？
- (2) PCB 的工作参数设置主要包括哪几个方面？
- (3) 敷铜与填充有什么不同？

2. 操作题

- (1) 使用新建电路板向导创建一个新的 PCB 文件，并进行有关参数的设置。
- (2) 了解 Board Insight 系统的功能，使用命令或快捷键进行各项设置。
- (3) 对第 3 章练习题中所绘制的电路进行 PCB 设计，包括网络与元器件封装的装入、手动布局和布线等。

第 9 章 印制电路板设计进阶



在第 8 章中，我们学习了印制电路板的基础知识，以及一些初步的设计操作，但在实际的 PCB 设计中，仅仅掌握了这些内容是远远不够的。高速逻辑电路、高密度的封装技术及大规模可编程器件的出现和迅猛发展，给 PCB 设计者们提出了极高的设计要求。如何在板卡空间日益缩小而元器件和引脚密度日益增加的情况下，设计出一款高质量的 PCB，已成为每个 PCB 设计师所必须面对的问题。

PCB 设计的主要工作内容就是对元器件进行连接的布线操作。因此，为了保证 PCB 的高效设计，Altium Designer 6.0 在 PCB 编辑器中，为设计者提供了完整的交互式布线系统，主要包括完全的规则驱动设计环境，精密的设计规则范围，多种交互式布线模式，强功能的 Situs 拓扑自动布线和双向的 SPECCTRA 自动布线支持，可预测的线轨位置，动态优化的连接功能，以及自动 BGA 逃逸布线功能等，使设计者可以从容、有效地完成各种日益复杂的高速、高密度板的设计。



学习目标

- 熟悉 Altium Designer 6.0 的智能交互式布线系统
- 掌握元器件自动布局的参数设置及操作过程
- 掌握 PCB 自动布线的规则设置及操作过程



实例讲解

- 元器件的自动布局
- 锁定关键元器件的自动布局
- 自动布局的手工调整
- “F Power. PcbDoc”的网络密度分析
- 导线宽度规则及优先级的设置
- 建立新的【Routing Topology】规则
- 全局自动布线
- 包地操作
- 内电层的添加、编辑、显示及删除
- 内电层分割



9.1 自动布局规则设置

Altium Designer 6.0 系统的 PCB 编辑器是一个完全的规则驱动的环境。系统为设计者提供了多种设计规则，涵盖了 PCB 设计流程中的各个方面，从电气、布局、布线，到高频、信号完整性分析等，其层级化的结构非常便于设计者灵活地控制设计中的所有关键参数。

操作过程中，如果设计者直接使用设计规则的系统默认值而不加任何修改，是有可能完成整个 PCB 设计的，只是在后续调整中，工作量会很大。因此，在进行 PCB 的具体设计之前，为了提高设计效率，节约时间和人力，设计者应该根据设计的要求，对相关的设计规则进行合理的设置。

在 PCB 编辑器中，执行【设计】/【规则】命令，即可打开【PCB 规则和约束编辑器】对话框，如图 9-1 所示。

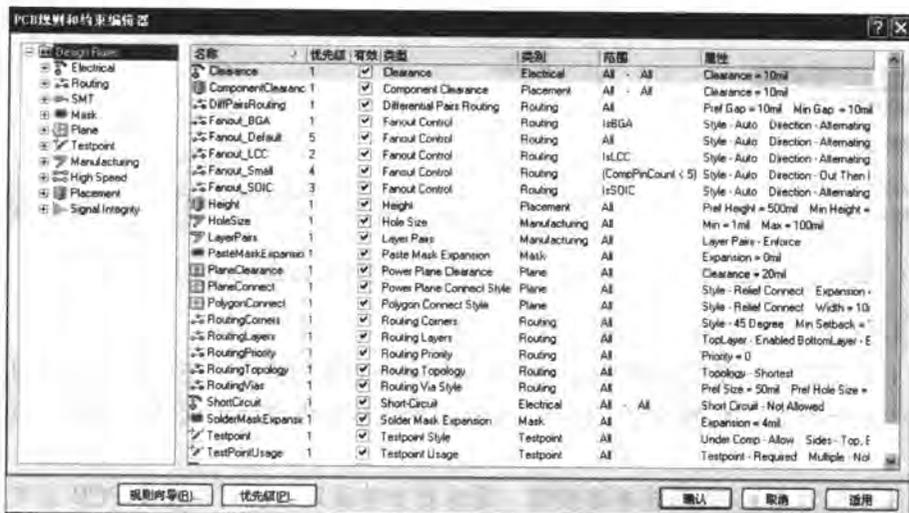


图 9-1 【PCB 规则和约束编辑器】对话框

在左边的窗口中，列出了系统所提供的 10 大类设计规则（Design Rules），分别是【Electrical】（电气规则）、【Routing】（布线规则）、【SMT】（表贴式元器件规则）、【Mask】（屏蔽层规则）、【Plane】（内层规则）、【Testpoint】（测试点规则）、【Manufacturing】（制板规则）、【High Speed】（高频电路规则）、【Placement】（布局规则）和【Signal Integrity】（信号完整性分析规则）。其中，在每一类规则中，又分别包含若干项具体的子规则，单击各规则类前面的田符号，即可展开查看。

进行自动布局之前，设计者首先应对【Placement】（布局规则）进行设置。单击【Placement】前面的田符号，可以看到需要设置的布局子规则有 6 项，如图 9-2 所示。

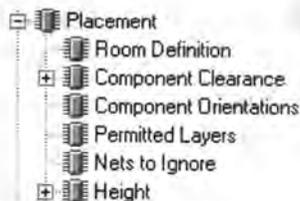


图 9-2 布局子规则

9.1.1 【Room Defination】子规则

【Room Defination】规则主要用来设置 Room 空间的尺寸，以及它在 PCB 中所在的工作层面。

选中【Room Defination】规则选项，单击鼠标右键，在弹出的菜单（图 9-3）中执行【新建规则】命令后，该选项的前面会出现一个，单击符号展开，可以看到已经新建了一个【Room Defination】子规则，单击即可在对话框的右边打开如图 9-4 所示的窗口。



图 9-3 规则操作菜单



图 9-4 【Room Defination】规则设置

窗口主要由上、下两部分组成。

(1) 上半部分：主要用于设置规则的具体名称及适用的范围。在后面各项规则的设置窗口中，上半部分都是基本相同的。其中，有 6 个单选按钮供设计者选择设置规则匹配对象的范围。

- 【全部对象】：选择该单选按钮，意味着当前设定的规则在整个 PCB 上有效
- 【网络】：选择该单选按钮，意味着当前设定的规则在某个选定的网络上有效，此时在右端的编辑框内可设置网络名称
- 【网络类】：选择该单选按钮，意味着当前设定的规则可在全部网络或几个网络上有效



网络类（Net Class）是多个网络的集合，它的编辑管理在【网络表管理器】对话框中进行（执行【设计】/【网络表】/【编辑网络】命令打开），或者在【对象类资源管理器】对话框中进行（执行【设计】/【对象类】命令后打开）。系统默认存在的网络类为“**All Nets**”，不能进行编辑修改。设计者可以自行定义新的网络类，将不同的相关网络加入到某一自定义的网络类中。

- 【层】：选择该单选按钮，意味着当前设定的规则在选定的工作层上有效，此时在右端的编辑框内可设置工作层名称
- 【网络和层】：选择该单选按钮，意味着当前设定的规则在选定的网络和工作层上有效，此时在右端的两个编辑框内可分别设置网络名称及工作层名称

- **【高级(查询)】**: 选择该单选按钮, 即激活 按钮, 单击 按钮, 可以启动 **【Query Helper】** 对话框来编辑一个表达式, 以便自定义规则所适用的范围



在进行 DRC 校验时, 如果电路没有满足该项规则, 系统将以规则名称进行违规显示。因此, 对于规则名称的设置, 应尽量通俗易懂。

(2) 下半部分: 即 **【约束】** 区域, 主要用于设置规则的具体约束特性。对于不同的规则来说, **【约束】** 区域的设置内容是不同的。在 **【Room Definition】** 规则中, 需要设置的有如下几项。

- **【Room 空间锁定】**: 选中该复选框后, 则 PCB 图上的 Room 空间被锁定, 此时下面的 按钮变成灰色不可用状态, 设计者不能再重新定义 Room 空间, 而且该 Room 空间也不能被移动
- **【元件锁定】**: 选中该复选框, 可以锁定 Room 空间中元器件的位置和状态
- : 该按钮用于对 Room 空间进行重新定义。单击该按钮, 此时光标变为“十”字形, 设计者可在 PCB 编辑窗口内绘制一个以规则名称命名的 Room 空间。对 Room 空间的定义也可以通过直接设定下面的对角坐标 $x1$ 、 $y1$ 、 $x2$ 、 $y2$ 来完成
- 所在工作层及元器件位置设置: 通过最下面的两个下拉列表框来完成。其中, 工作层有两个选项, 即“Top Layer”和“Bottom Layer”, 元器件位置也有两个选项, 即“Keep Objects Inside” (位于 Room 空间内) 和“Keep Objects Outside” (位于 Room 空间外)

9.1.2 【Component Clearance】子规则

【Component Clearance】 规则主要用来设置自动布局时元器件封装间的最小间距即安全间距。

单击该选项下面的 **【Component Clearance】** 子规则, 即可在对话框的右边打开如图 9-5 所示的窗口。



图 9-5 【Component Clearance】规则设置

由于间距是相对于两个对象而言，因此在该窗口中，相应地有两个规则匹配对象的范围设置，设置方法与前面完全相同，在此不再重复。

【约束】区域内，【检查模式】栏内提供了 4 种对该项规则进行检查的模式，对应于不同的检查模式，在布局中对于违规判断的依据会有所不同。

- 【Quick Check】：快速检查模式，仅仅以元器件的外形尺寸为依据
- 【Multi Layer Check】：多层检查模式，以元器件的外形尺寸和焊盘位置为依据
- 【Full Check】：完全检查模式，以元器件所有图元构成的真实形状为依据
- 【Use Component Bodies】：本体图元检查模式，以元器件本体图元为依据，忽略其他图元。在该模式中需要设置元器件本体图元之间的最小水平距离和最小垂直距离，而在上面的 3 种模式中，仅需要设置最小水平距离

9.1.3 【Component Orientations】子规则

【Component Orientations】规则主要用于设置元器件封装在 PCB 上的放置方向。选中该选项，执行【新建规则】命令，单击新建的【Component Orientations】子规则即可打开设置窗口，如图 9-6 所示。



图 9-6 【Component Orientations】规则设置

【约束】区域内，系统提供了如下 5 种放置方向。

- 【0 度】：选中该复选框，元器件封装放置时不用旋转
- 【90 度】：选中该复选框，元器件封装放置时可以旋转 90°
- 【180 度】：选中该复选框，元器件封装放置时可以旋转 180°
- 【270 度】：选中该复选框，元器件封装放置时可以旋转 270°
- 【全方位】：选中该复选框，元器件封装放置时可以旋转任意角度



可以同时选中前 4 个复选框中的若干项，表明允许元器件封装布置在相应的方向，而选中了【全方位】复选框后，前 4 个复选框会处于不可选状态，表明元器件封装可以布置在任意方向。



9.1.4 【Permitted Layers】子规则

【Permitted Layers】规则主要用于设置元器件封装所放置的工作层。单击新建的【Permitted Layers】子规则，打开设置窗口，如图 9-7 所示。



图 9-7 【Permitted Layers】规则设置

【约束】区域内，允许元器件放置的工作层有两个选项，即【顶层】和【底层】。一般来说，通孔式的元器件封装都放置在 PCB 的顶层，而表贴式的元器件封装可以放置在顶层，也可以放置在底层。

9.1.5 【Nets To Ignore】子规则

【Nets To Ignore】规则主要用于设置自动布局时可以忽略的网络。忽略一些电气网络（如电源网络、地线网络）在一定程度上可以提高自动布局的质量和速度。

该规则的【约束】区域内没有任何设置选项，需要的约束可直接通过上面的规则匹配对象适用范围的设置来完成，如图 9-8 所示。



图 9-8 【Nets To Ignore】规则设置

9.1.6 【Height】子规则

【Height】规则主要用于设置元器件封装的高度范围。在【约束】区域内可以设置元器件封装的最小、最大及优选高度，如图 9-9 所示。

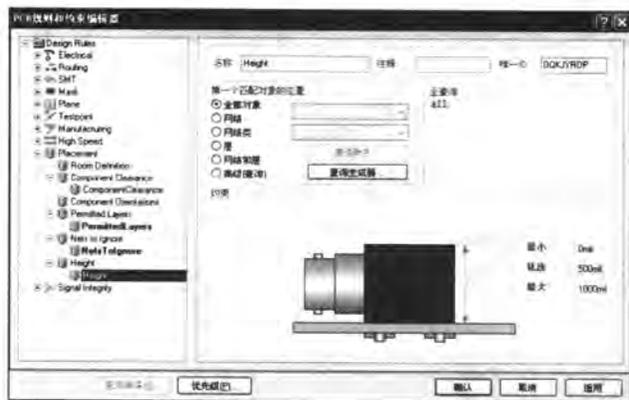


图 9-9 【Height】规则设置

在完成了有关的规则设置之后，接下来就可以开始元器件自动布局的具体操作了。

9.2 元器件的自动布局

自动布局的命令全部集中在【工具】菜单的【放置元件】子菜单中，如图 9-10 所示。使用这些命令就可以设定自动布局的一些参数并完成自动布局的操作了。

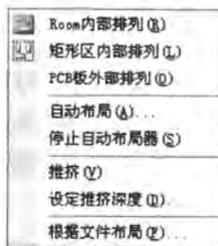


图 9-10 【放置元件】子菜单

9.2.1 自动布局命令

为了便于自动布局的顺利进行，我们将首先对图 9-10 中的各命令功能加以简单介绍。

- **【Room 内部排列】**: 在指定 Room 空间内部排列元器件。执行该命令后，光标变成“十”字形，在要排列元器件的 Room 空间区域内单击鼠标左键，元器件即自动排列到该 Room 空间内部
- **【矩形区域内部排列】**: 将选中的元器件排列到矩形区域内。首先选中需要排列的元器件，执行该命令后，光标变成“十”字形，单击鼠标左键确定矩形区域的一个

顶点，之后拖动光标，在适当位置处再次单击鼠标左键确定矩形区域的对角顶点，系统会自动将已选择的元器件排列到该矩形区域中来

- **【PCB 外部排列】**: 将选中的元器件排列在 PCB 的外部。同样首先选中需要排列的元器件，执行该命令后，系统自动将选择的元器件排列到 PCB 外部右下角的区域内
- **【自动布局】**: 执行该命令后，将打开【自动布局】对话框，设计者在设置了自动布局的方式后，即可启动自动布局器，对元器件进行自动布局
- **【停止自动布局器】**: 布局过程中，执行该命令可终止元器件的自动布局操作
- **【推挤】**: 推挤元器件。执行该命令后，光标变成“十”字形，单击选取进行推挤操作的基准元器件，如果基准元器件与周围元器件之间的距离小于允许的安全间距，那么系统将以基准元器件为中心，向四周推挤其他元器件；如果基准元器件与周围元器件之间的距离大于或等于允许的安全间距，则系统不会执行推挤操作。使用该命令前，首先应设定推挤深度，使其不为 0，否则该操作无效
- **【设定推挤深度】**: 设定推挤操作影响的元器件范围。执行该命令后，系统弹出如图 9-11 所示的推挤深度设定对话框。在对话框中可以输入具体的推挤深度值，如“3”，那么系统在执行推挤操作时，会以基准元器件为中心，连续向四周推挤 3 次
- **【根据文件布局】**: 根据“*.PIK”文件（Pick and Place File）内的定位信息来进行元器件布局。执行该命令后，系统将弹出载入“*.PIK”文件的对话框，提示设计者进行文件载入



图 9-11 推挤深度设置

9.2.2 自动布局

本节将以一个单片机最小应用系统项目“MCU.PrjPCB”为例，详细讲述元器件自动布局的过程。在进行自动布局之前，我们已经将网络与元器件封装载入 PCB 文件“MCU.PcbDoc”，放置在了一个名为“MCU Circuit”的 Room 空间中，如图 9-12 所示。

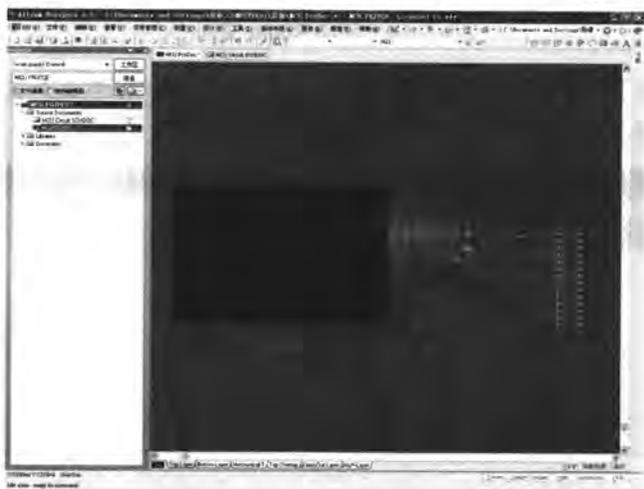


图 9-12 装入网络与元器件封装

【案例 9-1】 元器件的自动布局



操作步骤

- [1] 执行【设计】/【规则】命令，打开【PCB 规则和约束编辑器】对话框，进行自动布局规则设置，所设置的规则如图 9-13 所示。

名称	优先级	有效	类型	类别	范围	属性
ComponentClearance	1	<input checked="" type="checkbox"/>	Component Clearance	Placement	All	Clearance = 10mil Checking Mode - Quick
ComponentOrientations	1	<input checked="" type="checkbox"/>	Component Orientation	Placement	All	Allowed Rotations - 0,90,180,270
Height	1	<input checked="" type="checkbox"/>	Height	Placement	All	Pref Height = 500mil Min Height = 0mil Max Height = 1000mil
MCU Circuit	1	<input checked="" type="checkbox"/>	Room Definition	Placement	All	Region (BR) = (5045mil, 2960mil), (7790mil, 4480mil) Style - Keep Outside
PermittedLayers	1	<input checked="" type="checkbox"/>	Permitted Layers	Placement	All	Permitted Layers - Top,

图 9-13 自动布局规则设置

- [2] 选中 Room 空间“MCU Circuit”，拖动光标，将其移到 PCB 的内部，如图 9-14 所示。

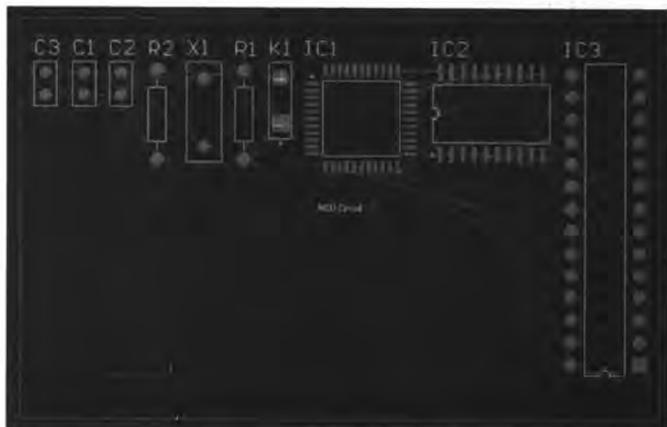


图 9-14 移动 Room 空间

- [3] 执行【工具】/【放置元件】/【自动布局】命令，系统弹出如图 9-15 所示的【自动布局】对话框。

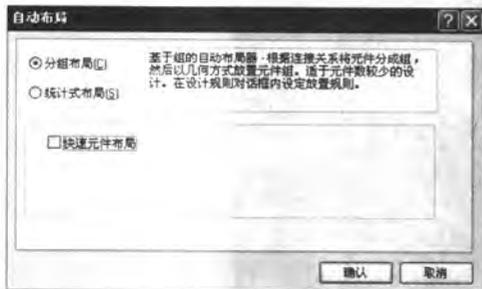


图 9-15 分组布局方式设置

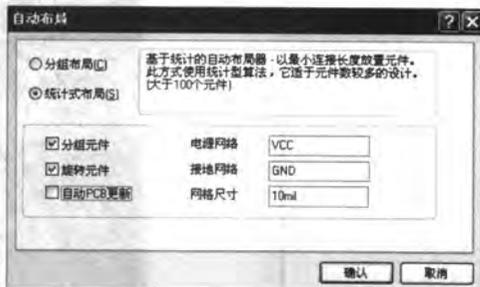


图 9-16 统计式布局方式设置



【自动布局】对话框用于设置元器件自动布局的方式。根据元器件数量的多少，系统分别提供了两种方式，即【分组布局】和【统计式布局】。采用的方式不同，需要设置的内容也不同，如图 9-15 和图 9-16 所示。在统计式布局方式中，需要设置如下几项。

- 【分组元件】：选中该复选框，则布局时系统会把网络连接密切的元器件归纳为一组，作为一个整体来考虑。系统默认为选中
- 【旋转元件】：选中该复选框，则布局时允许系统根据网络连接的需要旋转元器件。系统默认为选中
- 【自动 PCB 更新】：选中该复选框，则布局时允许系统自动根据设计规则更新 PCB。系统默认为不选中
- 【电源网络】：输入电源网络的名称，一般设置为“VCC”
- 【接地网络】：输入接地网络的名称，一般设置为“GND”
- 【网格尺寸】：设置自动布局时，网格间距的大小。如果设置过大，则布局时有些元器件会被挤出边界

本例中，由于元器件数较少，因此选择【分组布局】方式，但不选中【快速元件布局】复选框。

若选中【快速元件布局】复选框，将会缩短自动布局的时间，但相应的布局优化也会减少。

- [4] 单击 按钮后，系统启动自动布局器，开始自动布局。此时，在编辑窗口的左下角显示一个进度条，指示当前的布局进度。自动布局结束后的结果如图 9-17 所示，可以看到有若干个元器件被放置在了 PCB 和 Room 空间的边界以外。



图 9-17 自动布局结果

对同一个 PCB 文件，虽然设置的布局规则和布局方式完全相同，但每次自动布局的结果都会不一样。因此，在自动布局时设计者可反复进行几次，以便获得比较满意的结果。

- [5] 执行【工具】/【放置元件】/【Room 内部排列】命令，在 Room 空间“MCU Circuit”内单击鼠标左键，使元器件排列在 Room 空间内，如图 9-18 所示。

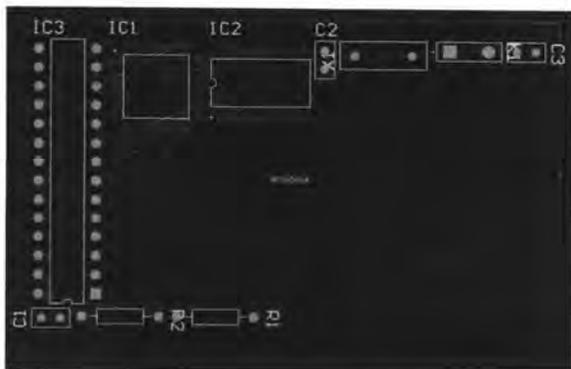


图 9-18 将元器件排列在 Room 空间内

- [6] 执行【编辑】/【删除】命令，将 Room 空间“MCU Circuit”删除，如图 9-19 所示，以便于后续的元器件调整。

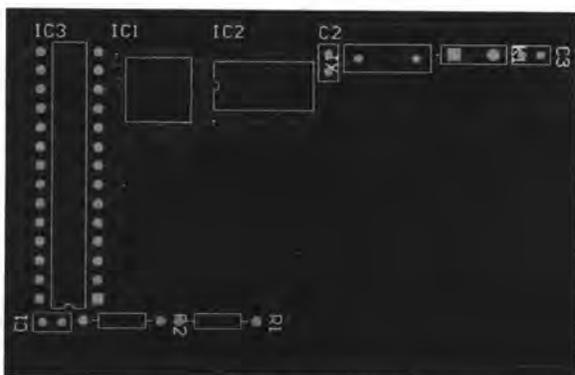


图 9-19 删除 Room 空间

9.2.3 锁定关键元器件的自动布局

通过上面的布局操作可以看到，自动布局以后的结果显然不太理想，尽管元器件基本上还是分组进行放置的，但全部元器件被放置在了一个角落里，甚至在边界之外。因此，为了获得较好的布局结果，可以采用事先锁定关键元器件的布局方法，即先把部分关键元器件在 PCB 上的位置大致确定好，并使其处于锁定状态，然后再对其他元器件进行自动布局。

下面仍然以 PCB 文件“MCU.PcbDoc”（图 9-12）为例，介绍锁定关键元器件的自动布局方法。

【案例 9-2】 锁定关键元器件的自动布局



操作步骤

- [1] 执行【设计】/【规则】命令，进行自动布局规则设置。



- [2] 执行【编辑】/【删除】命令，将 Room 空间“MCU Circuit”删除，以便于元器件的移动，如图 9-20 所示。



图 9-20 删除 Room 空间

- [3] 用光标拖动关键元器件 IC1、IC2、IC3，放置在 PCB 的合适的位置处，如图 9-21 所示。

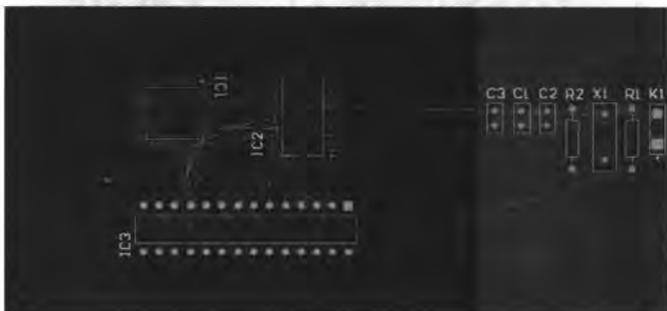


图 9-21 放置关键元器件

- [4] 选中元器件 IC1、IC2、IC3，单击面板控制中心的【PCB】标签项，在弹出的菜单中选择【PCB Inspector】，打开【PCB Inspector】面板，此时面板上显示了所选中的 3 个元器件的各项信息，如图 9-22 所示。
- [5] 在【Graphical】栏中，选中【Locked】选项右边的复选框，使显示内容由“False”变为“True”，如图 9-23 所示，即同时锁定了刚才选中的 3 个元器件。

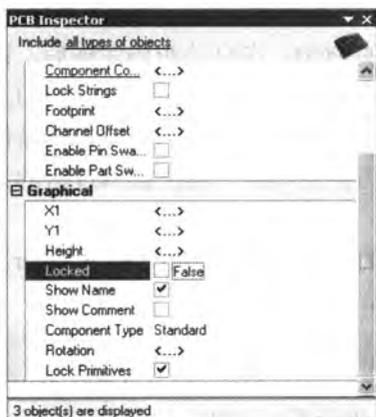


图 9-22 打开【PCB Inspector】面板



图 9-23 同时锁定选中的多个元器件

- [6] 关闭【PCB Inspector】面板，解除 3 个元器件的选中状态。



使用【PCB Inspector】面板，可以同时锁定多个元器件。双击某一元器件，在打开的元器件属性设置对话框中，选中【锁定】复选框，也可以完成对某一元器件的锁定设置。

- [7] 执行【工具】/【放置元件】/【自动布局】命令，在打开的【自动布局】对话框中选择【分组布局】。
- [8] 单击 按钮后，系统启动自动布局器，开始自动布局。结果如图 9-24 所示。

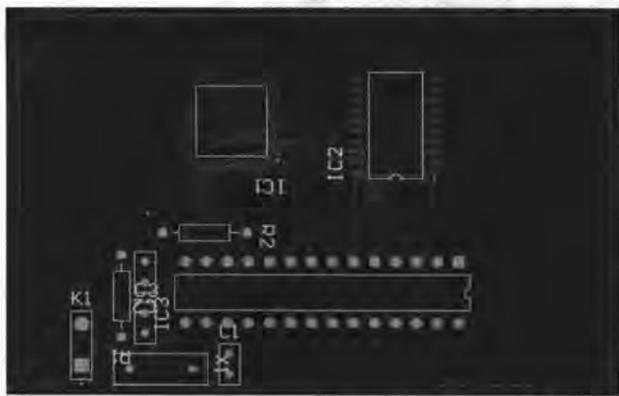


图 9-24 锁定关键元器件的自动布局



可以看到，锁定了关键元器件的自动布局，结果虽然仍不够理想，但明显优于上一个案例中的自动布局结果。

- [9] 执行【编辑】/【变更】命令，此时光标变为“十”字形。顺序移动光标到元器件 IC1、IC2、IC3 上，单击打开相应的属性设置对话框，取消锁定状态，以便于后续的调整移动。

9.2.4 自动布局的手工调整

由于自动布局仅仅是以将元器件封装放置到 PCB 上为目的，因而自动布局之后的 PCB 显然缺乏一定的合理性和美观性。为了制作出高质量的 PCB，在自动布局完成后，设计者有必要根据整个 PCB 的工作特性、工作环境及某些特殊方面的要求，进一步进行手工调整。

手工调整元器件布局主要是指元器件整体布局的调整和文字标注的调整，其操作过程与第 8 章中的手工布局基本相同，包括元器件的移动及方向的调整，推挤摆放过密的元器件，标注的排列，重新调整 PCB 外形尺寸等。

调整可以直接通过手工来完成，也可以采用相关的菜单命令或使用【PCB Filter】、【PCB Inspector】、【PCB List】等面板的高级编辑功能来完成。

【案例 9-3】 自动布局的手工调整

本例中，将对图 9-24 所示的自动布局结果进一步进行手工调整。



操作步骤

- [1] 以3个关键元器件为中心, 手工拖动电阻、电容、晶振等元器件, 进行初步放置。
- [2] 选中元器件 IC1、IC2、K1, 执行【编辑】/【排列】/【顶部对齐排列】命令, 使其顶部对齐。
- [3] 选中元器件 C1、C2, 执行【编辑】/【排列】/【左对齐排列】命令, 使其左边排列整齐。
- [4] 执行【编辑】/【排列】/【定位元件文本位置】命令, 或者直接手工操作, 调整所有元器件的标志符位置, 使其方向统一。调整后的结果如图 9-25 所示。

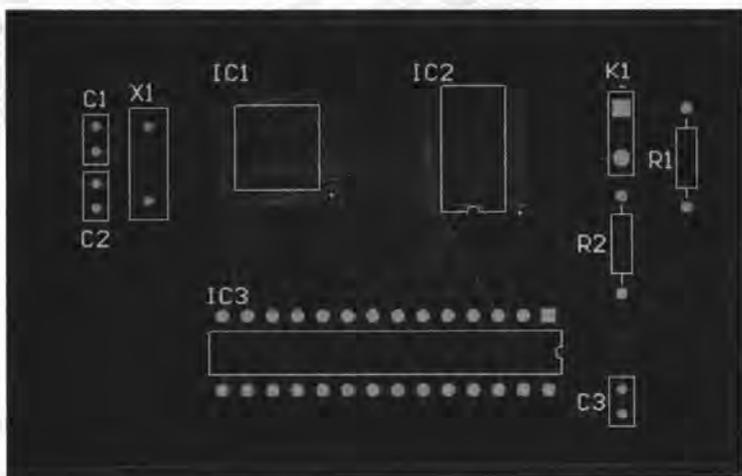


图 9-25 布局调整



实际设计中, 仅采用元器件的自动布局是很难满足设计要求的, 只有把自动布局和手工布局结合起来, 才能获得较理想的设计效果。

9.2.5 3D 效果图

布局完成后, 设计者还可以利用 3D 效果图来查看 PCB 的实际全貌, 以便对布局效果进行进一步的分析与调整。

1. 3D 效果图

执行【查看】/【显示三维 PCB】命令, 系统即会生成相应 PCB 的 3D 效果图, 加入到项目的生成文件夹内并自动打开, 同时进入了 PCB3D 的编辑环境中。图 9-26 所示的是由第 8 章中所创建的 PCB 文件“F Power. PcbDoc”在手工布局后所生成的 3D 效果图。



在生成 3D 效果图时, 由于有些元器件的 3D 模型无法找到或匹配, 有时会无法显示模型, 或者显示了不正确的模型, 但这并不影响查看与分析。

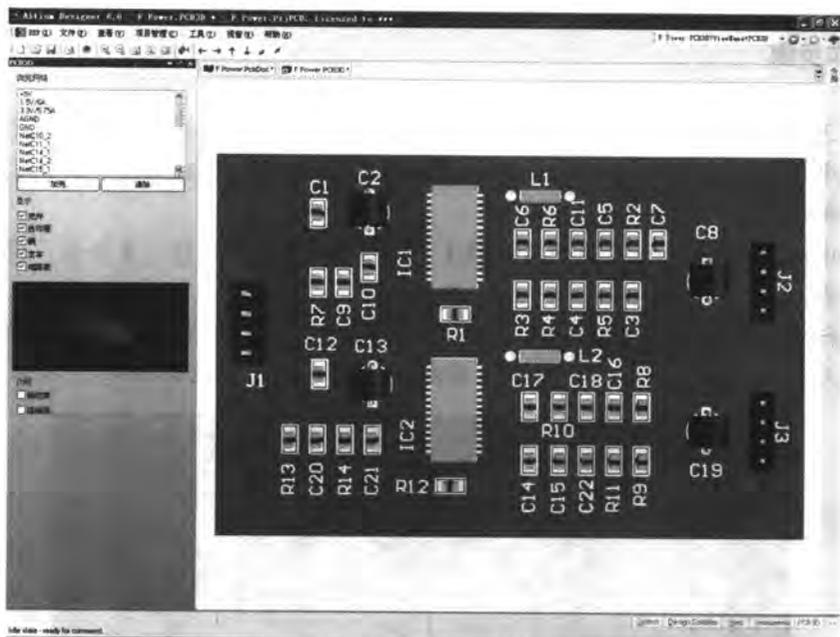


图 9-26 3D 效果图

2. 【PCB3D】面板

在编辑窗口的左侧是打开的【PCB3D】面板，用于控制编辑窗口内 3D 图形的显示效果，主要由以下几个区域组成。

1) 【浏览网络】区域 在该区域内列出了当前 PCB 文件的所有网络。选择其中的一个或多个网络，单击 按钮，则编辑窗口内 3D 图形中的相应网络呈高亮状态显示，单击 按钮后，取消高亮状态。

2) 【显示】区域 用于控制编辑窗口内 3D 图形的显示内容，可对【元件】、【丝印层】、【铜】、【文本】和【电路板】进行选择显示。

3) 【介绍】区域 用于控制 3D 图形的显示方式。有 2 个复选框。

【轴约束】：选中该复选框后，每次光标调整 PCB 方向时只能沿着一个轴旋转，或者 X 轴，或者 Y 轴

【连线框】：选中该复选框后，编辑窗口内的 3D 图形将以框线的形式体现出来

4) 3D 预览框

在【显示】和【介绍】区域之间，有一个窗口，可以预览当前 3D 图形的方向及位置，我们姑且称为“3D 预览框”。

将光标移到该预览框内，靠近其 X、Y 轴，光标会变成  形状，单击鼠标左键后，在该区域内上下或左右拖动，编辑窗口内的 3D 图形会跟随旋转，以展示不同方向上观察 PCB 的效果，如图 9-27 所示。

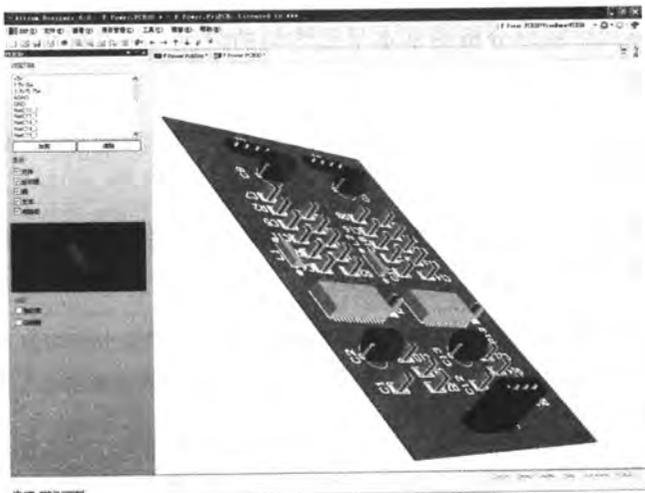


图 9-27 不同方向查看 PCB

9.2.6 网络密度分析

网络密度分析也是分析、调整元器件布局的重要工具。通过查看所生成的密度指示图 (Density Map)，可以直观地掌握电路板中元器件摆放的疏密程度，进一步优化元器件的布局。

【案例 9-4】“F Power. PcbDoc”的网络密度分析



操作步骤

- [1] 执行【工具】/【密度分析】命令，则系统生成如图 9-28 所示的密度指示图，覆盖在 PCB 图的上面。



图 9-28 网络密度分析图

从图中看出，该网络密度分析图基本呈现均匀的绿色，只有极少部分区域呈淡黄色，说明该处的布局密度较低。



密度分析图颜色深浅的差异代表了 PCB 布局密度的差异，颜色越深，则布局密度越大；颜色越浅，布局密度就小。

[2] 进行了网络密度分析之后，执行【查看】/【更新】命令，或单击 **End** 键，即可清除网络密度分析图，恢复正常显示。



一般来说，整个 PCB 上的布局密度差异不能太大，元器件应分布均匀，若差异太大，则认为布局不合理，但这也不是绝对的，如在大功率发热元器件或强磁性的元器件附近，布局密度就应该小一些。

9.3 自动布线规则设置

完成了 PCB 的元器件布局之后，就可以开始 PCB 的布线工作了。

同自动布局一样，在启动自动布线器进行自动布线之前，同样需要对相关的规则进行合理的设置，即针对不同的操作对象，去定义灵活的设计约束，以获得更高的布线效率和布通率。

自动布线的规则设置也是通过图 9-1 所示的【PCB 规则和约束编辑器】对话框来进行的。在 10 大类规则中，与布线有关的主要是【Electrical】（电气规则）和【Routing】（布线规则）。

9.3.1 电气规则（Electrical）

打开【PCB 规则和约束编辑器】对话框，在左边窗口中，单击【Electrical】前面的田符号，可以看到需要设置的电气子规则有 4 项，如图 9-29 所示。

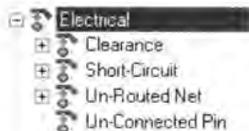


图 9-29 电气子规则

1. 【Clearance】（安全间距）子规则

【Clearance】规则主要用来设置 PCB 设计中导线、焊盘、过孔及敷铜等导电对象之间的最小安全间距，使彼此之间不会因为过近而产生相互干扰，相应的设置窗口如图 9-30 所示。

由于间距是相对于两个对象而言，因此，该窗口中相应地有两个规则匹配对象的范围设置。【约束】区域内，需要设置该项规则适用的网络范围，有 3 个选项。

- 【Different Nets Only】：仅在不同的网络之间适用
- 【Same Net Only】：仅在同一网络中适用
- 【All Net】：适用于所有的网络

【最小间隙】应根据实际设计情况加以设定。一般来说，对象之间的间隙值越大，所制作的 PCB 就会越大，成本也会越高，而间隙过小，又极有可能产生干扰或短路。

2. 【Short-Circuit】（短路）子规则

【Short-Circuit】规则主要用于设置是否允许 PCB 上的导线短路，如图 9-31 所示。



图 9-30 【Clearance】规则设置



图 9-31 【Short Circuit】规则设置

【约束】区域内，只有一个【允许短回路】复选框。若选中该复选框，则意味着允许上面所设置的两个匹配对象中的导线短路；若不选中，则不允许，系统默认状态为不选中。



通常情况下应禁止短回路，除非有特殊的要求（如需要将几个地网络短接到一点），才能允许短路。

3. 【Un-Routed Net】（未布线网络）子规则

【Un-Routed Net】规则主要用于检查 PCB 中指定范围内的网络是否已布线成功，对于未布线的网络，将使其仍保持飞线连接。该规则不需要设置其他约束，只需创建规则，为其

命名并设定适用范围即可，如图 9-32 所示。



图 9-32 【UnRouted Net】规则设置



该规则在 PCB 布线时是用不到的，只是在进行 DRC 校验时，若本规则所设置的网络没有布线，则将显示违规。

4. 【Un-Connected Pin】（未连接引脚）子规则

【Un-Connected Pin】规则主要用于检查指定范围内的元器件引脚是否均已连接到网络，对于未连接的引脚，给予警告提示，显示为高亮状态。该规则也不需要设置其他的约束，只需创建规则，为其命名并设定适用范围即可，如图 9-33 所示。



图 9-33 【UnConnected Pin】规则设置



系统默认状态下未加该规则。由于电路中通常都会存在一些不连接的元器件引脚，如引脚悬空，因此该规则可以不设置，由设计者自己来保证引脚连接与否的正确性。

9.3.2 布线规则 (Routing)

布线规则是自动布线器进行自动布线的重要依据，其设置是否合理将直接影响到布线质量的好坏和布通率的高低。

单击【Routing】前面的 \square 符号，展开布线规则，可以看到有8项子规则，如图9-34所示。

由于布线规则中的子规则较多，我们将分节进行详细的讲述。



图 9-34 布线子规则

9.3.3 【Width】(导线宽度)子规则

【Width】规则主要用于设置 PCB 布线时允许采用的导线宽度，有最大、最小和优选之分。最大宽度和最小宽度确定了导线的宽度范围，而优选尺寸则为导线放置时系统默认采用的宽度值，它们的设置都是在【约束】区域内完成，如图9-35所示。



图 9-35 【Width】规则设置

【约束】区域内有两个复选框。

- 【特征阻抗驱动宽度】：选中该复选框后，将显示铜膜导线的特征阻抗值，设计者可以对最大、最小及优选阻抗进行设置
- 【只有图层堆栈中的层】：选中该复选框后，意味着当前的宽度规则仅应用于在图层堆栈中所设置的工作层，否则将适用于所有的电路板层。系统默认为选中

Altium Designer 6.0 的设计规则系统有一个强大的功能，即针对不同的目标对象，可以定义同类型的多重规则，规则系统将使用预定义等级来决定将哪一规则具体应用到哪一对象上。例如，设计者可以定义一个适用于整个 PCB 的导线宽度约束规则（即所有的导线都必须

是这个宽度), 由于接地网络的导线与一般的连接导线不同, 需要尽量粗一些, 因此设计者还需要定义一个宽度约束规则, 该规则将忽略前一个规则, 而在接地网络上某些特殊的连接可能还需要设计者定义第 3 个宽度约束规则, 该规则忽略前两个规则。所定义的规则将根据优先级别顺序显示。

【案例 9-5】 导线宽度规则及优先级的设置

本例中将定义两个导线宽度规则, 一个适用于整个 PCB, 另一个则适用于电源网络和接地网络。



操作步骤

- [1] 在打开的【Width】子规则设置窗口中, 首先设置第一个宽度规则。将【Max Width】、【Min Width】、【Preferred Width】的值设为“12mil”, 在【名称】栏中输入“All”, 规则匹配对象为【全部对象】, 单击 按钮, 完成设置, 如图 9-36 所示。



图 9-36 第 1 个导线宽度规则设置

- [2] 选中左边窗口中的【Width】规则, 单击鼠标右键, 在弹出的菜单中执行【新建规则】命令, 一个新的默认名为“Width”的宽度规则出现。单击该规则, 打开设置窗口。
- [3] 在【名称】栏中输入“V or G”, 规则匹配对象为【网络】, 单击 按钮, 在下拉列表框中选择“VCC”, 此时右边的【全查询】区域中更新为“InNet(‘VCC’)”, 如图 9-37 所示。
- [4] 选中【高级(查询)】单选按钮, 单击激活的 按钮, 启动【Query Helper】对话框, 此时在【Query】区域中显示的内容为“InNet(‘VCC’)”。
- [5] 单击 按钮, 【Query】区域中显示的内容变为“InNet(‘VCC’)Or”。
- [6] 单击【PCB Functions】目录中的【Membership Checks】, 在右边的【Name】栏中双击“InNet”; 单击【PCB Objects Lists】目录中的【Nets】, 在打开的网络列表中双

击选择“GND”，此时【Query】区域中显示的内容变为“InNet(‘VCC’)Or InNet(‘GND’)”，如图9-38所示。



图 9-37 第 2 个导线宽度规则设置

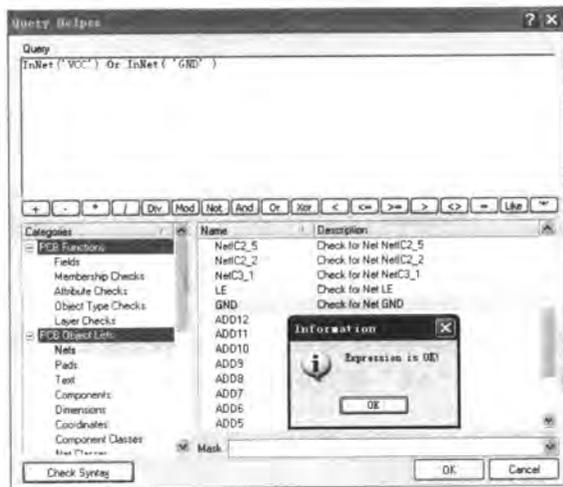


图 9-38 设置规则适用的网络

- [7] 单击 按钮，进行语法检查，之后单击 按钮，关闭正确信息提示框。再次单击【Query Helper】对话框中的 按钮，关闭该对话框，返回规则设置窗口中。此时已将当前宽度规则的适用范围设置到了两个网络中，即电源网络和接地网络。
- [8] 在【约束】区域内，将【Max Width】、【Min Width】、【Preferred Width】的值设为“20mil”，单击 按钮，完成设置，如图9-39所示。
- [9] 单击窗口左下方的 按钮，即进入【编辑规则优先级】对话框，如图9-40所示。



图 9-39 完成第 2 个导线宽度规则设置



图 9-40 【编辑规则优先级】对话框

对话框中列出了刚才所创建的两个导线宽度规则，其中新创建的“V or G”规则被赋予了高优先级“1”，而先前创建的“All”规则的优先级则降为“2”。

同类的规则中，新建规则总是被系统默认赋予最高的优先级（通常为“1”）。

[10] 单击对话框下面的 **减小优先级** 按钮或 **增加优先级** 按钮，即可更改所列规则的优先级。

当 **减小优先级** 按钮或 **增加优先级** 按钮处于灰色不可用的状态时，说明当前的规则已经处于最小或最大的优先级，不能再进行相应调整。当同种类型的规则只有一个时，无需更改优先级，这两个按钮将都处于不可用状态。

9.3.4 【Routing Topology】（布线拓扑逻辑）子规则

【Routing Topology】规则主要用于设置自动布线时的拓扑逻辑，即同一网络内各节点间的布线方式。设置窗口如图 9-41 所示。

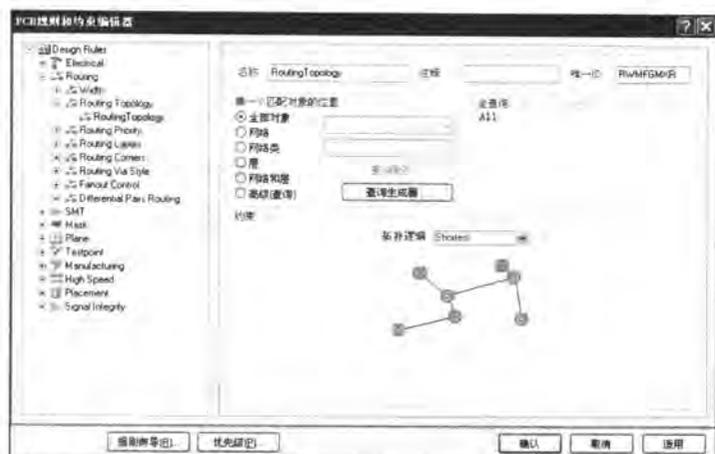


图 9-41 【Routing Topology】规则设置

【约束】区域内，系统提供了 7 种可选的拓扑逻辑，如图 9-42 所示。

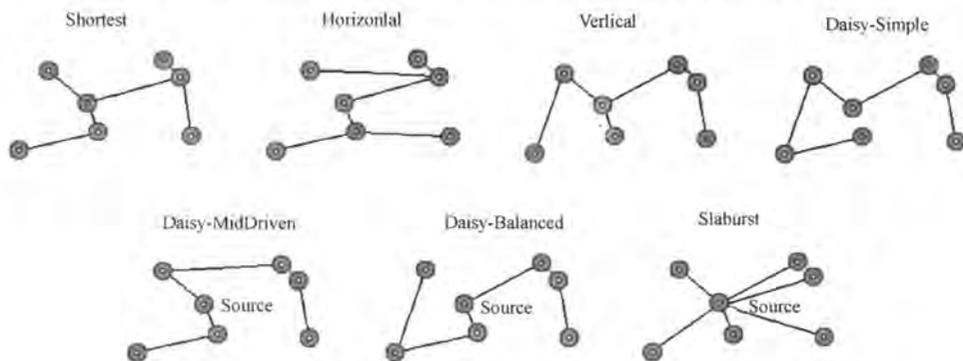


图 9-42 7 种可选的拓扑逻辑

- ❑ 【Shortest】: 连接线总长最短逻辑，是系统默认的拓扑逻辑。采用该逻辑，系统将保证各网络节点之间的布线总长度最短
- ❑ 【Horizontal】: 优先水平布线逻辑。采用该逻辑布线时，系统将尽可能地选择水平方向的布线，网络内各节点之间水平连线的总长度与竖连连线的总长度比值控制在约 5:1。若元器件布局时，水平方向上的空间较大，可考虑采用该拓扑逻辑进行布线
- ❑ 【Vertical】: 优先垂直布线逻辑。与上一种逻辑相反，采用该逻辑布线时，系统将尽可能地选择垂直方向的布线
- ❑ 【Daisy-Simple】: 简单链状连接逻辑。采用该逻辑，系统布线时会将网络内的所有节点链接起来成为一串，在源点 (Source) 和终止点 (Terminator) 确定的前提下，其中间各点 (Load) 的布线以总长度最短为原则
- ❑ 【Daisy-MidDriven】: 中间驱动链状逻辑。也是链状逻辑，只是其寻优运算方式有所不同。采用该逻辑，将以网络的中间节点为源点寻找最短路径，分别向两端进行

- 链状连接（需要两个终止点）。在该逻辑运算失败时，采用简单链状逻辑作为替补
- ❑ **【Daisy-Balanced】**：平衡式链状逻辑。采用该逻辑，源点仍然置于链的中间，只是要求两侧的链状连接基本平衡，即源点到各分支链终止点所跨过的节点数目基本相同。该逻辑需要一个源点和多个终止点
- ❑ **【Starburst】**：星形扩散连接逻辑。采用该逻辑，在所有的网络节点中选定一个源点，其余各节点将直接连接到源点上，形成一个散射状的布线逻辑



使用以上部分拓扑逻辑时，需要先对网络节点进行编辑，在确定源点和终止点后，才能在自动布线中顺利的应用相应的布线拓扑逻辑。

9.3.5 【Routing Priority】（布线优先级）子规则

【Routing Priority】规则主要用于设置 PCB 中网络布线的先后顺序，优先级别高的网络先进行布线，优先级别低的网络后进行布线，设置窗口如图 9-43 所示。



图 9-43 【Routing Priority】规则设置

【约束】区域内，只有一项**【布线优先级】**，用于设置指定网络的布线优先级，级别取值范围为“0~100”，数字越大，相应的优先级别就越高。系统默认的布线优先级为“0”。

9.3.6 【Routing Layers】（布线层）子规则

【Routing Layers】规则主要用于设置在自动布线过程中允许布线的工作层，设置窗口如图 9-44 所示。**【约束】**区域内，列出了在**【图层堆栈管理器】**中定义的所有层，若允许布线，选中右边的复选框即可。

9.3.7 【Routing Corners】（布线拐角）子规则

【Routing Corners】规则主要用于设置自动布线时的导线拐角模式，设置窗口如图 9-45 所示。



图 9-44 【Routing Layers】规则设置

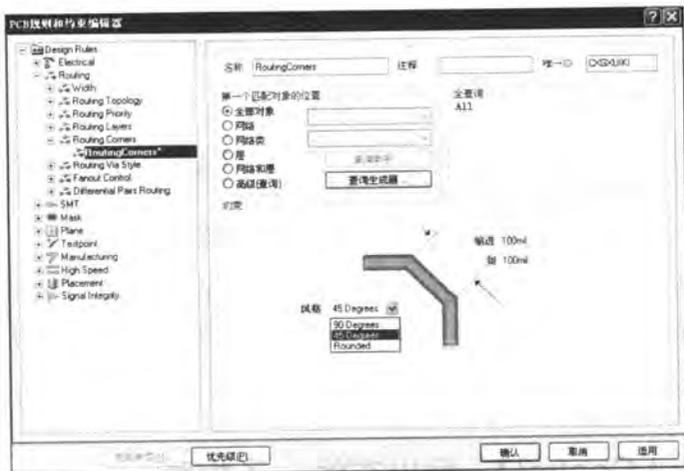


图 9-45 【Routing Corners】规则设置

【约束】区域内，系统提供了3种可选的拐角风格，即90°、45°和圆弧形，如图9-46所示。



图 9-46 拐角风格

其中，在45°和圆弧形两种拐角风格需要设置拐角尺寸的范围，在【缩进】栏中填入拐角的最小值，在【到】栏中输入拐角的最大值。一般来说，为了保持整个电路板的导线拐角大小一致，在这两栏中应输入相同的数值。

整个 PCB 布线时，应采用统一的拐角风格，避免给人以杂乱无章的感觉，因此该规则适用对象的范围应选择为【全部对象】。

9.3.8 【Routing Via Style】（布线过孔）子规则

【Routing Via Style】规则主要用于设置自动布线时采用的过孔尺寸，设置窗口如图 9-47 所示。



图 9-47 【Routing Via Style】规则设置

【约束】区域内，需要定义过孔的直径及孔径，分别有最大值、最小值和优先值 3 项设置。最大值和最小值是过孔的极限值，而优先值将作为系统放置过孔时使用的默认尺寸。

过孔直径与过孔孔径的差值不宜太小，一般应在 10mil 以上，否则不便于制板加工。

9.3.9 【Fanout Control】（扇出布线）子规则

【Fanout Control】规则是一项用于对表贴式元器件进行扇出式布线的规则。所谓扇出，就是把表贴式元器件的焊盘通过导线引出并加以过孔，使其可以在其他层面上继续布线。扇出布线大大提高了系统自动布线成功的概率。

系统提供了几种默认的扇出规则，分别对应于不同封装的元器件，即“BGA”、“LCC”、“SOIC”、“Small”（引脚数小于 5 的元器件）和“Default”（所有元器件），如图 9-48 所示。

名称	优先级	有效	类型	类别	范围
Fanout_BGA	1	<input checked="" type="checkbox"/>	Fanout Control	Routing	IsBGA
Fanout_Default	5	<input checked="" type="checkbox"/>	Fanout Control	Routing	All
Fanout_LCC	2	<input checked="" type="checkbox"/>	Fanout Control	Routing	IsLCC
Fanout_Small	4	<input checked="" type="checkbox"/>	Fanout Control	Routing	[CompPinCount < 5]
Fanout_SOIC	3	<input checked="" type="checkbox"/>	Fanout Control	Routing	IsSOIC

图 9-48 【Fanout Control】规则

这几种扇出规则的设置窗口除了适用范围以外，其余的基本相同。图 9-49 所示的是



【Fanout_BGA】规则的设置窗口。



图 9-49 【Fanout_BGA】规则设置

【约束】区域由【扇出选项】和【BGA Options】两项组成。【扇出选项】区域内，有两个下拉菜单选项，即【扇出风格】和【扇出方向】，【BGA Options】区域内，也有两个下拉菜单选项，即【从焊盘扇出的方向】和【过孔放置模式】。

(1) 【扇出风格】下拉菜单中有 5 个选项。

- 【Auto】: 自动扇出
- 【Inline Rows】: 同轴排列
- 【Staggered Rows】: 交错排列
- 【BGA】: BGA 形式
- 【Under Pads】: 从焊盘下方扇出

(2) 【扇出方向】下拉菜单中有 6 个选项。

- 【Disable】: 不设定扇出方向
- 【In Only】: 输入方向
- 【Out Only】: 输出方向
- 【In Then Out】: 先进后出
- 【Out Then In】: 先出后进
- 【Alternating In and Out】: 交互式进出。

(3) 【从焊盘扇出的方向】下拉菜单中有 6 个选项。

- 【Away From Center】: 偏离焊盘中心扇出
- 【North-East】: 焊盘的东北方扇出
- 【South-East】: 焊盘的东南方扇出
- 【South-West】: 焊盘的西南方扇出
- 【North-West】: 焊盘的西北方扇出
- 【Towards Center】: 正对焊盘中心扇出

(4) 【过孔放置模式】下拉菜单中有两个选项。

- 【Close To Pad(Follow Rules)】: 遵从规则的前提下, 过孔靠近焊盘放置
- 【Centered Between Pads】: 过孔放置在焊盘之间



在【Fanout_Small】规则中, 系统默认的【扇出方向】为“Out Then In”; 而在其余几种扇出规则中, 系统默认扇出方向为“Alternating In and Out”。

9.3.10 【Differential Pairs Routing】(差分对布线) 子规则

Altium Designer 6.0 的 PCB 编辑器为设计者提供了交互式的差分对布线支持。在完整的设计规则约束下, 设计者可以交互式地同时对所创建差分对中的两个网络进行布线, 即使用交互式差分对布线器从差分对中选取一个网络, 对其进行布线, 而该对中的另一个网络将遵循第一个网络的布线, 布线过程中将保持指定的布线宽度和间距。差分对既可以在原理图编辑器中创建, 也可以在 PCB 编辑器中创建。

【Differential Pairs Routing】规则主要用于对一组差分对设置相应的参数, 设置窗口如图 9-50 所示。

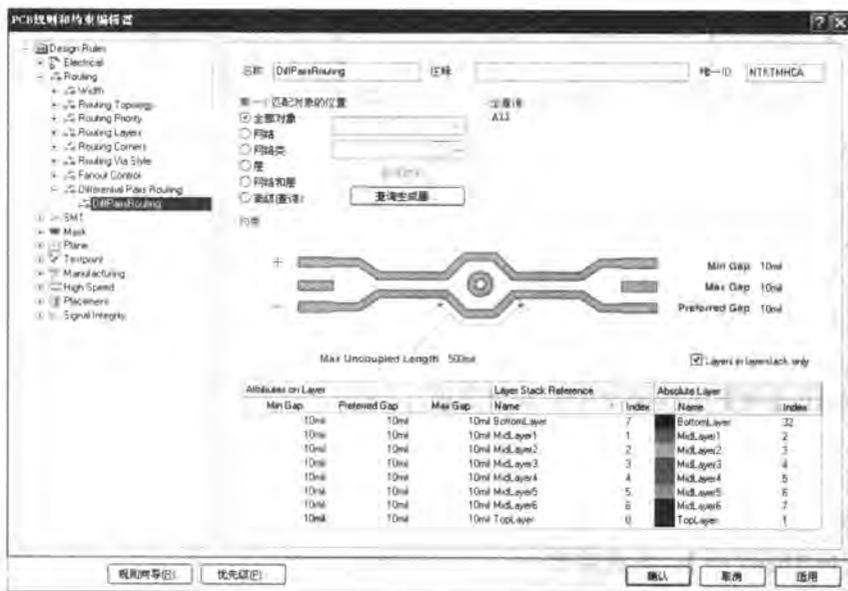


图 9-50 【Differential Pairs Routing】规则设置

【约束】区域内, 需要对差分对内部的两个网络之间的最小间距 (Min Gap)、最大间距 (Max Gap)、优选间距 (Preferred Gap) 及最大非耦合长度 (Max Uncoupled Length) 进行设置, 以便在交互式差分对布线器中使用, 并在 DRC 校验中进行差分对布线的验证。

选中【Layers in layerstack only】复选框后, 下面的列表中只显示图层堆栈中定义的工作层。

至此, 对于布线过程中涉及的主要规则介绍便告一段落了, 其他规则的设置方法与此基本相同, 我们将在后面的设计过程中涉及的时候再予以介绍, 初学者在使用时不妨采用系统



的默认设置。此外，Altium Designer 6.0 系统还为设计者提供了一种建立新规则的简便方法，那就是直接使用设计规则向导。

9.4 设计规则向导

在 PCB 编辑器内执行【设计】/【规则向导】命令，或者在前面打开的【PCB 规则和约束编辑器】内，单击窗口左下角的 **规则向导(R)** 按钮，即可启动规则向导，启动后的规则向导画面如图 9-51 所示。



图 9-51 设计规则向导

【案例 9-6】 建立新的【Routing Topology】规则

本例中，将以为“GND”网络新建一个【Routing Topology】规则为例，介绍设计规则向导的功能及操作过程。



操作步骤

- [1] 在打开的设计规则向导中，单击 **下一步(N) >** 按钮，进入选择规则类型窗口，选中【Routing】规则中的【Routing Topology】子规则，并在【名称】栏内输入新建规则名称“Topology_1”，如图 9-52 所示。



新规则的名称应尽量填写，否则系统会命名为默认的名称。这样，若设置规则较多的话，会给设计者的查找带来不便。

- [2] 单击 **下一步(N) >** 按钮，进入选择规则范围窗口，选中【一个网络】单选按钮，如图 9-53 所示。
- [3] 单击 **下一步(N) >** 按钮，进入高级规则范围编辑窗口。保持【条件类型/算子】下面栏中的内容不变，仍为“Belongs to Net”，在【条件值】下面的栏中单击鼠标左键，打开下拉列表，选择网络标号“GND”，如图 9-54 所示。

- [4] 单击 **下一步(N) >** 按钮，进入【选择规则优先级】窗口，该窗口中列出了原有的和新建的【Routing Topology】规则，用于设置它们之间的优先级顺序。这里不改变设置，即保持当前新建的规则为最高级别，如图 9-55 所示。



图 9-52 选择规则的类型并命名



图 9-53 选择规则的范围



图 9-54 精选规则的适用对象



图 9-55 选择规则优先级

- [5] 单击 **下一步(N) >** 按钮，进入新规则完成窗口，如图 9-56 所示。



图 9-56 新规则完成



- [6] 选中【启动主设计规则对话框】复选框，单击 **完成(F)** 按钮后，即打开【PCB 规则和约束编辑器】对话框。在此对话框内，显示了新建的规则，并且可对规则进行详细的设置。在【约束】区域内，设置【拓扑逻辑】为“Horizontal”，单击 **适用(A)** 按钮，完成最终设置，如图 9-57 所示。

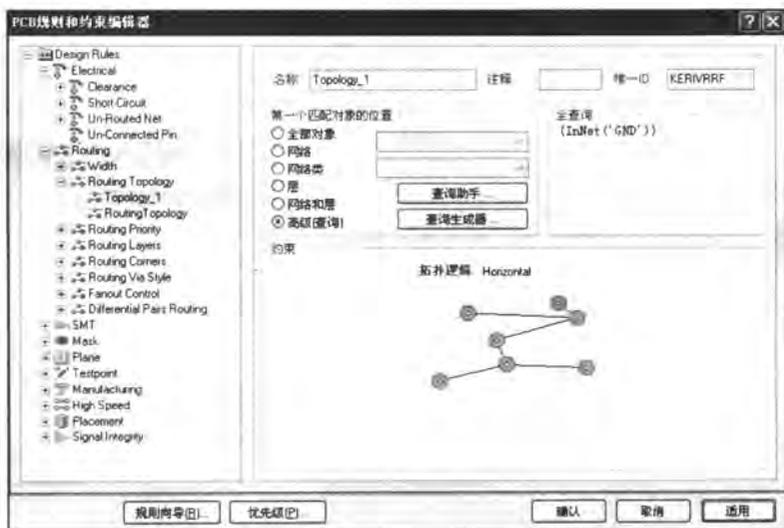


图 9-57 新建规则的详细设置

使用设计规则向导，每次只能新建一条规则，而且只能设定该规则的适用范围和优先级，具体的约束设置还需要在【PCB 规则和约束编辑器】对话框中才能完成。

9.5 自动布线策略设置

对与布线有关的规则进行了适当设置之后，在自动布线之前，还需要对 Situs 拓扑逻辑自动布线器的布线策略加以设置。

执行【自动布线】/【设定】命令，打开如图 9-58 所示的【Situs 布线策略】窗口。

该窗口分为上、下两部分，即【布线设置报告】窗口和【布线策略】窗口。

(1) 【布线设置报告】：用于对布线规则的设置及其受影响的对象进行汇总报告。

窗口内列出了详细的布线规则，汇总了各个规则影响到的对象数目，并以超级链接的方式将列表链接到相应的规则设置栏，设计者可随时进行查看和修正。

- 编辑层方向...**：单击该按钮，会打开如图 9-59 所示的【层方向】窗口，用于设置各信号层的布线方向
- 编辑规则...**：单击该按钮，则打开【PCB 规则和约束编辑器】对话框，继续进行规则的修改或设置
- 另存报告为...**：单击该按钮，可将规则报告导出并以“·htm”格式保存



图 9-58 【Situs 布线策略】对话框



图 9-59 【层方向】对话框

(2) **【布线策略】**: 用于选择可用的布线策略, 或编辑新的布线策略。针对不同的设计, 系统提供了 6 种默认的布线策略。

- 【Cleanup】**: 默认优化的布线策略
- 【Default 2 Layer Board】**: 默认的双面板布线策略
- 【Default 2 Layer With Edge Connectors】**: 默认的具有边缘连接器的双面板布线策略
- 【Default Multi Layer Board】**: 默认的多层板布线策略
- 【General Orthogonal】**: 默认的常规正交布线策略
- 【Via Miser】**: 默认的尽量减少过孔使用的多层板布线策略

此外, 该窗口的下方有两个复选框。

- 【锁定全部预布线】**: 若选中该复选框, 可以将 PCB 上原有的预布线锁定, 在自动布线过程中不会被自动布线器重新布线

所谓预布线, 是指为了满足电路板的特殊设计要求, 对一些关键网络采取的预先布线措施。

- 【布线后取消违规】**: 若选中该复选框, 则重新布线后, 系统可自动删除原有的布线, 避免布线的重叠

如果设计者对于系统提供的默认策略不是很满意, 可以单击 **【添加(A)】** 按钮, 在弹出的 **【Situs 策略编辑器】** 对话框 (图 9-60) 中, 编辑新的布线策略, 或设定布线的速度等。

选定布线策略后, 单击 **【OK】** 按钮, 保存设置, 关闭 **【Situs 布线策略】** 对话框, 就可以准备自动布线了。



图 9-60 【Situs 策略编辑器】对话框

9.6 自动布线

自动布线的命令全部集中在【自动布线】子菜单中，如图 9-61 所示。使用这些命令，可以指定自动布线的不同范围，并且可以控制自动布线的有关进程，如终止、暂停、重置等。

9.6.1 自动布线命令

为了便于自动布线的顺利进行，下面先对菜单中的各命令功能进行简单的介绍。从菜单中可以看到，Altium Designer 6.0 为设计者提供了多种指定范围内的自动布线，设计者可以根据设计过程中的实际需要，选择最佳的布线方式。

1. 指定范围的自动布线

- **【全部对象】**: 用于对整个 PCB 进行全局自动布线
- **【网络】**: 用于对指定的网络进行自动布线。执行该命令后，光标变为“十”字形，在 PCB 上选取欲布线网络中的某一对象，如焊盘、飞线等，单击鼠标左键确定后，该网络内的所有连接将被自动布线。该网络布线完毕，光标仍为“十”字形，系统仍处于布线命令状态，可以继续选取网络进行自动布线，否则单击鼠标右键或按 **Esc** 键退出
- **【网络类】**: 用于对指定的网络类进行自动布线。执行该命令后，系统会弹出【Choose Net Classes to Route】窗口（图 9-62），列出了当前文件中已有的网络类，选择要布线的网络类，单击 **确认** 按钮，系统即开始对该网络类内的所有网络自动布线

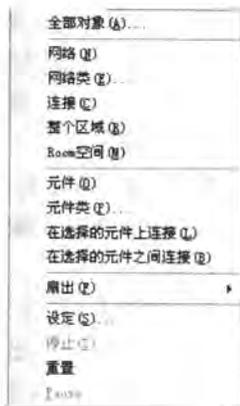


图 9-61 【自动布线】命令菜单

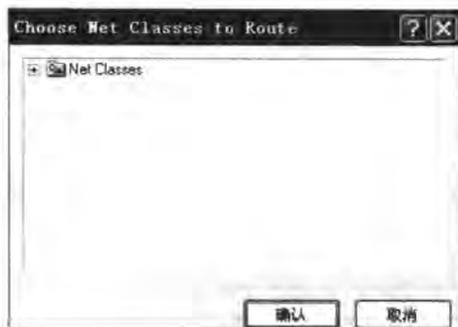


图 9-62 选择网络类

- **【连接】**: 用于为两个相互连接的焊盘进行自动布线。执行该命令后, 光标变为“十”字形, 在 PCB 上选取欲布线的焊盘或飞线, 单击鼠标左键确定后, 此段导线将被自动放置
- **【整个区域】**: 用于对完整包含在选定区域内的连接进行自动布线。执行该命令后, 光标变成“十”字形, 在 PCB 上单击选取矩形区域, 系统将对完整包含在矩形区域内的连接自动布线

所谓完整包含即连接的起始点和终止点都包含在选定区域内。

- **【Room 空间】**: 用于对指定 Room 空间内的连接进行自动布线, 该命令只适用于完全位于 Room 空间内部的内连接, 即 Room 边界线以内的连接, 不包括压在边界线上的部分。执行该命令后, 光标变成“十”字形, 在 PCB 上选取 Room 空间后即可进行自动布线
- **【元件】**: 用于对指定元器件的所有连接进行自动布线。执行命令后, 用“十”字形光标单击选取欲布线的元器件, 则所有从该元器件的焊盘引出的连接将都被自动布线
- **【元件类】**: 用于对指定元器件类内的所有元器件的连接进行自动布线。执行该命令后, 系统会弹出【Choose Component Classes to Route】窗口(图 9-63), 列出了当前文件中的元器件类(不包括“All Components”元器件类), 选取要布线的元器件类及【布局连接模式】后, 单击 按钮, 系统即开始对该元器件类内的所有元器件连接自动布线

元器件类是多个元器件的集合, 其编辑管理在【对象类资源管理器】中进行(执行【设计】/【对象类】命令后打开), 系统默认存在的元器件类是“All Components”, 该元器件类不能被编辑修改。设计者可以使用【元件类生成器】自行建立元器件类。另外, 在放置 Room 空间时, 包含在其中的元器件也自动生成一个元器件类。

- **【在选择的元件上连接】**: 用于对指定的某一个或几个元器件的所有连接进行自动布线。使用该命令前, 应先选取预布线的元器件
- **【在选择的元件间连接】**: 用于对选定的多个元器件间的连接进行自动布线。使用该命令前, 至少应先选取两个元器件

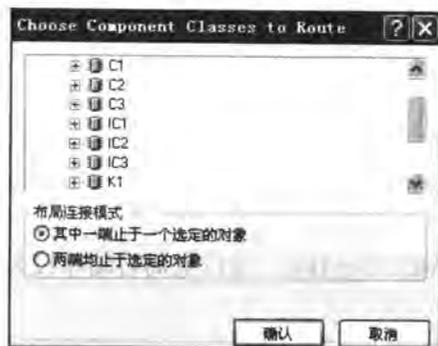


图 9-63 选择元器件类

2. 扇出操作

在【扇出】命令下，系统提供如图 9-64 所示的子菜单。

- 【全部对象】：用于对当前 PCB 设计内所有连接到内电层或信号层网络的表贴式元器件执行扇出操作
- 【电源层网络】：用于对当前 PCB 设计内所有连接到内电层网络的表贴式元器件执行扇出操作
- 【信号层网络】：用于对当前 PCB 设计内所有连接到信号层网络的表贴式元器件执行扇出操作
- 【网络】：用于对指定网络内的所有表贴式元器件的焊盘进行扇出。执行该命令后，用“十”字形光标单击选取指定网络内的焊盘，或者在空白处单击鼠标左键，在弹出的【Net Name】对话框中输入网络标号，系统即自动为选定网络内的所有表贴式元器件的焊盘进行扇出
- 【连接】：用于对指定连接内的表贴式元器件的焊盘进行扇出。执行该命令后，用“十”字形光标单击选取指定连接内的焊盘或者飞线，系统即自动进行扇出
- 【元件】：用于对选定的表贴式元器件进行扇出
- 【选定的元件】：执行该命令前，先选中要扇出的元器件，执行该命令后，系统自动为选定的元器件进行扇出
- 【焊盘】：用于对指定的焊盘进行扇出
- 【Room 空间】：用于对指定的 Room 空间内的所有表贴式元器件进行扇出。执行该命令后，用“十”字形光标单击选取指定的 Room 空间，系统即自动进行扇出

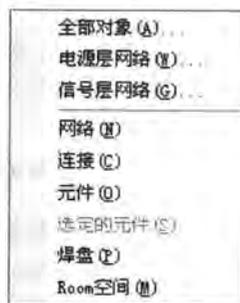


图 9-64 【扇出】命令菜单

3. 自动布线进程控制

在图 9-61 所示的菜单中，还有如下几个命令，用于控制自动布线的进程。

- 【停止】：用于终止 PCB 的自动布线
- 【重置】：重新设置自动布线的规则及参数，并再次开始自动布线

- **【Pause】**: 暂停当前的自动布线

9.6.2 进行自动布线

在对电路板设置好自动布线规则、选择好自动布线策略之后，就可以开始自动布线的实际操作了。由上面的菜单命令知道，自动布线可以对整个电路板全局进行，也可以只对指定的网络或元器件等局部进行。

下面将以对 PCB 文件“MCU.PcbDoc”进行全局自动布线为例，介绍一下自动布线的运行过程。

【案例 9-7】 全局自动布线



操作步骤

- [1] 在打开的**【PCB 规则和约束编辑器】**对话框中设置布线的有关规则，由于采用双面板布线，大部分规则采用系统的默认设置即可，仅对导线的宽度规则和布线过孔规则进行了约束，如图 9-65 所示。

名称	优...	有效	类型	类别	范围	属性
Routing/Via	1	<input checked="" type="checkbox"/>	Routing V	Routing	All	PreH Size = 45mil Pref Hole Size = 20mil
All	2	<input checked="" type="checkbox"/>	Width	Routing	All	PreH Width = 12mil Min Width = 12mil Max Width = 12mil
V or G	1	<input checked="" type="checkbox"/>	Width	Routing	InNet(VCI	PreH Width = 20mil Min Width = 10mil Max Width = 50mil

图 9-65 【Width】规则及【Routing Via Style】规则设置

- [2] 设置完毕，单击 **确认** 按钮关闭对话框。执行**【自动布线】/【全部对象】**命令，系统弹出**【Situs 布线策略】**窗口，选择布线策略为**【Default 2 Layer Board】**，并选中**【布线后取消违规】**复选框。
- [3] 单击 **Route All** 按钮，系统开始进行自动布线。布线过程中，**【Message】**面板打开，逐条显示出当前布线的状态信息，如图 9-66 所示。由最后一条提示信息可知，此次自动布线已全部布通。

Class	Document	Source	Message	Time	Date	No.
Situs Event	MCU.PcbDoc	Situs	Routing Started	10:43:47	2007-1-24	1
Routing St.	MCU.PcbDoc	Situs	Creating topology map	10:43:49	2007-1-24	2
Situs Event	MCU.PcbDoc	Situs	Starting Fan out to Plane	10:43:49	2007-1-24	3
Situs Event	MCU.PcbDoc	Situs	Completed Fan out to Plane in 0 Seconds	10:43:49	2007-1-24	4
Situs Event	MCU.PcbDoc	Situs	Starting Memory	10:43:49	2007-1-24	5
Situs Event	MCU.PcbDoc	Situs	Completed Memory in 0 Seconds	10:43:49	2007-1-24	6
Situs Event	MCU.PcbDoc	Situs	Starting Layer Patterns	10:43:49	2007-1-24	7
Routing St.	MCU.PcbDoc	Situs	Calculating Board Density	10:43:49	2007-1-24	8
Situs Event	MCU.PcbDoc	Situs	Completed Layer Patterns in 0 Seconds	10:43:49	2007-1-24	9
Situs Event	MCU.PcbDoc	Situs	Starting Main	10:43:49	2007-1-24	10
Routing St.	MCU.PcbDoc	Situs	51 of 53 connections routed (96.23%) in 29 Seconds	10:44:17	2007-1-24	11
Situs Event	MCU.PcbDoc	Situs	Completed Main in 29 Seconds	10:44:17	2007-1-24	12
Situs Event	MCU.PcbDoc	Situs	Starting Completion	10:44:17	2007-1-24	13
Situs Event	MCU.PcbDoc	Situs	Completed Completion in 0 Seconds	10:44:17	2007-1-24	14
Situs Event	MCU.PcbDoc	Situs	Starting Straighten	10:44:17	2007-1-24	15
Routing St.	MCU.PcbDoc	Situs	53 of 53 connections routed (100.00%) in 30 Seconds	10:44:18	2007-1-24	16
Situs Event	MCU.PcbDoc	Situs	Completed Straighten in 1 Second	10:44:19	2007-1-24	17
Routing St.	MCU.PcbDoc	Situs	53 of 53 connections routed (100.00%) in 31 Seconds	10:44:19	2007-1-24	18
Situs Event	MCU.PcbDoc	Situs	Routing finished with 0 contention[s]. Failed to complete 0 connection[s] in 31 S...	10:44:19	2007-1-24	19

图 9-66 自动布线的状态信息



[4] 关闭【Message】面板，自动布线后的 PCB 如图 9-67 所示。

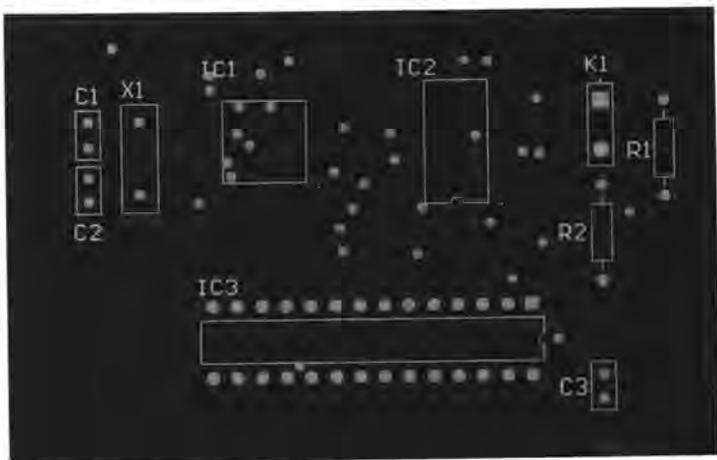


图 9-67 全局自动布线结果

当元器件排列比较密集或布线规则设置过于严格时，自动布线有可能不能一次全部布通，此时可对元器件布局或布线规则进行适当的调整，之后重新进行自动布线，直到获得比较满意的结果。

9.6.3 手工调整

由于自动布线仅仅是以实现电气网络的连接为目的，因此在布线过程中，系统很少考虑到 PCB 实际设计中的一些特殊要求，如散热、抗电磁干扰等，很多情况下会导致某些布线结构非常不合理，即便是完全布通的 PCB 中仍有可能存在绕线过多、布线过长等现象，这就需要设计者进行手工调整了。

1. 手工调整的内容

手工调整布线所涉及的内容比较多。由于实际设计中，不同的 PCB 的设计要求是不同的，而针对不同的设计要求，需要调整的内容自然也是不一样的。一般来说，经常用到的有如下几项。

- 修改拐角过多的布线。引脚之间的连线应尽量短是 PCB 布线的一项重要原则，而自动布线由于算法的原因，导致布线后的拐角过多，许多连线往往走了不必要的路径
- 移动放置不合理的导线。例如，在芯片引脚之间穿过的电源线和地线，在散热器下方放置的导线等，为了避免发生短路，应尽量调整它们的位置
- 删除不必要的过孔。自动布线过程中，系统有时会使用过多的过孔来完成布线，而过孔在产生电容的同时，往往也会因加工过程中的毛刺而产生电磁辐射，因此，应尽量减少过孔

此外，还有调整布线的密度、加粗大电流导线的宽度、增强抗干扰的性能等，需要设计者根据 PCB 的具体工作特性和设计要求去逐一进行调整，以达到尽善尽美的目的。

2. 手工调整的方法

手工调整可以采用系统提供的相关菜单命令，如取消布线命令、清除网络命令等，也可以直接使用一些编辑操作，如选中、删除、复制等。值得一提的是，对于某些不需要删除但需要移动的布线，Altium Designer 6.0 系统特为设计者提供了拖动时保持角度这一新增功能，以便在拖动现有布线时，能够保持相邻线段的角度，保证布线的质量。

【案例 9-8】 保持角度的布线拖动



操作步骤

- [1] 打开 PCB 编辑器的【优先设定】对话框，在【General】标签页中选中【Preserve Angle When Dragging】（拖动时保持角度）复选框，启动保持角度功能，如图 9-68 所示。



图 9-68 启动保持角度功能

- [2] 在编辑窗口中，单击选中需要拖动的导线，并将光标放在导线上的某点处，此时光标的形状将发生变化，变为双箭头显示，表明已处于保持角度的模式中，如图 9-69 所示。
- [3] 按下鼠标左键，出现“十”字形光标，此时可以将导线拖动到合适位置处，在此过程中，该段导线与相邻导线段的角度将始终保持不变，如图 9-70 所示。

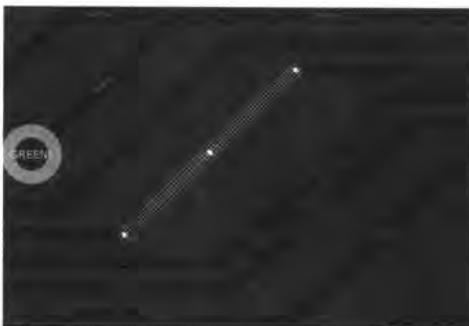


图 9-69 选中需要拖动的导线



图 9-70 保持角度拖动



也可以不必先选中，按下 **Ctrl** 键，在需要拖动的导线上单击，即可进行拖动。

- [4] 按照同样的操作，将相邻的导线一一拖到合适的位置处，使布线变得更为紧凑合理，以便充分利用 PCB 的有限空间，如图 9-71 所示。



图 9-71 布线更为紧凑

拖动过程中，系统会跟踪所有的设计规则，对于违规操作，将给与提示警告。在出现冲突违规时，设计者可在“忽略障碍”和“避免障碍”两种模式间切换，以获得正确的操作结果。

- [5] 选中某段导线，将光标放在导线的端点处，拖到一个新的位置，此时系统将自动添加新的导线段以保持连接，如图 9-72 所示。

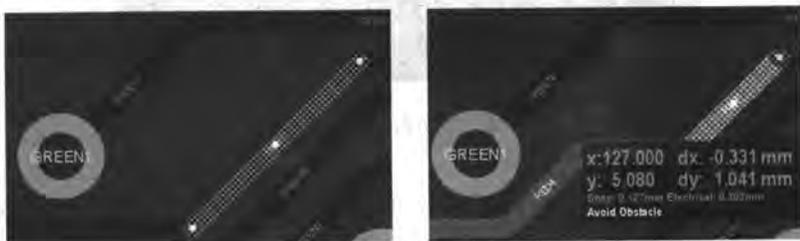


图 9-72 拖动时添加新的导线段（Avoid Obstacle 模式）

由参数跟踪器中的显示可以看到，此时处于“避免障碍”（Avoid Obstacle）模式中，系统会自动将光标引导到不违规的位置处。

- [6] 使用 **Shift+R** 键切换到“忽略障碍”（Ignore Obstacle）模式，此时系统将给出违规提示，但不会引导光标到不违规的位置，需要设计者自行进行调整，如图 9-73 所示。

在此过程中，若想禁止系统添加新的导线段，可以先按下 **Alt** 键再拖动导线端点，但此时的操作极有可能违规。

3. “MCU.PcbDoc”的手工调整

图 9-74 所示的是对全局自动布线后的 PCB 文件“MCU.PcbDoc”进行手工调整的结果，

具体过程在此不再赘述。可以看到，除了移动、调整不合理的布线路径之外，由于实际电路中的电流较大，因此又进一步增加了电源线和接地线的宽度。



图 9-73 拖动时添加新的导线段 (Ignore Obstacle 模式)

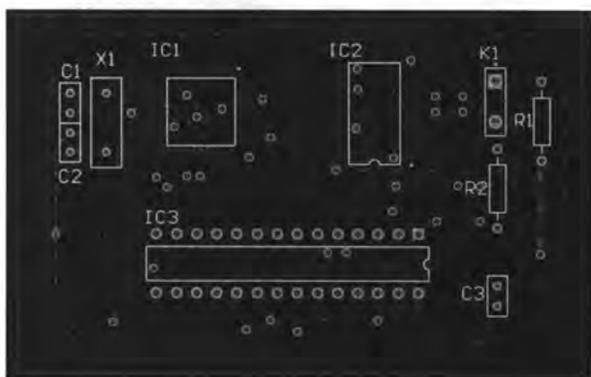


图 9-74 自动布线的手工调整



如果规则设置的比较严格，布线调整时，有些操作会被系统视为违规，从而被禁止。对于有经验的设计者来说，此时不妨暂时关闭在线 DRC 校验，即在 PCB 编辑器【优先设定】对话框中的【General】标签页中取消选中【在线 DRC】复选框。

调整完毕，放置敷铜，结果如图 9-75 所示。至此，基本完成了该 PCB 的设计工作。

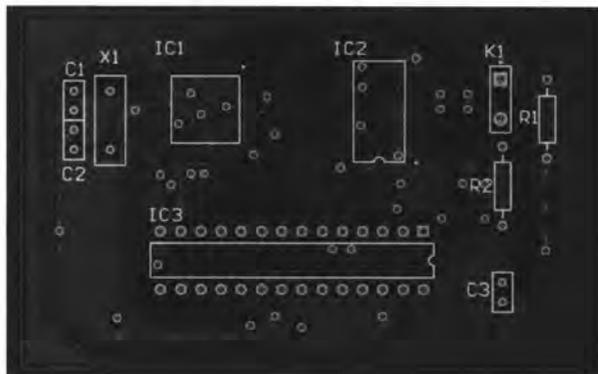


图 9-75 敷铜



9.7 补泪滴、包地

在实际的 PCB 设计中，完成了主要的布局、布线之后，为了增强电路板的抗干扰性、稳定性及耐用性，还需要做一些收尾的工作，如补泪滴、包地等。

9.7.1 补泪滴

所谓补泪滴，就是在铜膜导线与焊盘或者过孔交接的位置处，特别地将铜膜导线逐渐加宽的一种操作，由于加宽的铜膜导线形状很像是泪滴，因此该操作常被称为“补泪滴”。图 9-76 所示的是与焊盘连接处的导线在补泪滴前、后的变化。



图 9-76 补泪滴前、后的变化

补泪滴的主要目的是为了防止机械制板时，焊盘或过孔因承受钻针的压力而与铜膜导线在连接处断裂（特别是在单面板中），因此连接处需要加宽铜膜导线来避免此种情况的发生。此外，补泪滴后的连接面会变得比较光滑，不易因残留化学药剂而导致对铜膜导线的腐蚀。

要进行补泪滴操作，需要通过执行【工具】/【泪滴焊盘】命令，在打开的【泪滴选项】对话框中进行有关的设置，如图 9-77 所示。

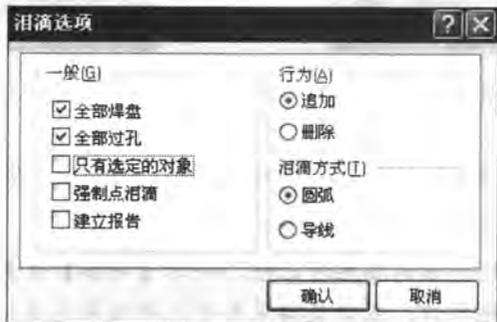


图 9-77 【泪滴选项】对话框

该对话框内有 3 个设置区域。

- 【一般】：该区域内【全部焊盘】、【全部过孔】和【只有选定的对象】3 个选项用于设置泪滴操作的适用范围；【强制点泪滴】选项是忽略规则约束，强制为焊盘或过孔加泪滴，当然此项操作有可能导致 DRC 违规；【建立报告】选项则用于设置是否

建立补泪滴的报告文件

- 【行为】: 该区域用于选择设置是添加还是删除相应范围内的泪滴
- 【泪滴方式】: 该区域用于选择泪滴的形式, 即由焊盘向导线过渡的阶段是添加直线还是圆弧

9.7.2 包地

所谓包地就是在某些选定的网络布线周围, 特别地围绕一圈接地布线, 这样做的主要目的就是为了保护这些网络布线, 避免噪声信号的干扰。

【案例 9-9】 包地操作



操作步骤

- [1] 首先执行【编辑】/【选择】/【网络中对象】命令, 将要包络的网络选中, 如图 9-78 所示。
- [2] 执行【工具】/【生成选定对象的包络线】命令, 即可生成包络线, 将该网络内的导线、焊盘及过孔包围起来, 如图 9-79 所示。包络线与所包围的图元之间的间距取决于安全间距规则的设置值。

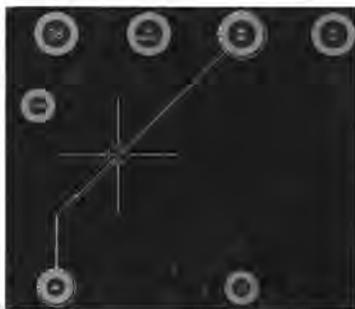


图 9-78 选取网络



图 9-79 包地



系统执行的操作只是在选取的网络布线周围环绕了一圈布线, 设计者应自行将这圈布线连接到“GND”网络上, 以完成真正的包地。

- [3] 双击打开每段包地布线的属性对话框, 将其【网络】设置为“GND”, 然后执行自动布线, 完成接地操作。或者直接采用手工布线来完成接地。
- [4] 执行【编辑】/【选择】/【连接的铜】命令, 光标变为“十”字形, 单击选中不需要的包地线整体, 按 **Delete** 键即可删除。



包地操作会额外占用电路板的一些空间, 因此不可能对所有的网络布线都进行包地。通常只对特别重要的输入信号布线或模拟信号布线进行包地。



9.8 内电层与内电层分割

在系统提供的众多工作层中，有两种电性图层，即信号层（Signal Layers）与内电层（Internal Planes），这两种图层有着完全不同的性质和使用方法。

信号层被称为正片层，一般主要用于纯线路设计，包括外层线路和内层线路，而内电层被称为负片层，即不布线、不放置任何图元的区域完全被铜膜覆盖，而布线或放置图元的地方则是排开了铜膜的。

在多层板的设计中，由于地层和电源层一般都是要用整片的铜皮来做线路（或作为几个较大块的分割区域），如果要用 MidLayer（中间层）即正片层来做的话，必须采用铺铜的方式才能实现，这样将会使整个设计数据量非常大，不利于数据的交流传递，同时也会影响设计刷新的速度，而使用内电层来做，则只需在相应的设计规则中设定与外层的连接方式即可，非常有利于设计的效率和数据的传递。

Altium Designer 6.0 系统支持多达 16 层的内电层，并提供了对内电层连接的全面控制及 DRC 校验。一个网络可以指定给多个内电层，而一个内电层也可以分割成多个区域，以便设置多个不同的网络。

9.8.1 内电层

PCB 设计中，内电层的添加及编辑同样是通过【图层堆栈管理器】来完成的。

【案例 9-10】 内电层的添加、编辑、显示及删除



操作步骤

- [1] 在 PCB 编辑器中，执行【设计】/【层堆栈管理器】命令，打开【图层堆栈管理器】。
- [2] 单击选取信号层，新加的内电层将位于其下方。在这里选取的信号层为“MidLayer14”，之后单击  按钮，一个新的内电层即被加入到选定信号层的下方。
- [3] 双击新建的内电层，即进入【编辑层】对话框中，可对其属性加以设置，如图 9-80 所示。

在对话框内可以设置内电层的名称、铜皮厚度、连接到的网络及障碍物宽度等。这里的障碍物即“Pullback”，是在内电层边缘设置的一个闭合的去铜边界，以保证内电层边界距离 PCB 边界有一个安全间距，根据设置，内电层边界将自动从板体边界回退。

- [4] 执行【设计】/【PCB 层次颜色】命令，在打开的【板层和颜色】对话框中，选中所添加的内电层“Ground”后面的【表示】复选框，如图 9-81 所示，使其可以在 PCB 工作窗口中显示出来。
- [5] 打开 PCB 编辑器的【优先设定】对话框，在【Board Insight Display】标签页中设置当前显示模式为“Hide Other Layers”，即单层显示，如图 9-82 所示。

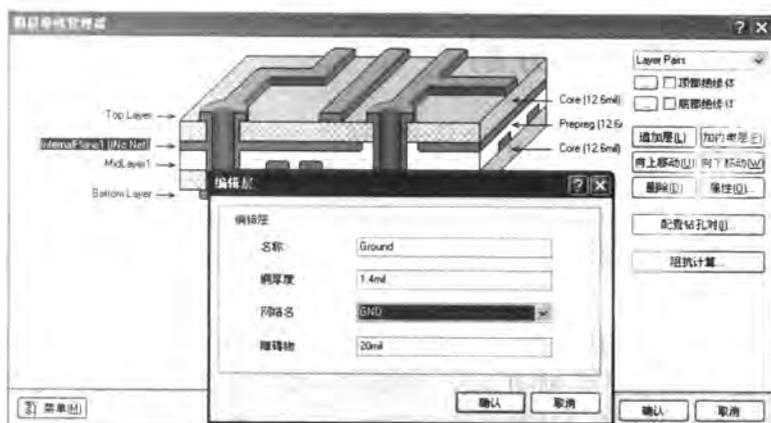


图 9-80 编辑内电层



图 9-81 选中内电层的【表示】复选框

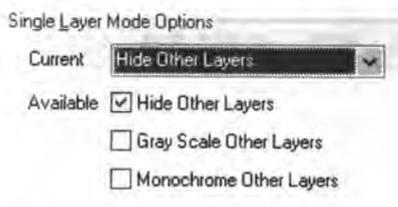


图 9-82 设置单层显示模式

- [6] 回到编辑窗口中，单击板层标签中的“Ground”，所添加的内电层即显示出来，在其边界围绕了一圈 Pullback 线，如图 9-83 所示。



此时窗口中也同时显示了与焊盘孔接触的层（Pad Holes Layer）及多层，使用快捷键 **Shift+S** 即可以切换到纯内电层的单层显示中。切记：内电层是反向显示的，没有颜色的地方就是覆盖着铜膜的地方。

- [7] 打开【PCB】面板，在类型选择栏中选择“Split Plane Editor”，即进入分割内电层编辑器中，可详细查看或编辑内电层及层上的图元，如图 9-84 所示。

在【Split Plane Editor】中，有 3 栏列表，其中上方的列表中列出了当前 PCB 文件中所有的内电层；中间的列表内列出了上方列表中选定的内电层上包含的所有分割内电层及其连接的网络名、节点数；最后一栏列表则列出了连接到指定网络的分割内电层上所包含的过孔和焊盘的详细信息，单击选取其中的某项，即可在编辑窗口内高亮显示出来。



图 9-83 显示内电层



图 9-84 Split Plane Editor

- [8] 要删除某一个不需要的内电层，首先应将该层上的全部图元选中（使用快捷键 **S+Y** 即可）后删除，之后在【层堆栈管理器】中将内电层的网络名改变为“**No Net**”，即断开与相应网络的连接，按 **Delete** 键后即可删除。

9.8.2 连接方式设置

焊盘和过孔与内电层的连接方式可以在【Plane】（内层规则）中设置。打开【PCB 规则和约束编辑器】对话框，在左边窗口中，单击【Plane】前面的  符号，可以看到有 3 项子规则，如图 9-85 所示。

其中，【Power Plane Connect Style】（内电层连接方式）子规则与【Power Plane Clearance】（内电层安全间距）子规则用于设置焊盘和过孔与内电层的连接方式，而【Polygon Connect Style】（敷铜连接方式）子规则用于设置敷铜与焊盘的连接方式。

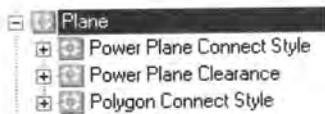


图 9-85 内层规则

1. 【Power Plane Connect Style】子规则

【Power Plane Connect Style】规则主要用于设置属于内电层网络的过孔或焊盘与内电层的连接方式，设置窗口如图 9-86 所示。

【约束】区域内，系统提供了 3 种连接方式。

- **【Relief Connect】**: 辐射连接。即过孔或焊盘与内电层通过几根连接线相连接，是一种可以降低热扩散速度的连接方式，避免因散热太快而导致焊盘和焊锡之间无法良好融合。在这种连接方式下，需选择连接导线的数目（2 或者 4），并设置导线宽度、空隙间距和扩展距离



图 9-86 【Power Plane Connect Style】规则设置

- **【Direct Connect】**: 直接连接。在这种连接方式下,不需要进行任何设置,焊盘或过孔与内电层之间的阻值会比较小,但焊接比较麻烦。对于一些有特殊导热要求的地方,可采用该连接方式
- **【No Connect】**: 不进行连接
系统默认设置为“Relief Connect”,这也是工程制板中常用的一种连接方式。

2. 【Power Plane Clearance】子规则

【Power Plane Clearance】规则主要用于设置不属于内电层网络的过孔或焊盘与内电层之间的间距,设置窗口如图 9-87 所示。



图 9-87 【Power Plane Clearance】规则设置

【约束】区域内只需要设置适当的间距值即可。

3. 【Polygon Connect Style】子规则

【Polygon Connect Style】规则的设置窗口如图 9-88 所示。

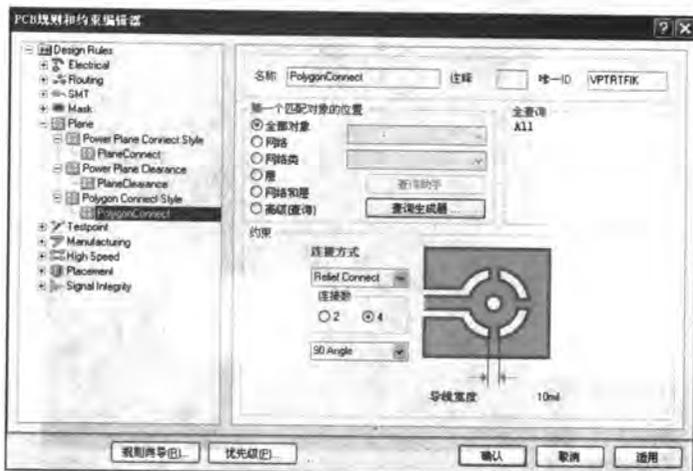


图 9-88 【Polygon Connect Style】规则设置

可以看到，与【Power Plane Connect Style】规则设置窗口基本相同。只是在“Relief Connect”方式中多了一项角度控制，用于设置焊盘与敷铜之间连接线的分布方式，即采用“45 Angle”时，连接线呈“×”形状；采用“90 Angle”时，连接线则呈“+”形状。



敷铜与焊盘的连接是在同一工作层平面中，而内电层则是与垂直方向下来的焊盘或过孔的内壁导电部分相连接。

9.8.3 内电层分割

如果在多层板的 PCB 设计中，需要用到不止一组电源或不止一组地，那么可以在电源层或接地层中使用内电层分割来完成不同网络的分配。

内电层可分割成多个独立的区域，而每个区域可以指定连接到不同的网络。分割内电层，可以使用画直线、弧线等命令来完成，只要画出的区域构成了一个独立的闭合区域，内电层就被分割开了。

【案例 9-11】 内电层分割



操作步骤

- [1] 单击板层标签中的内电层标签“Ground”，切换为当前的工作层并单层显示。
- [2] 执行【放置】/【直线】命令，光标变为“十”字形，放置光标在一条 Pullback 线上，单击鼠标左键确定起点后，拖动直线到对面的 Pullback 线。在此过程中，按 **Tab** 键可打开【线约束】对话框设置线宽，如图 9-89 所示。



所设置的直线宽度即两个分割内电层之间的间距。

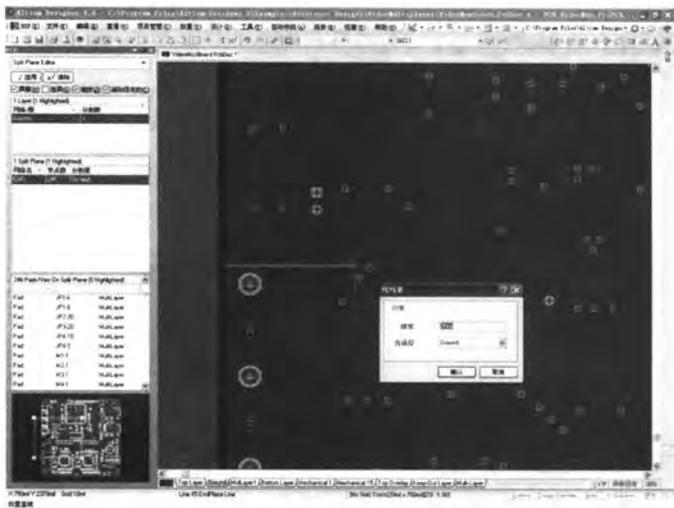


图 9-89 放置直线

- [3] 单击鼠标右键退出直线放置状态，此时内电层被分割成了两个，连接网络都为“GND”，在【PCB】面板中可明确地看到，如图 9-90 所示。

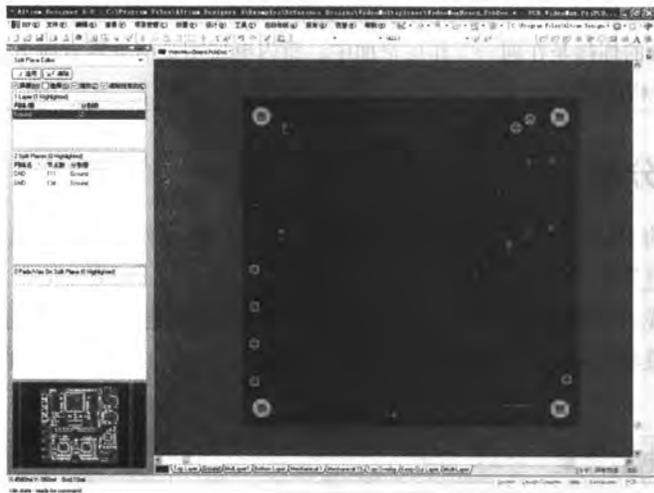


图 9-90 分割为两个内电层

- [4] 双击其中的某一区域，会弹出【分割内部电源/接地层】对话框（图 9-91），在该对话框内可为分割后的内电层选择指定网络。

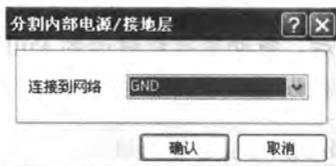


图 9-91 选择指定网络



- [5] 执行【编辑】/【移动】/【Move/Resize Tracks】命令，可以对所分割的内电层形状重新编辑修改。



内电层分割还可以使用放置弧线、填充和交互式布线（Interactive Routing）等命令。但要注意，使用填充构成的区域并非分割铜，而是构成了一个无铜区域，而使用交互式布线命令时，应设置使其不连到任何网络（No Net）。

9.9 网络表的编辑

在 Altium Designer 6.0 的 PCB 编辑器内提供了多项网络表编辑功能，如图 9-92 所示。使设计者能够在需要的时候，方便地对网络表进行编辑及优化。

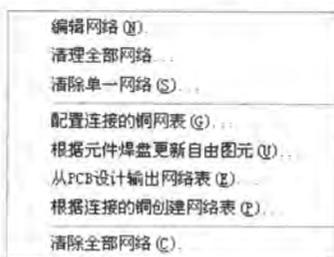


图 9-92 网络表编辑菜单

例如，在将原理图中的网络与元器件封装同步到 PCB 编辑环境中之后，由于设计需要，在 PCB 设计中要增加一个连接器或某一个元器件，此时就需要为增加的元器件建立起网络连接，甚至需要建立一个或多个新的网络。这些工作就可以使用相应的编辑命令来完成。

【案例 9-12】 为添加的元器件建立网络连接

本例中，将为在 PCB 文件中新添加的一个电容元件“C24”建立网络连接，如图 9-93 所示。

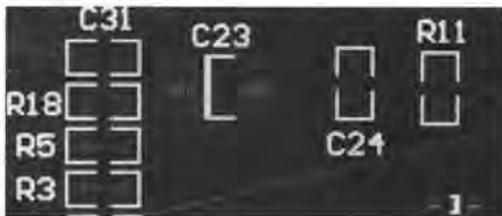


图 9-93 新添加的元器件



操作步骤

- [1] 执行【设计】/【网络表】/【编辑网络】命令，打开【网络表管理器】对话框。
- [2] 在【类中的网络】窗口，列出了当前 PCB 文件中所有的网络名称，选中其中的

“NetC23_2”，此时右边的【网络中引脚】窗口列出了该网络内连接的所有元器件引脚，如图 9-94 所示。

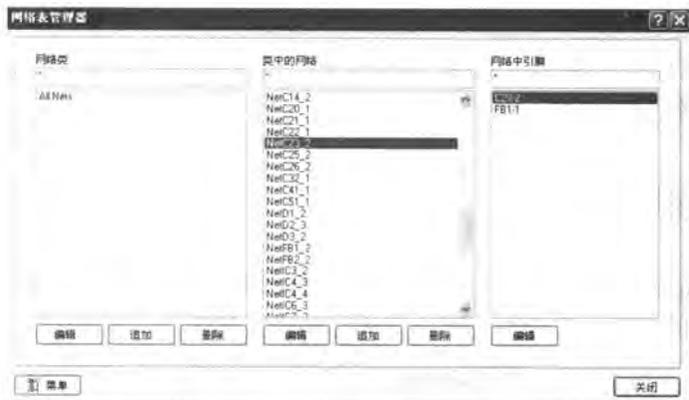


图 9-94 【网络表管理器】对话框

- [3] 单击【类中的网络】窗口下面的 **编辑** 按钮，打开【编辑网络】对话框。
- [4] 在【Pins in Other Nets】栏中选中“C24-1”，单击 **+** 按钮，加入到右侧的【Pins in This Net】栏中，如图 9-95 所示。

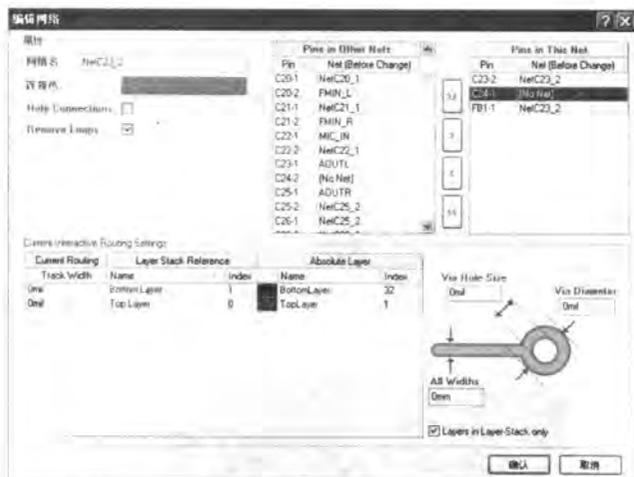


图 9-95 【编辑网络】对话框

- [5] 单击 **确认** 按钮，关闭【编辑网络】对话框，返回【网络表管理器】对话框，此时“C24”的引脚 1 已加入到网络“NetC23_2”中。
- [6] 单击【类中的网络】窗口下面的 **追加** 按钮，再次打开【编辑网络】对话框。在该对话框中建立一个新的网络“FF1”，并将元器件引脚“C24-2”和“R11-2”加入到该网络中，如图 9-96 所示。
- [7] 单击 **确认** 按钮返回，关闭【网络表管理器】对话框，此时编辑窗口中的元件“C24”已经建立起了相应的网络连接，以预拉线的形式显示出来，如图 9-97 所示。

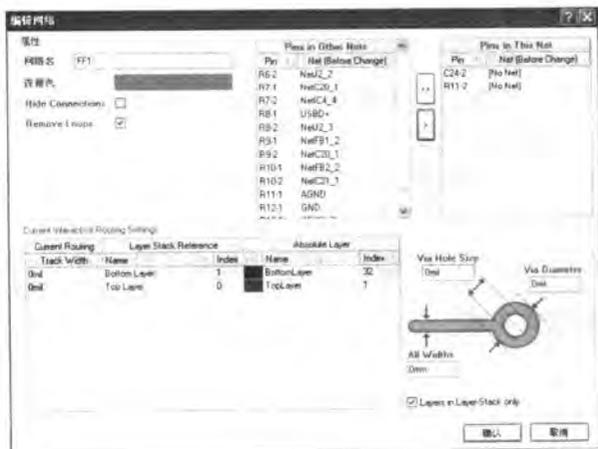


图 9-96 新建一个网络

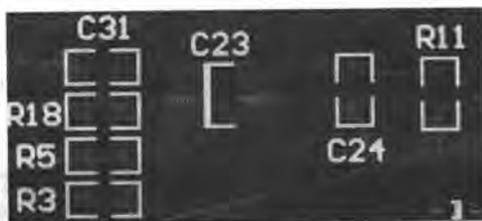


图 9-97 建立网络连接

编辑网络时，应注意区分【清理全部网络】与【清除全部网络】命令的不同。【清除全部网络】用来将当前 PCB 文件中的所有网络清除，各个元器件之间不再有任何网络连接关系；而【清理全部网络】则用于清理已布线网络中重叠冗余的线段。

9.10 智能交互式布线

与以前的 Protel 系列软件相比，在 Altium Designer 6.0 中除了普通的交互式布线以外，还提供了另外的两种布线模式，即差分对连接交互式布线（Differential Pair Routing）和智能交互式布线（Smart Interactive Routing）。差分对连接交互式布线主要应用于高速电路的设计，我们将在后面的章节中进行讲述，这一节先来看一下智能交互式布线。

在前面的自动布线操作中，虽然设计者可以事先设定有关的约束规则，但显然无法一一设定具体的布线路径，整体连接是由系统自行完成的，设计者无法参与其中，因而对于布线连接中不尽如人意的环节，也只能在系统布线过程结束后再进行手工调整。但在智能交互式布线方式中则不同，设计者可以参与到布线的实施过程中，和系统协同合作，共同设定满意的布线路径。设计者通过使用鼠标和内建的快捷键，实现了对布线过程的直观控制。例如，在布线遇到障碍物时，按下快捷键 **Shift+R** 即可切换选择不同的避免冲突模式，是“忽略障碍”、“绕过障碍”还是“第一次冲突时停止”。

在智能交互式布线环境中，系统为设计者提供了两种不同的连接完成模式。

- 自动完成模式：在该模式下，布线过程中系统会尝试寻找能够完成整个连接的路径，并以虚线轮廓的形式向设计者推荐，若设计者满意，只需按住 **Ctrl** 键并单击鼠标左键，即可完成整个连接的布线
- 非自动完成模式：在该模式下，布线过程中系统将只尝试寻找从连接起点到当前光标位置的路径

设计者在布线过程中可随意切换选用，极大地提高了设计的主动性和布线的灵活性。

【案例 9-13】 智能交互式布线



操作步骤

- [1] 执行【放置】/【Smart Interactive Routing】命令，或者单击【配线】工具栏中的  图标，光标变成“十”字形，表明已进入智能交互式布线状态。
- [2] 将光标放在某段连接上，单击鼠标左键确定起点后，开始拖动布线。此时可以看到，编辑窗口中显示了两种不同的线段，即由起点到当前光标位置处为实线，单击后即可放置，而光标外区段则是系统以虚线轮廓所显示的推荐路径，如图 9-98 所示。



图 9-98 显示推荐路径

- [3] 按 **Ctrl** 键，并单击鼠标左键，即可完成整个连接，如图 9-99 所示。



图 9-99 自动完成连接



推荐路径可使用水平、垂直或对角线区段在最短路径上完成对连接的布线。在此过程中，系统会按照设计者设置的避免冲突模式，选择是绕过障碍还是忽略障碍，同时维护任意适用的设计规则。设计者按 **Space** 键可切换显示不同的推荐路径，根据自己的设计需要加以选择。

- [4] 按快捷键 **5**，可以关闭当前的自动完成模式，切换到非自动完成模式下，此时推荐路径消失，设计者可自行布线连接，如图 9-100 所示。



图 9-100 切换到非自动完成模式

- [5] 布线时，如果从某一起点出发，有不同方向的连接，在自动完成模式下系统将只实时显示一个方向的推荐路径，如图 9-101 所示。
- [6] 按快捷键 **7**，则可以切换显示其他方向的推荐路径，如图 9-102 所示。设计者可自行选择布线的先后顺序。

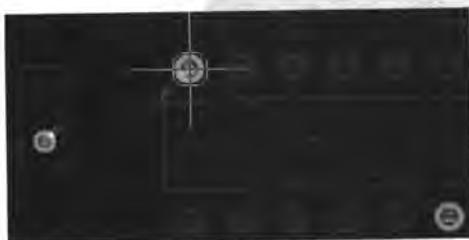


图 9-101 只显示一个方向的推荐路径



图 9-102 切换显示其他方向的推荐路径

9.11 综合实例——MP3 彩屏播放器系统的 PCB 设计



设计要求

本例中，将对第 4 章中的 MP3 彩屏播放器项目“mp3.PrjPCB”进一步进行 PCB 设计，采用多层板完成。



设计思路

- (1) 使用新建电路板向导创建 PCB 文件，并追加在“mp3.PrjPCB”项目中。

- (2) 编译原理图，完成网络与元器件封装的装入。
- (3) 设置 PCB 工作参数。
- (4) 自动布局。
- (5) 自动布线。
- (6) 手工调整、敷铜。



新建 PCB 文件

- [1] 打开新建电路板向导，创建新的 PCB 文件。其中，电路板的【宽】、【高】分别设置为“4000mil”和“2500mil”，【禁止布线区与板子边沿的距离】设置为“10mil”，使用 2 个信号层和 2 个内电层。创建完毕，将其另存为“MP3.PcbDoc”。
- [2] 打开项目“mp3.PrjPCB”，在项目文件“mp3.PrjPCB”上单击鼠标右键，执行【追加已有文件到项目中】命令，将“MP3.PcbDoc”追加在当前项目中，如图 9-103 所示。



图 9-103 新建 PCB 文件



编译原理图，完成网络与元器件封装的装入

- [1] 执行【项目管理】/【Compile PCB Project mp3.PrjPCB】命令，对项目进行编译。
- [2] 编译成功，检查所用的元器件库是否已加载。
- [3] 在原理图编辑环境中，执行【Design】/【Update PCB Document MP3.PchDoc】命令，打开【工程变化订单 (ECO)】窗口。
- [4] 单击 按钮，在【状态】区域的【检查】栏中全部出现了绿色的正确标志“√”。单击 按钮后，将网络及元器件封装装入到 PCB 文件“MP3.PchDoc”中，此时，在【状态】区域的【完成】栏中同样全部出现了绿色的正确标志“√”，表明装入正确完成，如图 9-104 所示。

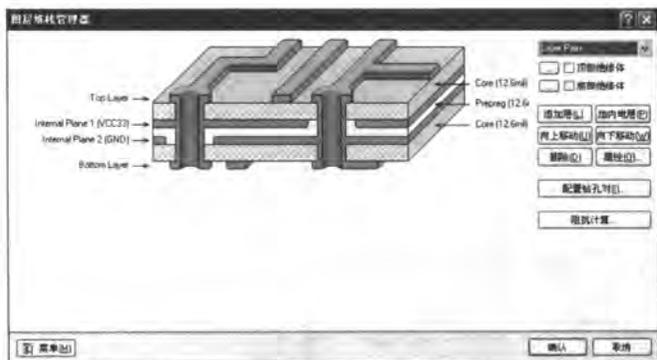


图 9-106 设置内电层的网络属性

- [2] 在编辑窗口内单击鼠标右键，在弹出的菜单中执行【选择项】/【PCB 层次颜色】命令，在打开的【板层和颜色】对话框中关闭不必要的工作层，单击 **Default Colors** 按钮，设置工作层面的颜色为默认，如图 9-107 所示。设置完毕，单击 **确认** 按钮关闭。



图 9-107 设置工作层面的显示及颜色

- [3] 执行【设计】/【PCB 选项】命令，在打开的【PCB 选择项】对话框中设置合适的网格参数，并取消选中【显示图纸】复选框，如图 9-108 所示。



自动布局

- [1] 执行【编辑】/【删除】命令，移动光标到 3 个 Room 空间上，单击鼠标左键删除。
- [2] 先移动部分关键元器件到 PCB 上，进行初步放置，如 IC2、IC3、J1、J2、J3 等。按照就近放置的原则，将旁路电容放置在电路板的底层，并靠近芯片 IC2、IC3 的引脚。
- [3] 选中所放置的元器件，使用【PCB Inspector】面板将其锁定，如图 9-109 所示。



图 9-108 设置网格参数

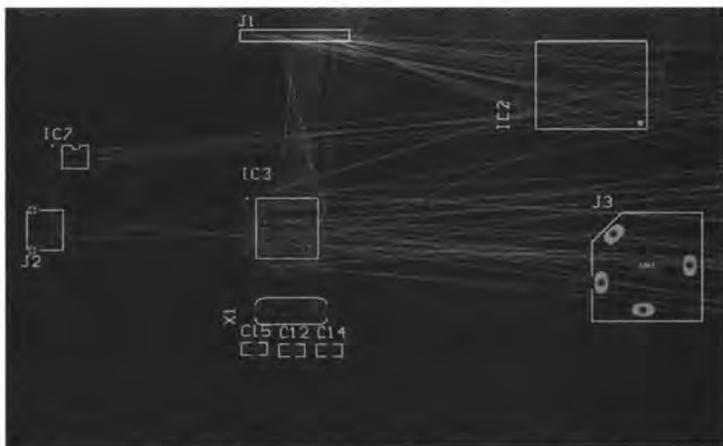


图 9-109 锁定部分元器件

- [4] 执行【设计】/【规则】命令，打开【PCB 规则和约束编辑器】对话框，进行自动布局规则设置。
- [5] 设置完毕，执行【工具】/【放置元件】/【自动布局】命令，选择【分组布局】方式，单击  按钮后，系统启动自动布局器，并开始自动布局，结果如图 9-110 所示。
- [6] 执行【编辑】/【变更】命令，此时光标变为“十”字形，顺序移动光标到每一锁定元器件处，单击打开相应的属性设置对话框，取消锁定状态。
- [7] 使用【推挤】、【移动】、【排列】等命令，对布局进行手工调整，调整后结果如图 9-111 所示。
- [8] 执行【设计】/【PCB 形状】/【重新定义 PCB 形状】命令，沿机械层边界线，重新定义 PCB 的外形尺寸为“3300mil×2500mil”。
- [9] 在 PCB 的四角放置焊盘作为安装孔，孔径设置为“120mil”，如图 9-112 所示。



图 9-110 自动布局结果

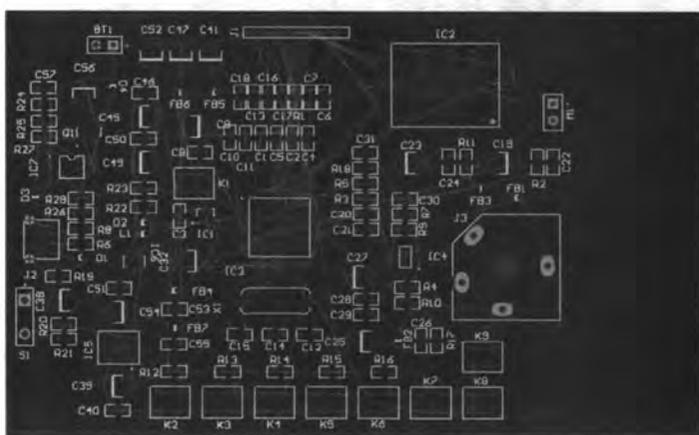


图 9-111 手工调整布局

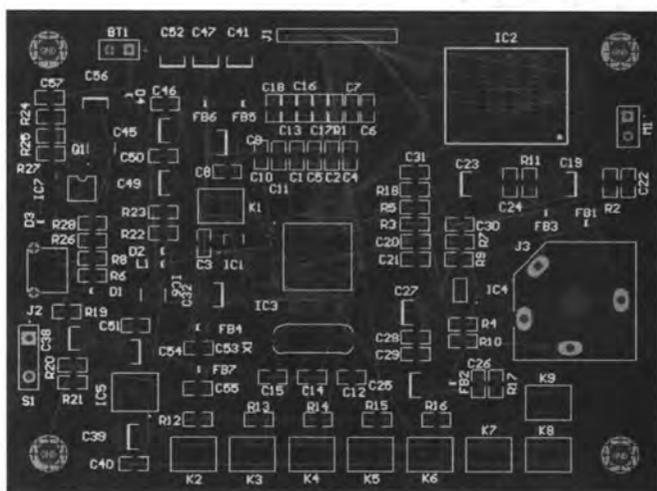


图 9-112 重新定义 PCB 形状并放置安装孔



PCB 在使用时一般都需要用螺钉进行固定, 因此在实际设计中, 应在固定安装孔的位置上放置适当大小的焊盘来进行标志, 焊盘的孔径大小应根据所使用的螺钉直径来设置。

- [10] 由于设计中所用的元器件均为表贴式封装, 因此为了便于贴片机的定位, 在 PCB 上还需放置若干个参考点 (Mark), 如图 9-113 所示。本例中, 在对角边缘处放置了 3 个参考点, 另外在 CPU “IC3” 的对角也放置了 2 个定位点。

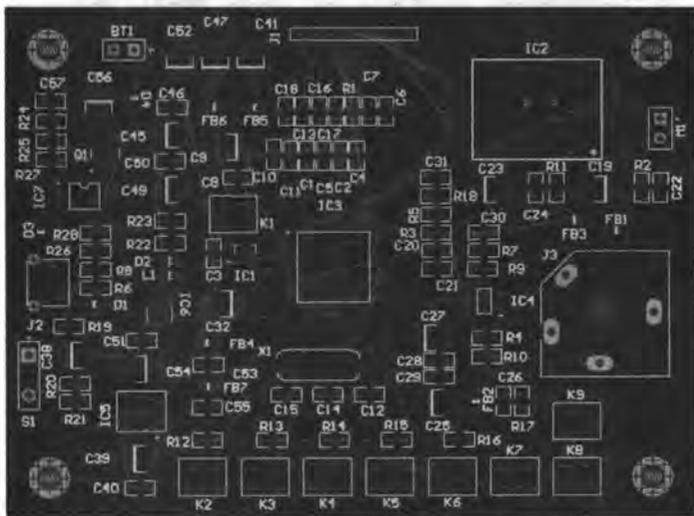


图 9-113 放置参考点



参考点与定位孔不同, 只是在上或下板表面存在, 一般为直径 1mm 的镀金实心圆点, 并且与板的边缘应有 5mm 以上的距离, 放置 2~3 个即可。



自动布线

- [1] 打开【PCB 规则和约束编辑器】对话框, 设置布线的有关规则。这里仅对【Width】和【Routing Via Style】规则进行了设置, 如图 9-114 所示, 其余均采用系统的默认设置即可。

Routing Vias	1	<input checked="" type="checkbox"/> Routing Via Style	Routing	All	Pref Size = 40mil	Pref Hole Size = 18mil
Width	1	<input checked="" type="checkbox"/> Width	Routing	All	Pref Width = 8mil	Min Width = 8mil Max Width = 30mil

图 9-114 设置布线规则

- [2] 执行【自动布线】/【全部对象】命令, 系统弹出【Situs 布线策略】窗口, 选择布线策略为【Default Multi Layer Board】, 并选中【布线后取消违规】复选框。
- [3] 单击 按钮, 系统开始进行自动布线, 布线结果如图 9-115 所示。



图 9-115 所示为进行了多次自动布线后的结果, 可以看到仍有多个连接未能布通, 此时应采用手动完成。为了便于布线, 可以先将内电层进行一定的分割。

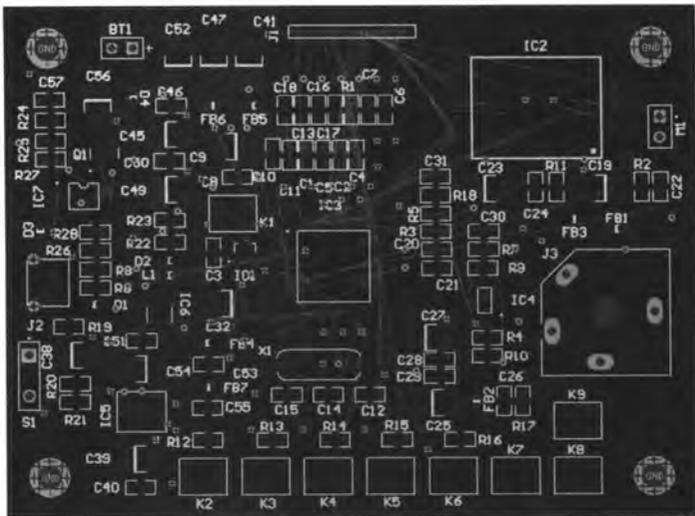


图 9-115 自动布线结果



手动调整、敷铜

- [1] 单击板层标签中的内电层标签【Internal Plane 1】，切换为当前的工作层并单层显示，如图 9-116 所示。

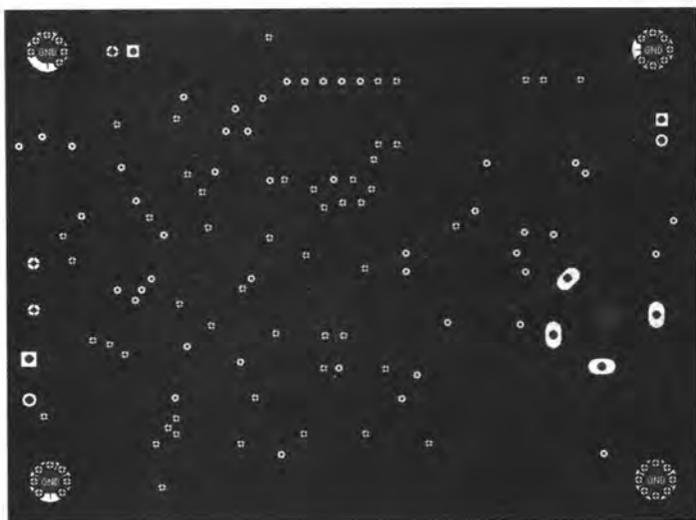


图 9-116 单层显示内电层【Internal Plane 1】

- [2] 执行【放置】/【直线】命令，光标变为“十”字形，开始内电层分割。本例中，分割出的内电层区域主要用于与网络“AGND”有关的布线，因此分割的区域如图 9-117 所示。
- [3] 双击分割出的区域，在弹出的【分割内部电源/接地层】对话框中，指定连接网络为



“AGND”，如图 9-118 所示。

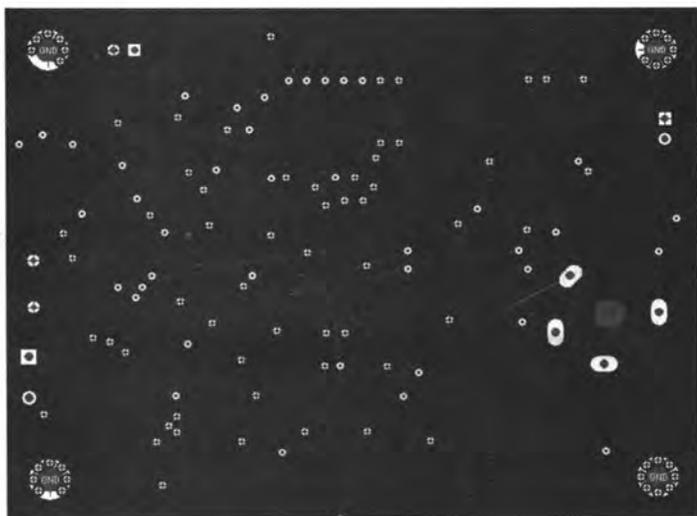


图 9-117 内电层分割

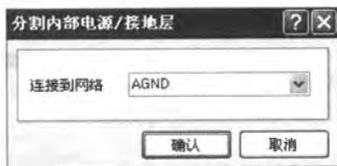


图 9-118 指定连接网络

- [4] 单击【配线】工具栏中的  图标或  图标，开始手工布线及调整。完成后的结果如图 9-119 所示。

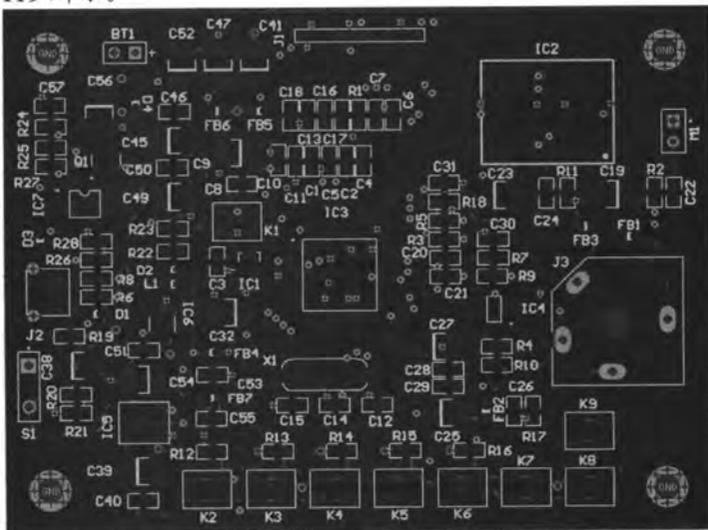


图 9-119 布线完成



布线、调整过程中，为了能够清晰查看，避免干扰，不妨在【板层和颜色】对话框中关闭一些暂时用不到的工作层。例如，在 Top Layer 布线时，可以将 Bottom Layer 及 Top Overlay 的【表示】禁止，在布线完毕后再打开。打开后一定要注意调整元器件标志符的位置，不要放在焊盘或过孔上。

- [5] 打开【PCB 规则和约束编辑器】，设置【Clearance】规则中的【最小间隙】值为“20mil”，以保证敷铜时与相关图元之间的间距。
- [6] 执行【放置】/【敷铜】命令，在打开的【敷铜】对话框中进行属性设置，采用实心填充模式，连接到网络“GND”，先对顶层（Top Layer）敷铜，并删除死铜，如图 9-120 所示。

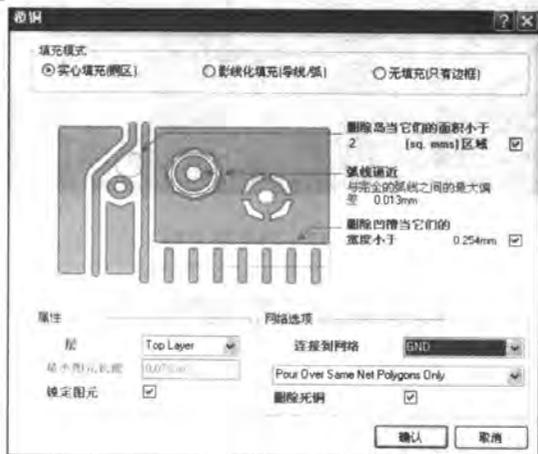


图 9-120 敷铜参数设置

- [7] 单击 按钮，开始敷铜，用“十”字形光标沿电气边界确定敷铜区域。
- [8] 同样的设置，完成对底层（Bottom Layer）的敷铜，敷铜后的 PCB 如图 9-121 所示。

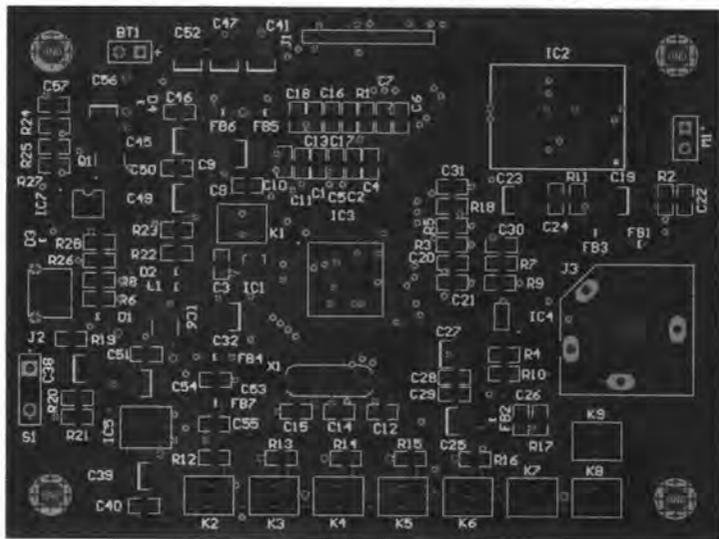


图 9-121 敷铜后的 PCB



至此，我们完成了项目“mp3.PrjPCB”的 PCB 设计。在整个设计过程中，布线可以说是尤为重要和关键的一步，它没有统一的理论指导，也没有既定的操作手法可以遵循。对于初学者来说，只有在实际设计中多加练习，才能真正掌握相应的技巧和方法，获得事半功倍的设计效果。

9.12 思考与练习

1. 概念题

- (1) 在系统提供的 10 大类规则中，与布线有关的规则主要是哪几项？
- (2) 焊盘和过孔与内电层的连接方式应在哪项规则中加以设置？如何进行内电层分割？
- (3) 在 Altium Designer 6.0 中，有几种不同的布线模式？

2. 操作题

- (1) 打开【PCB 规则和约束编辑器】对话框，熟悉布局及布线的各项规则设置。
- (2) 对第 3 章练习题中所绘制的电路进行 PCB 设计，采用自动布局、自动布线完成。

第 10 章 印制电路板元器件库管理



如前所述，在 Altium Designer 6.0 系统中不仅提供了相当丰富的内置集成库和 PCB 库，而且还实现了数据库驱动的器件信息管理系统，可对来自 ODBC 数据库或 ADO 数据库的器件直接进行动态放置。除此之外，为了满足设计者的更多设计需求，系统还提供了多种库文件编辑器，包括原理图库文件编辑器和 PCB 库文件编辑器、VHDL 库文件编辑器等，设计者可以根据自己的需要自行创建或编辑库元器件的原理图符号、封装形式及其他的模型，在此基础上，还可进一步为项目建立起独有的集成库，极大地提高了设计进程，方便了数据管理。

关于原理图库文件编辑器，已在前面的章节中进行了详细讲述，本章将着重讲述 PCB 库文件编辑器。



学习目标

- 熟悉 PCB 库文件的编辑环境
- 掌握元器件封装的制作及有关编辑操作
- 完成 PCB 项目元器件库的创建
- 完成项目集成元器件库的创建



实例讲解

- 使用 PCB 元器件向导制作 BGA13×13-144 元器件封装
- 手工绘制 USB 插口封装
- 元器件封装的复制
- 创建 PCB 项目元器件库
- 创建集成元器件库



10.1 PCB 库文件编辑器

新建一个 PCB 库文件，或者打开一个现有的 PCB 库文件，都可以启动 PCB 库文件编辑器，进入到相应的编辑环境中，如图 10-1 所示。

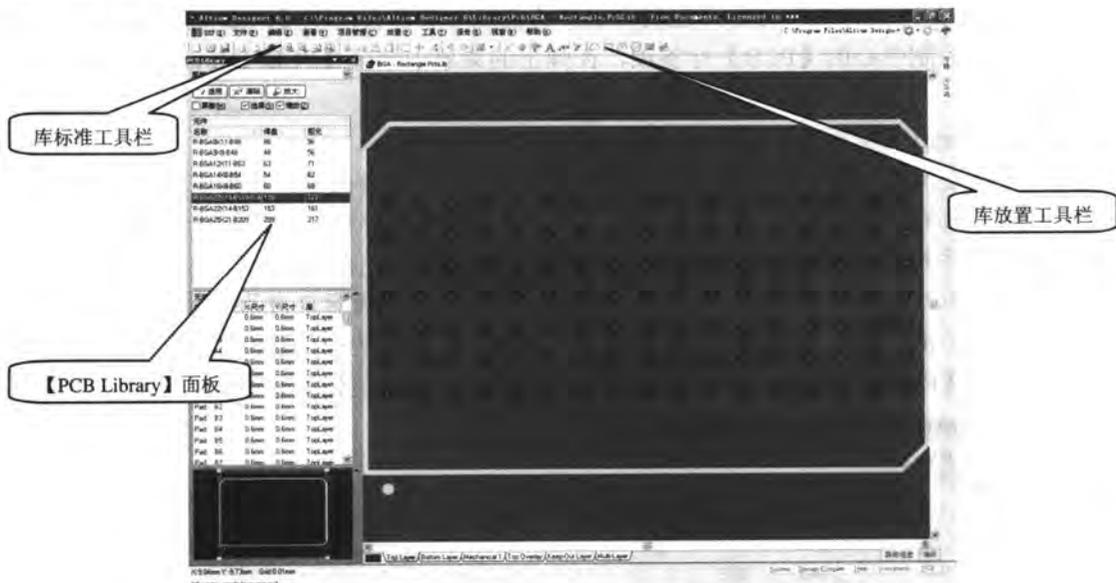


图 10-1 PCB 库文件编辑器

10.1.1 PCB 库文件编辑环境

PCB 库文件的编辑环境与 PCB 编辑环境基本相同，也是由菜单栏、编辑窗口、板层标签、工具栏等组成，只是在菜单栏中少了【设计】和【自动布线】菜单，工具栏中也减少了相应的工具图标。除此之外，该编辑环境中还有两个专用的工具栏和 1 个特有的工作面板。

- 【PCB 库 标准】工具栏：提供了一些基本操作图标，如打印、缩放、复制、粘贴、取消、重做等，与 PCB 编辑环境中的标准工具栏基本相同，如图 10-2 所示



图 10-2 【PCB 库 标准】工具栏

- 【PCB 库 放置】工具栏：提供了元器件封装绘制中常用的一些图元放置图标，如放置焊盘、放置外围轮廓线等，如图 10-3 所示



图 10-3 【PCB 库 放置】工具栏

- **【PCB Library】面板**：是 PCB 库文件编辑环境中特有的工作面板，用于对 PCB 元器件库进行管理和编辑

工具栏的使用和操作比较简单，在此不再赘述，下面着重介绍一下**【PCB Library】**面板。

10.1.2 【PCB Library】面板

在启动 PCB 库文件编辑器后，在编辑窗口的左侧一般都会出现**【PCB Library】**面板，或者单击面板控制中心的**【PCB】**标签项，在弹出的菜单中选择**【PCB Library】**，也可以打开该面板。

【PCB Library】面板主要由 4 个区域组成，如图 10-4 所示。

- **屏蔽查询栏**：用于快速查询当前 PCB 库文件中的元器件封装。根据该栏的设置内容，在下面的元器件封装栏内会列出所有符合条件的元器件封装，便于设计者迅速查找
- **元器件封装栏**：用于列出所有符合屏蔽查询条件的元器件封装，包括名称、焊盘数、图元数等基本信息。选中某一元器件封装，在编辑窗口内及下面的封装预览中会显示出该封装图形，设计者可进行编辑操作；双击某一元器件封装，还会打开相应的**【PCB 库元件】**（图 10-5）窗口，可修改封装名称或设定高度等

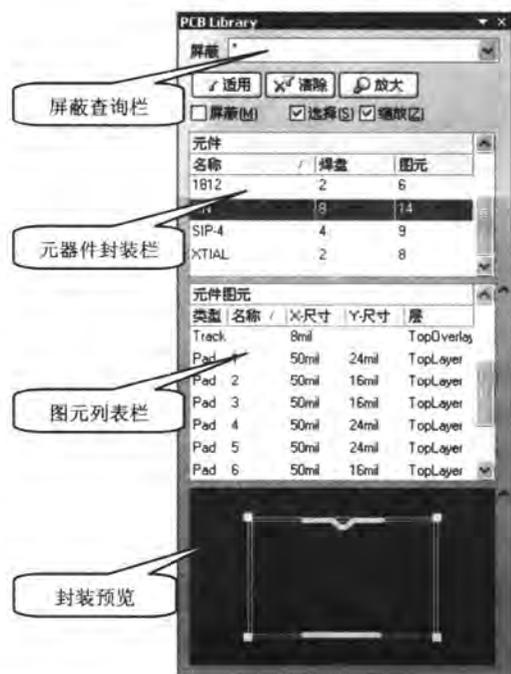


图 10-4 【PCB Library】面板



图 10-5 【PCB 库元件】窗口

- **图元列表栏**：用于列出选中元器件封装中的各种图元信息，包括尺寸、所在工作层等。双击某一图元，即可打开相应的属性对话框进行编辑操作
- **封装预览**：该窗口用于预览所选取的封装图形，拖动其中取景框，可在编辑窗口内详细查看封装的具体设计



10.2 制作元器件封装

所谓元器件封装就是指元器件实际的外形和引脚分布，它不仅起着安放、固定、密封、保护内部芯片和增强电热性能的作用，而且还是内部芯片与外部电路沟通的桥梁，芯片上的节点用导线连接到封装的引脚上，这些引脚又通过 PCB 上的导线与其他元器件建立起连接。实际中，同一种元器件往往有多种封装形式，以适应于不同的设计需要，而不同的元器件也可以有相同的封装，设计者应根据具体要求慎重选择。

元器件的封装信息主要包括两个部分，即外形和焊盘。焊盘代表了实际元器件的引脚，与原理图符号的引脚是一一对应的。但与原理图符号不同的是，元器件封装代表了放置在 PCB 上的实际元器件，因此制作时应严格按照尺寸进行，包括元器件外形、引脚间距等，否则装配电路板时就会因尺寸不正确而导致元器件无法安装使用。

在 Altium Designer 6.0 中，制作元器件封装可以采用以下 3 种方法。

- 使用 PCB 元器件向导创建新的元器件封装
- 手工绘制新的元器件封装
- 利用系统丰富的库资源，对现有封装加以编辑、修改，使之成为一个新的元器件封装

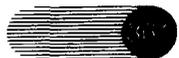
不管采用哪一种方法，在具体制作元器件封装之前，首先都必须掌握元器件封装的外形尺寸、焊盘类型、引脚排列、安装方式等信息，这些信息可以通过阅读相关的数据手册，或者仔细测量实际的元器件而得到。

10.2.1 使用 PCB 元器件向导制作元器件封装

为了提高设计效率，Altium Designer 6.0 系统为设计者提供了一种简便快捷的元器件封装制作方法，即使用 PCB 元器件向导。设计者只需根据向导的提示，逐步输入元器件的尺寸参数，即可完成封装的制作。

系统提供了如下 12 种标准的元器件封装模式，供设计者选用。

- 【Pin Grid Arrays (PGA)】**: 引脚栅格阵列式封装，其引脚从芯片底部垂直引出，整齐地分布在芯片四周
- 【Staggered Pin Grid Arrays (SPGA)】**: 错列引脚栅格阵列式封装，与 PGA 封装类似，只是引脚错开排列
- 【Edge Connectors】**: 边缘连接的接插件封装
- 【Leadless Chip Carriers(LCC)】**: 无引线芯片载体型封装，其引脚紧贴于芯片体，在芯片底部向内弯曲
- 【Resistors】**: 电阻型封装，可选择制作插式封装或贴片封装
- 【Quad Packs(QUAD)】**: 方形贴片式封装，与 LCC 封装类似，但其引脚是向外伸展，而不是向内弯曲
- 【Dual in-line Packages(DIP)】**: 双列直插型封装，是最常见的一种封装形式，其引脚分布在芯片的两侧
- 【Small Outline Packages(SOP)】**: 是与 DIP 封装相对应的小型表贴式封装，体积较小



- ❑ **【Ball Grid Arrays(BGA)】**: 球型栅格阵列式封装, 是一种高密度、高性能的封装形式
- ❑ **【Staggered Ball Grid Arrays(SBGA)】**: 错列的 BGA 封装形式
- ❑ **【Diodes】**: 二极管型封装, 可选择制作插式封装或贴片封装
- ❑ **【Capacitors】**: 电容型封装, 可选择制作插式封装或贴片封装



元器件采用不同的封装形式, 相应的布线方式就会有所不同。一般来说, 在系统默认的安全间距下 (10mil), DIP 封装的两个引脚之间至少可以布一条信号线, 但宽度应在 15mil 以下; 而对于 QUAD、SOP 等贴片封装来说, 由于引脚间距较小, 应尽量不要在引脚之间布线。

【案例 10-1】 使用 PCB 元器件向导制作 BGA13×13-144 元器件封装



操作步骤

- [1] 执行【文件】/【创建】/【库】/【PCB 库】命令, 并设定 PCB 类型为“ProtelPcb”, 单击 按钮后, 即新建了一个空白的 PCB 库文件, 将其另存为“EXAMPLE.PcbLib”, 同时进入了 PCB 库文件编辑环境中。
- [2] 执行【工具】/【新元件】命令, 或者在【PCB Library】面板的元器件封装栏中, 单击鼠标右键, 执行右键菜单中的【元件向导】命令, 即可打开元器件向导窗口, 如图 10-6 所示。
- [3] 单击 按钮, 则进入元器件模式窗口。根据设计需要, 在 12 种可用的封装模式中选择“Ball Grid Arrays(BGA)”, 并选择公制单位“Metric (mm)”, 如图 10-7 所示。



图 10-6 打开 PCB 元器件向导



图 10-7 选择封装模式及单位



由于系统没有直接提供 QFP 封装模式, 因此需要制作 QFP 系列封装时, 如 TQFP、PQFP 等, 可选择“Quad Packs(QUAD)”模式。

- [4] 单击 按钮, 进入焊盘尺寸设置对话框。参照数据手册, 将焊盘直径设为



“0.5mm”，如图 10-8 所示。

- [5] 单击 **Next >** 按钮，进入焊盘间距设置对话框。在这里，将焊盘的水平间距及垂直间距均设定为“0.8mm”，如图 10-9 所示。

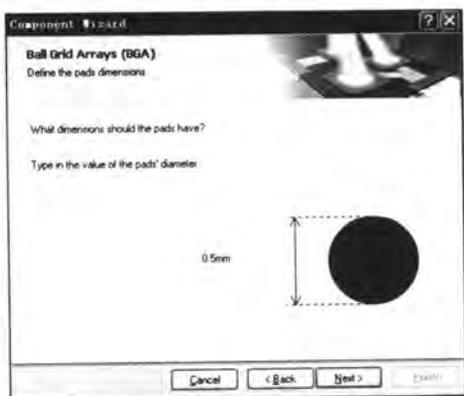


图 10-8 焊盘尺寸设定

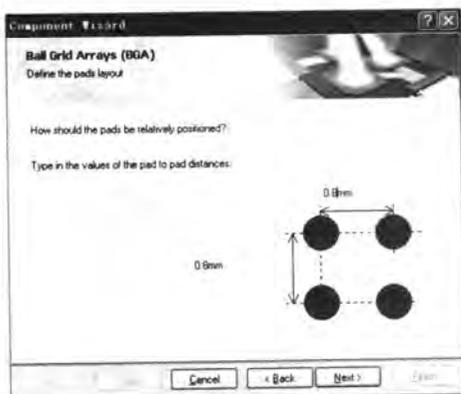


图 10-9 焊盘间距设定

- [6] 单击 **Next >** 按钮，进入元器件轮廓宽度设置对话框，使用默认的宽度“0.2mm”即可，如图 10-10 所示。
- [7] 单击 **Next >** 按钮，进入焊盘序号形式设置对话框。系统提供了两种序号形式，即“Numeric”（数字）和“Alpha Numeric”（字母加数字），这里选择“Numeric”形式，如图 10-11 所示。

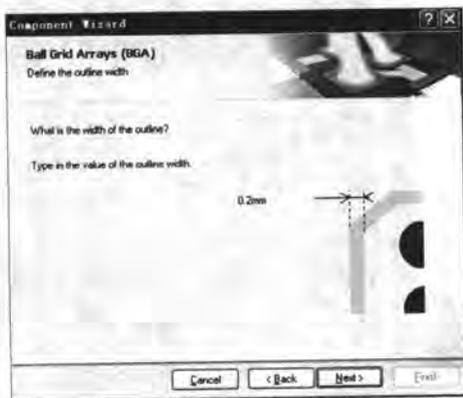


图 10-10 轮廓宽度设定

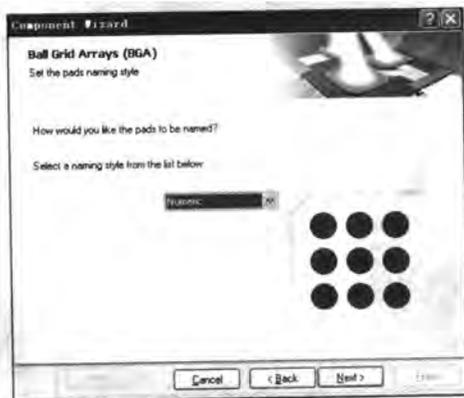


图 10-11 焊盘序号形式设定

- [8] 单击 **Next >** 按钮，进入 BGA 封装的布局设置对话框，如图 10-12 所示。在该窗口中，需要设置的参数有 4 项。

- 【行和列】**: 用于设置 BGA 封装中行与列的焊盘数目，这里设置为“13”
- 【切块】**: 用于设置 BGA 封装中心需要切去的行与列的焊盘数目，这里设置为“5”
- 【中心】**: 用于设置切去的焊盘阵列最外层中，行、列的中心位置处的焊盘数目，这里设置为“0”
- 【角】**: 用于设置切去的焊盘阵列最外层中，行、列的拐角位置处的焊盘数目，这

里设置为“0”

- [9] 单击 **Next >** 按钮，进入 BGA 封装的命名对话框，这里将制作的元器件封装命名为“PBGA144”，如图 10-13 所示。

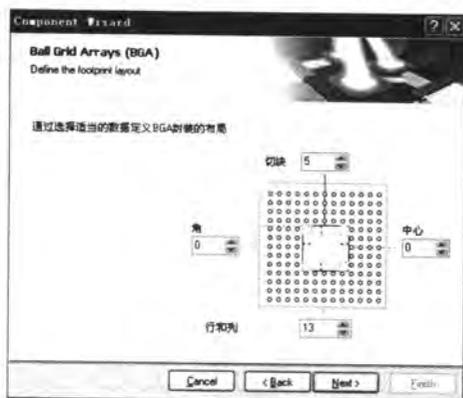


图 10-12 焊盘布局设定



图 10-13 封装命名

- [10] 单击 **Next >** 按钮，弹出封装制作完成对话框，如图 10-14 所示。
 [11] 单击 **Finish** 按钮，退出 PCB 元器件向导。此时，在编辑对话框内即显示出了所制作的元器件封装，如图 10-15 所示。



图 10-14 封装制作完成

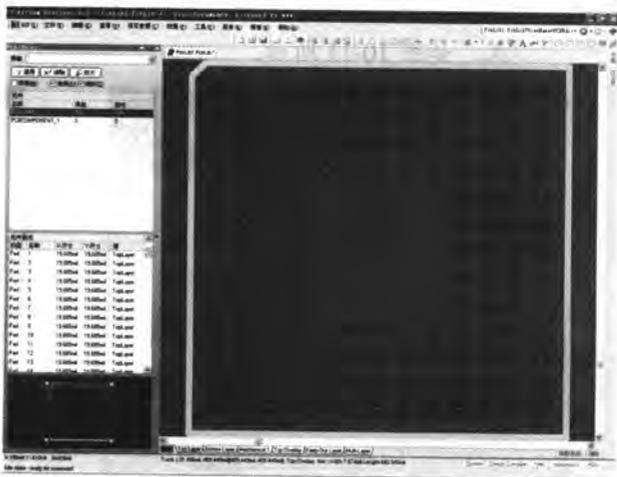


图 10-15 制作的元器件封装“PBGA144”

10.2.2 手工绘制元器件封装

使用 PCB 元器件向导可以直接创建大多数常用的标准元器件封装，基本上满足了设计的需求。但有时也会遇到一些特殊的、非标准的元器件，无法使用 PCB 元器件向导来创建封装，此时就需要手工进行绘制了。

手工绘制元器件封装需要完成以下几个方面的工作：

- 设置库文件编辑环境的工作参数



- 在丝印层绘出元器件的外形轮廓
- 在信号层放置正确的焊盘形式，确保焊盘间距和元器件实际尺寸相一致，焊盘标号应与原理图中的引脚定义及实际元器件的引脚标号对应一致
- 设定元器件封装的参考点，该参考点即元器件封装向 PCB 图中放置时的基准点
- 必要时，为元器件封装添加一些文字描述信息

【案例 10-2】 手工绘制 USB 插口封装



操作步骤

- [1] 打开前面所创建的库文件“EXAMPLE.PcbLib”，可以看到此时在【PCB Library】面板的元器件封装栏中已有一个空白的封装“PCBCOMPONENT_1”，单击该封装名字，即可在编辑窗口内开始封装绘制了。
- [2] 打开【PCB 板选择项】对话框，设置相应的工作参数，如图 10-16 所示。



图 10-16 设置工作参数

- [3] 单击板层标签中的“Top Overlay”，将顶层丝印层设置为当前层。单击【PCB 库放置】工具栏中的图标，绘出元器件的外形轮廓，即“230mil×200mil”的矩形，如图 10-17 所示。



外形线宽可在相应的【导线】对话框中加以设置。

- [4] 在编辑窗口内单击鼠标右键，执行【选择项】/【显示】命令，打开【优先设定】对话框，在【PCB Editor—Display】标签页内，选中【原点标记】复选框，此时编辑窗口内显示出参考点。
- [5] 执行【编辑】/【设定参考点】/【位置】命令，将参考点设置在轮廓线的左下角，如图 10-18 所示。



此时设定参考点，是为了准确定位后面所放置的焊盘位置。

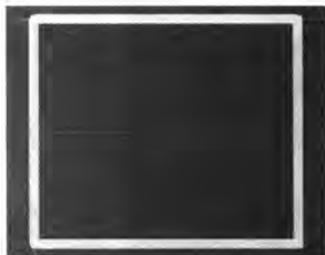


图 10-17 绘制外形轮廓



图 10-18 设定参考点

- [6] 使用快捷键 **Shift + H**，开启 Board Insight 参数显示。单击【PCB 库 放置】工具栏中的  按钮，或者执行【放置】/【焊盘】命令后，光标变成“十”字形，进入焊盘放置状态。
- [7] 在放置焊盘之前，按 **Tab** 键进入【焊盘】对话框，进行属性设置。将【孔径】设为“0mil”，【标识符】设为“1”，【层】为“Top Layer”，焊盘外径即【X-尺寸】、【Y-尺寸】分别设为“30mil”和“100mil”，【形状】为“Rectangle”，其他各项保持默认设置，如图 10-19 所示。
- [8] 单击  按钮关闭对话框，借助于 Board Insight 的坐标显示，选择正确位置放置第 1 个引脚焊盘，如图 10-20 所示。



图 10-19 焊盘属性设置

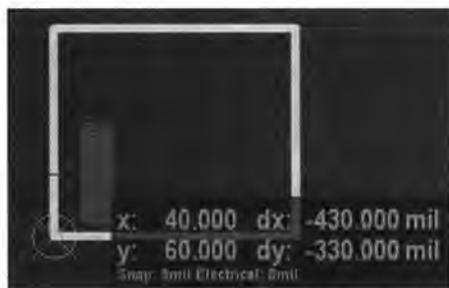


图 10-20 放置第 1 个焊盘

- [9] 按照同样的操作，放置标志符分别为“2”、“3”、“4”的引脚焊盘，放置过程中的焊盘间距为“50mil”，除了形状设定为“Round”，其余属性设置与第 1 个焊盘完全相同，如图 10-21 所示。



制作元器件封装时，通常将第 1 个引脚焊盘设置为方形，以便标志元器件的放置方向。

- [10] 执行【放置】/【焊盘】命令，放置两个定位孔焊盘，将【孔径】设为“30mil”，【标识符】均设为“5”，【层】为“Multi-Layer”，焊盘外径即【X-尺寸】、【Y-尺寸】均设为“60mil”，【形状】为“Round”，其他各项保持默认设置，如图 10-22 所示。

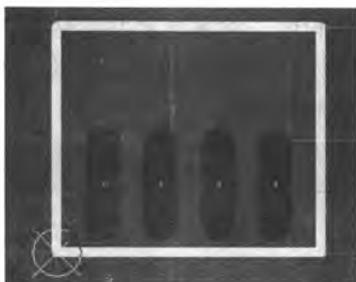


图 10-21 放置 4 个焊盘



图 10-22 定位孔属性设置

[11] 同样，借助于参考点和 Board Insight 的坐标显示，将定位孔放置在正确的位置处，如图 10-23 所示。

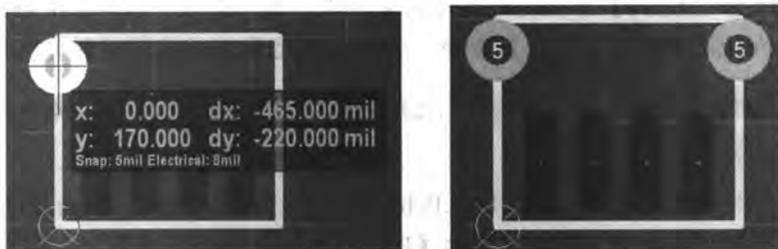


图 10-23 放置定位孔

[12] 执行【编辑】/【设定参考点】/【中心】命令，将参考点设置在元器件的中心处，以便于放置和移动，如图 10-24 所示。

[13] 执行【工具】/【元件属性】命令，在打开的【PCB 库元件】对话框中将元器件命名为“USBSMT”，如图 10-25 所示。

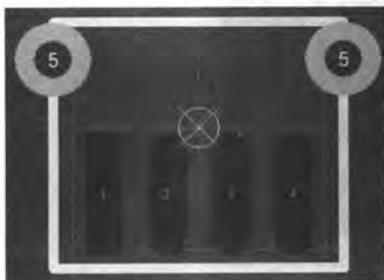


图 10-24 绘制完成的元器件封装



图 10-25 命名元器件封装



元器件封装制作完毕后，应使用【报告】/【测量距离】命令仔细检查核对，以确保封装图形的尺寸和实际元器件一致。

至此，我们完成了该元器件封装的手工制作。通过上面的操作可以看出，手工绘制元器件封装的整体过程是比较烦琐的，需要设计者掌握一定的技巧和方法，才能精确地制作出符合需要的元器件封装。因此，在实际的设计中，为了提高工作效率，应充分利用已有的封装和技术资源。例如，可以先在现有的库中寻找类似的元器件封装，将其复制并粘贴到自己的库文件中；或者使用 PCB 元器件向导生成类似的元器件封装，之后加以适当的修改，即可快速完成一个新的元器件封装的制作，省却了完全自行手工绘制的麻烦。

【案例 10-3】 元器件封装的复制



操作步骤

- [1] 单击【PCB 库 标准】工具栏中的按钮，在弹出的【Choose Document to Open】对话框中，将路径指向“C:\Program Files\Altium Designer 6\Library\Pcb\Sot 23-5 and 6 Leads.PcbLib”，单击按钮，打开该 PCB 库文件。
- [2] 在【PCB Library】面板的元器件封装栏中，选中封装“SO-G5/P.95”，单击鼠标右键，执行菜单中的【复制】命令，将选中的元器件封装复制到剪贴板上。



若要选择多个封装，按住 **Ctrl** 键单击选择即可，或者按住 **shift** 键，将会选中首、末两次单击之间的全部元器件。

- [3] 打开前面的库文件“EXAMPLE.PcbLib”，在【PCB Library】面板的元器件封装栏中单击鼠标右键，执行菜单中的【Paste 1 Component】命令，则所选的元器件封装即被复制到当前的库文件中，如图 10-26 所示。



图 10-26 元器件封装的复制

10.3 创建 PCB 项目元器件库

在一个 PCB 设计项目中，所用到的元器件封装往往来自于不同的库文件，为了便于设计



文件的保存和管理，同样可以将项目中用到的所有元器件封装集中起来，存放在基于该项目的 PCB 库文件中。

【案例 10-4】 创建 PCB 项目元器件库



操作步骤

- [1] 打开项目“MCU.PrjPCB”中的 PCB 设计文件“MCU.PcbDoc”。
- [2] 执行【设计】/【生成 PCB 库】命令后，系统自动生成了与设计文件同名的 PCB 库文件“MCU.PcbLib”，保存在【Projects】面板的“Free Documents”文件夹中，并切换到 PCB 库文件编辑环境中，如图 10-27 所示。
- [3] 在项目文件“MCU.PrjPCB”上单击鼠标右键，执行【追加已有文件到项目中】命令，将“MCU.PcbLib”追加到当前项目中。

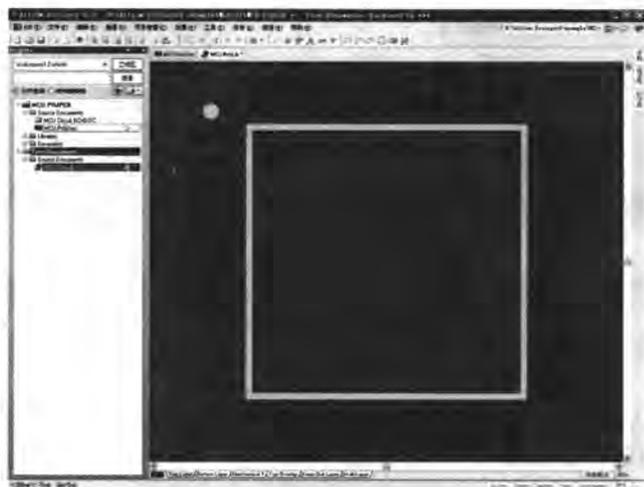


图 10-27 创建 PCB 项目元器件库

10.4 创建集成元器件库

Altium Designer 6.0 系统以集成库支持整个设计流程，为设计者提供了综合的元器件必要信息，如原理图符号、PCB 封装、仿真模型等，极大地方便了每一设计步骤中的各项操作，不管是绘制原理图、PCB 图还是进行各种分析等。虽然系统本身也提供了一些 PCB 库文件，但具体设计应用中，集成库仍然是主流的元器件库。

同样，设计者也可以为自己的项目创建特定的集成元器件库，以便更好地维护元器件信息的完整性。集成库没有专门的编辑器，它是集成库文件包（Integrated Library Package）项目经过编译后形成的“产品”。如同将设计文件加入到设计项目中一样，也可以将独立的源库文件（Source Library），如原理图项目元器件库、PCB 项目元器件库等加入到集成库文件包项目中，再经过编译就可以生成集成库了，加入到集成库文件包项目中的独立源库文件和

模型文件可以是任意多个。

【案例 10-5】 创建集成元器件库

本例中，将为项目“MCU.PrjPCB”创建集成元器件库，所用到的源库文件是原理图项目元器件库“MCU.SCHLIB”和 PCB 项目元器件库“MCU.PcbLib”。



操作步骤

- [1] 执行【文件】/【创建】/【项目】/【集成元器件库】命令，则系统自动创建了一个新的集成库项目，将其另存为“MCU.LIBPKG”，如图 10-28 所示。
- [2] 在项目文件“MCU.LIBPKG”上单击鼠标右键，执行【追加已有文件到项目中】命令，选择正确路径，将原理图项目元器件库文件“MCU.SCHLIB”和 PCB 项目元器件库文件“MCU.PcbLib”分别追加到当前项目中，如图 10-29 所示。



图 10-28 创建集成元器件库项目



图 10-29 追加源文件库

- [3] 双击“MCU.PcbLib”，打开该文件，进入原理图库文件编辑环境中。打开【SCH Library】面板，在元器件栏中，列出了该库文件的全部库元器件，如图 10-30 所示。

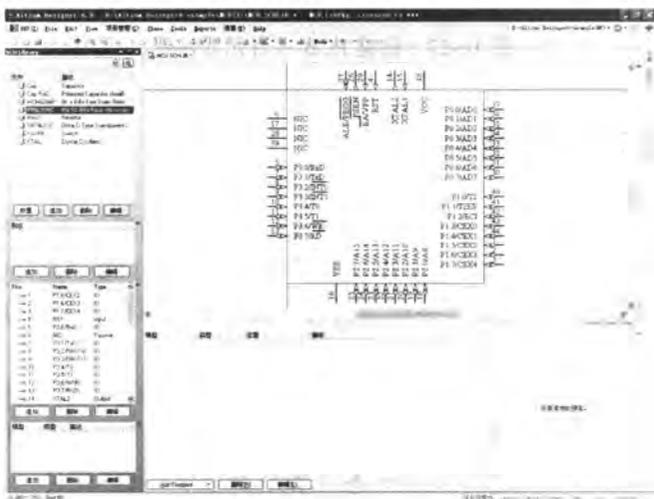


图 10-30 进入原理图库文件编辑环境



- [4] 单击元器件栏中的每一元器件，在编辑窗口的右下方查看其相应的模型。对于不需要匹配的模式，如“Simulation”、“Signal Integrity”等，可单击 **删除(D)** 按钮删除，对于需要追加封装的元器件，可单击 **Add Footprint** 按钮，在打开的【PCB 模型】对话框中进行追加。如图 10-31 所示，将“MCU.PcbLib”中的元器件封装“SOT389-1”追加到元器件“P89C51RC2HFBD”中。
- [5] 追加完毕，执行【项目管理】/【Compile Integrated Library MCU.LIBPKG】命令，编译该集成库项目。此时系统自动生成了元器件集成库“MCU.IntLib”，保存在与“MCU.LIBPKG”相同目录下的“Project Outputs for MCU”文件夹中，同时在【元件库】面板中打开了该集成库，如图 10-32 所示。

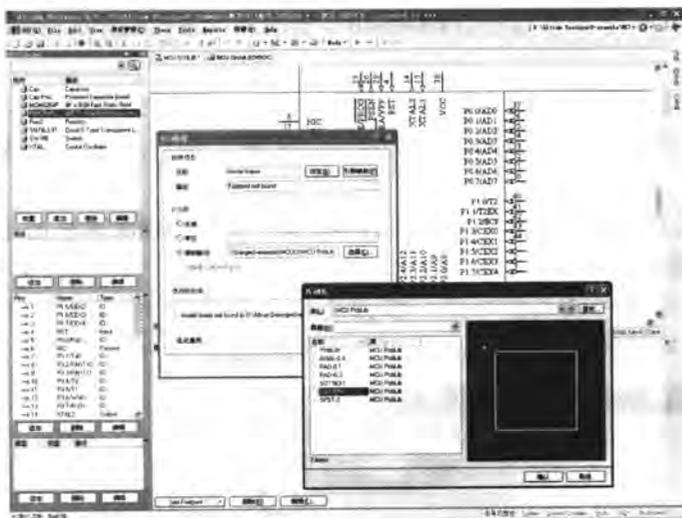


图 10-31 追加元器件封装

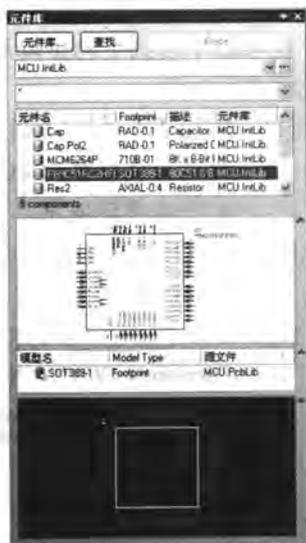


图 10-32 创建集成库

可以看到，该集成库文件把项目“MCU.PrjPCB”中所有元器件的原理图符号和 PCB 封装都集成到了一起。

- [6] 打开项目“MCU.PrjPCB”，执行【追加已有文件到项目中】命令，可以将该集成库文件追加到项目中。



设计者还可以在集成库中附加元器件的仿真模型、信号完整性模型及 3D 模型文件等，只是在追加之后，需要重新编译集成库包项目，重新创建集成库。

10.5 综合实例——创建项目的集成元器件库



设计要求

本例中，将以项目“F Power.PrjPCB”为例，完成有关元器件封装的制作及集成元器件库的创建。



设计思路

- (1) 自行创建 PCB 库文件，制作有关的元器件封装。
- (2) 从 PCB 图“F Power. PcbDoc”中生成 PCB 项目元器件库。
- (3) 从原理图“F Power. SchDoc”中生成原理图项目元器件库。
- (4) 编辑生成的库文件，创建集成元器件库。



元器件封装的制作

在项目中用到了同步降压 DC/DC 调整器芯片“TPS54610”，系统并没有提供相应的封装，因此需自行制作。

- [1] 执行【文件】/【创建】/【库】/【PCB 库】命令，并设定 PCB 类型为“ProtelPcb”，新建一个空白的 PCB 库文件，将其另存为“F Power.PcbLib”，同时进入了 PCB 库文件编辑环境中。
- [2] 在【PCB Library】面板的元器件封装栏中，单击鼠标右键，执行右键菜单中的【元件向导】命令，打开元器件向导窗口。
- [3] 单击 按钮，在元器件模式窗口中，根据设计需要选择“Leadless Chip Carriers(LCC)”，并选择英制单位“Imperial (mil)”，如图 10-33 所示。



图 10-33 选择元器件模式

- [4] 单击 按钮，逐步完成相应的参数设置，最后生成的元器件封装如图 10-34 所示，将其命名为“PWP28”。
- [5] 删除该封装现有的轮廓线。单击板层标签中的“Top Overlay”，将顶层丝印层设置为当前层，使用【PCB 库 放置】工具栏中的  图标和  图标，重新绘出元器件的外形轮廓，完成该元器件封装的制作，如图 10-35 所示。



图 10-34 使用元器件向导生成的元器件封装



图 10-35 重新绘制外形轮廓



生成原理图项目元器件库

- [1] 打开项目“F Power.PrjPCB”中的原理图文件“F Power. SchDoc”。
- [2] 执行【Design】/【Make Schematic Library】命令，则系统自动生成了原理图项目元器件库“F Power.SCHLIB”，存放在当前项目的“Schematic Library Documents”文件夹中，并进入原理图库文件编辑环境。
- [3] 单击图标，保存该库文件。



生成 PCB 项目元器件库

- [1] 打开项目“F Power.PrjPCB”中的 PCB 文件“F Power. PcbDoc”。
- [2] 执行【设计】/【生成 PCB 库】命令后，系统自动生成了 PCB 库文件“F Power1. PcbLib”，保存在【Projects】面板的“Free Documents”文件夹中，并切换到 PCB 库文件编辑环境中，如图 10-36 所示。
- [3] 单击图标，保存该库文件。



创建集成元器件库

- [1] 执行【文件】/【创建】/【项目】/【集成元件库】命令，则系统自动创建了一个新的集成库项目，将其另存为“F Power.LIBPKG”。
- [2] 执行【追加已有文件到项目中】命令，将原理图项目元器件库文件“F Power.SCHLIB”和 PCB 项目元器件库文件“F Power1.PcbLib”追加到项目“F Power.LIBPKG”中。
- [3] 双击库文件“F Power.SCHLIB”，在原理图库文件编辑环境中，删除不需要的模型，将原理图符号与库文件“F Power1.PcbLib”中的封装一一对应起来。
- [4] 执行【项目管理】/【Compile Integrated Library F Power.LIBPKG】命令，编译该集成库项目。
- [5] 系统自动生成了元器件集成库“F Power.IntLib”，并显示在【元件库】面板中，如图 10-37 所示。

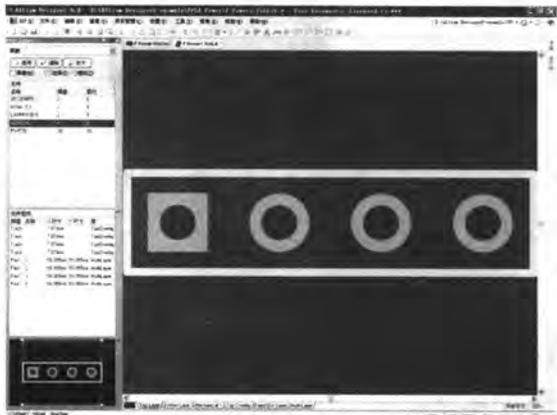


图 10-36 生成 PCB 项目元器件库

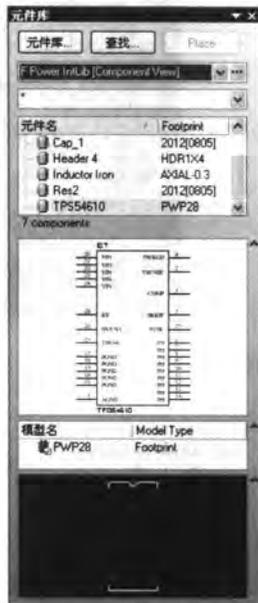


图 10-37 创建集成元器件库

10.6 思考与练习

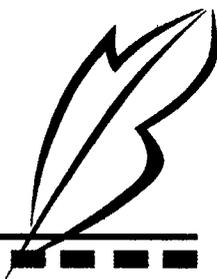
1. 概念题

- (1) 在 Altium Designer 6.0 中，制作元器件封装可以采用哪几种方法？
- (2) 手工绘制元器件封装需要完成哪些方面的工作？

2. 操作题

- (1) 新建一个 PCB 库文件，进入库文件编辑环境中，熟悉有关的设置及操作。
- (2) 查阅相关资料，制作电源芯片“TPS73HD318”的元器件封装。
- (3) 为前面练习中所设计的项目创建集成元器件库。

第 11 章 印制电路板的输出



一般来说，在电路板设计的后期，为了确保设计结果能够满足实际的设计要求，我们应当对电路板进行必要的设计规则校验（Design Rule Check），简称为“DRC”。特别是对于经过手工调整后的 PCB，在调整过程中无法保证所有的操作都能符合各项设计规则。因此，为了进一步确认 PCB 设计的正确性，减小不必要的制造损失，在设计后续工作中进行 DRC 校验是完全必需的。

此外，为了将电子产品从设计阶段顺利地链接到实际制造，在设计完成后还需要生成大量的报表及输出文件。基于这一原因，Altium Designer 6.0 系统将制造文件的输出、验证及编辑功能集成在设计环境中，可方便地生成满足任意制造要求的合适文件，包括制造文件、钻孔文件、装配图文件、测试点报告、材料清单等，支持 Gerber 格式和新兴的 ODB++ 制造文件格式，满足了将设计转化为实际产品所必需的多种功能性和数据安全性的要求。



学习目标

- 熟悉设计规则校验的功能与操作过程
- 了解 PCB 报表文件、Gerber 文件的作用及生成
- 掌握 PCB 文件的打印输出
- 使用智能 PDF 向导建立可移植、可导航的 PDF 文档



实例讲解

- 常规批处理 DRC 校验
- 设计规则校验报告的生成及浏览
- 单项 DRC 校验
- 元器件的重新标注及原理图的同步更新
- PCB 文件和原理图文件的交叉探测
- PCB 图网络表与原理图网络表的比较
- 元器件报表的生成
- 网络状态表的生成
- 生成 NC 钻孔文件报告
- 使用智能 PDF 向导建立 PDF 文档

11.1 设计规则校验

设计规则校验主要有两种运行方式，即在线 DRC 和批处理 DRC。在 PCB 的具体设计过程中，若开启了在线 DRC 功能，系统会随时以绿色标志违规设计，以提醒设计者，并阻止当前的违规操作；而在电路板布线完毕，文件输出之前，则可以使用批处理 DRC 对电路板进行一次完整的设计规则检查，相应的违规设计也将以绿色进行标志，设计者根据系统的有关提示，可以对自己的设计进行必要的修改和进一步的完善。

11.1.1 DRC 设置

DRC 的设置和执行是通过【设计规则检查器】完成的。在 PCB 编辑环境中，执行【工具】/【设计规则检查】命令后，即打开如图 11-1 所示的【设计规则检查器】对话框。

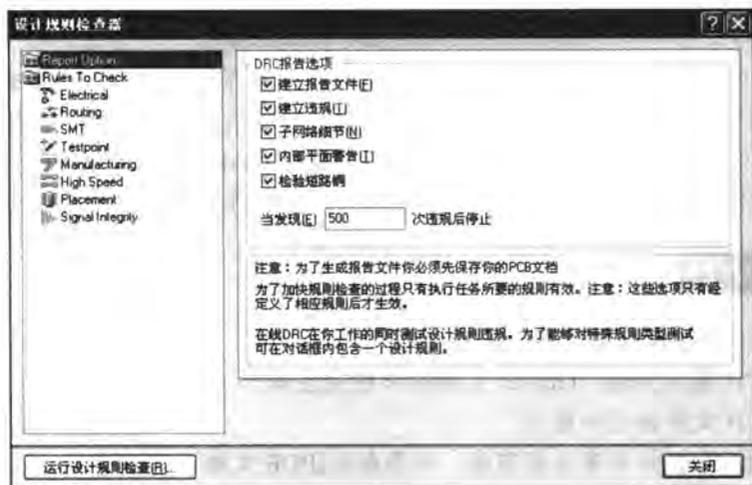


图 11-1 【设计规则检查器】(报告选项设置)

该对话框的设置内容包括两部分，即报告选项设置（【Reports Options】）和校验规则设置（【Rules To Check】）。

1) 【Reports Options】 报告选项设置主要用于设置生成的 DRC 报告中所包含的内容，在右边的窗口中列出了 5 个选项，供设计者选择设置。

- 【建立报告文件】：选中该复选框，则运行批处理 DRC 后会自动生成报告文件，报告中包含了本次 DRC 运行中使用的规则、违规数量及其他细节等
- 【建立违规】：选中该复选框，则运行批处理 DRC 后，系统会将电路板中违反设计规则的地方用绿色标志出来，同时在违规设计和违规消息之间建立起链接，设计者可直接通过【Message】面板中的显示，定位找到违规设计
- 【子网络细节】：选中该复选框，则对网络连接关系进行 DRC 校验并生成报告
- 【内部平面警告】：选中该复选框，系统将对多层板设计中违反内电层设计规则的设计进行警告



□ **【检验短路铜】**: 选中该复选框, 将对敷铜或非网络连接造成的短路进行检查。此外, 在该窗口中设计者还可以设定违规次数的上限值。这样, 在设计规则校验的过程中, 当违规次数超过这一数值时, 系统即自动中止规则校验。

2) **【Rules To Check】** 校验规则设置主要用于设置需要进行校验的设计规则及进行校验的方式 (是在线还是批处理), 如图 11-2 所示。

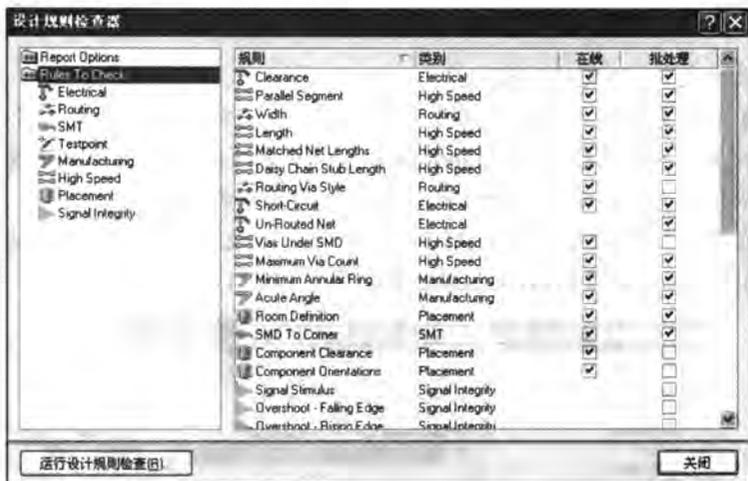


图 11-2 检查规则设置

在右边的窗口中, 显示了所有的可进行 DRC 校验的设计规则, 共有 8 大类, 没有包括 **【Mask】** 和 **【Plane】** 这两类规则。可以看到, 系统在默认状态下, 不同的规则有着不同的 DRC 运行方式, 有的规则只用于在线 DRC, 有的只用于批处理 DRC。当然, 大部分的规则都是可以在两种运行方式下进行校验的。要启用某项设计规则进行校验时, 只需选中后面相应的复选框即可。运行过程中, 校验的依据就是在前面的 **【PCB 规则和约束编辑器】** 对话框中所进行的各项具体设置。



其实, 设计者在设计过程的任一阶段都可以使用批处理 DRC 进行全面的设计规则校验, 只是在不同阶段运行时, 需要设置的校验规则应不同。例如, 在未布线阶段运行批处理 DRC 时, 就要将部分布线规则禁止, 否则会导致过多的违规提示而使 DRC 失去意义。

11.1.2 常规 DRC 校验

DRC 校验中设置的校验规则必须是电路设计应满足的设计规则, 而且这些待校验的设计规则也必须是已经在 **【PCB 规则和约束编辑器】** 对话框中设定了的选项。虽然系统提供了众多的可用于校验的设计规则, 但对于一般的电路设计来说, 在设计完成后只需进行以下几项常规 DRC 校验即能满足实际设计的需要。

- **【Clearance】**: 安全间距规则校验
- **【Short-Circuit】**: 短路规则校验
- **【Un-Routed Net】**: 未布线网络规则校验

- 【Width】: 导线宽度规则校验

【案例 11-1】 常规批处理 DRC 校验

本例中，将对布线、敷铜后的“MCU.PchDoc”进行常规批处理 DRC 校验。



操作步骤

- [1] 打开设计文件“MCU.PchDoc”。
- [2] 执行【工具】/【设计规则检查】命令，打开【设计规则检查器】对话框，进行 DRC 校验设置。其中，【Reports Options】中的各选项采用系统的默认设置，但违规次数的上限值改为“100”，以便加速 DRC 校验的进程。
- [3] 单击左侧窗口中的【Electrical】，打开电气规则校验设置对话框，选中【Clearance】、【Short-Circuit】、【Un-Routed Net】3 项，如图 11-3 所示。



图 11-3 电气规则校验设置



在电路板的设计过程中，由于某些元器件的引脚会处于正常闲置的状态，因此，为避免不必要的违规提示，一般不使用【Un-Connected Pin】选项。

- [4] 单击左侧窗口中的【Routing】，打开布线规则校验设置对话框，只选中【Width】选项，如图 11-4 所示。



图 11-4 布线规则校验设置

- [5] 设置完毕，单击 按钮，开始运行批处理 DRC。

- [6] 运行结束后，系统在当前项目的“Documents”文件夹下，自动生成了网页形式的设计规则校验报告“Design Rule Check-MCU.html”，并显示在工作窗口中，如图 11-5 所示。



图 11-5 网页形式的设计规则校验报告

- [7] 同时，【Messages】面板打开，详细列出了各项违规的具体内容，如图 11-6 所示。在本例中，所显示的违规均为安全间距违规。

Class	Document	Source	Message	Time	Date	N.
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-13(2793.464mil,454...	18:43:46	2007-2-7	6
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-14(2793.464mil,450...	18:43:46	2007-2-7	8
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-15(2793.464mil,447...	18:43:46	2007-2-7	12
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-16(2793.464mil,444...	18:43:46	2007-2-7	15
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-17(2793.464mil,441...	18:43:46	2007-2-7	19
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-18(2793.464mil,438...	18:43:46	2007-2-7	22
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-19(2793.464mil,435...	18:43:46	2007-2-7	26
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-20(2793.464mil,432...	18:43:46	2007-2-7	29
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-21(2793.464mil,428...	18:43:46	2007-2-7	30
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-22(2793.464mil,425...	18:43:46	2007-2-7	33
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-26(2947.008mil,419...	18:43:46	2007-2-7	57
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-27(2978.504mil,419...	18:43:46	2007-2-7	54
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-28(3010mil,4198.71...	18:43:46	2007-2-7	51
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-29(3041.496mil,419...	18:43:46	2007-2-7	48
[Clearance Constraint Violation]	MCU.PcbDoc	Advanced PCB	Between Pad IC1-30(3072.992mil,419...	18:43:46	2007-2-7	45

图 11-6 运行批处理 DRC 后的违规显示

- [8] 单击设计文件“MCU.PcbDoc”，打开 PCB 编辑窗口，可以看到，系统已经以绿色高亮标志了该 PCB 上的相关违规设计。



要注意并不是所有的违规设计都有绿色错误标志。例如，对于电路板上的未布线网络，系统就不会特别标志出来。

- [9] 双击【Messages】面板中的某项违规信息，则工作窗口将会自动转换到与该项违规相对应的设计处，即完成了违规的快速定位，如图 11-7 所示。



则的统计次数，如图 11-8 所示。

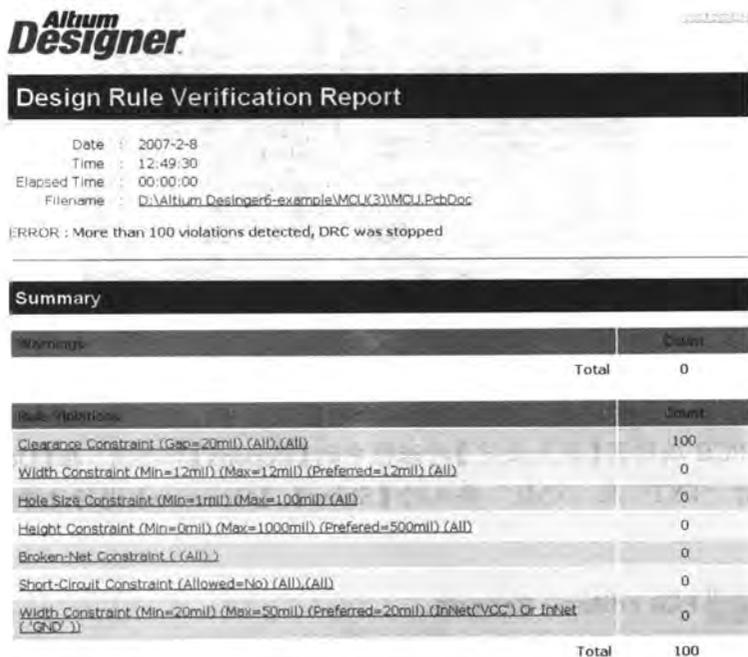


图 11-8 浏览器格式设计规则校验报告

- [2] 在有违规的设计规则中，单击其中的某项，即转到报告的下半部分，可以详细查看相应违规的具体信息，如图 11-9 所示，与【Messages】面板中的显示内容基本是相同的。

Clearance Constraint (Gap=20mil) (All),(All)	
Track (3072.992mil,4631.788mil) (3072.992mil,4712.992mil) Top Layer	Pad IC1-3(3104.488mil,4631.788mil) Top Layer
Pad IC1-4(3072.992mil,4631.788mil) Top Layer	Pad IC1-3(3104.488mil,4631.788mil) Top Layer
Pad IC1-5(3041.496mil,4631.788mil) Top Layer	Pad IC1-4(3072.992mil,4631.788mil) Top Layer
Track (3072.992mil,4631.788mil) (3072.992mil,4712.992mil) Top Layer	Pad IC1-5(3041.496mil,4631.788mil) Top Layer
Track (2713.764mil,4541.236mil) (2793.464mil,4541.236mil) Top Layer	Pad IC1-12(2793.464mil,4572.732mil) Top Layer
Pad IC1-13(2793.464mil,4541.236mil) Top Layer	Pad IC1-12(2793.464mil,4572.732mil) Top Layer
Track (2540.26mil,4509.74mil) (2793.464mil,4509.74mil) Top Layer	Pad IC1-13(2793.464mil,4541.236mil) Top Layer
Pad IC1-14(2793.464mil,4509.74mil) Top Layer	Pad IC1-13(2793.464mil,4541.236mil) Top Layer
Track (2727.268mil,4572.732mil) (2793.464mil,4572.732mil) Top Layer	Pad IC1-13(2793.464mil,4541.236mil) Top Layer
Track (2643.244mil,4478.244mil) (2793.464mil,4478.244mil) Top Layer	Pad IC1-14(2793.464mil,4509.74mil) Top Layer
Track (2713.764mil,4541.236mil) (2793.464mil,4541.236mil) Top Layer	Pad IC1-14(2793.464mil,4509.74mil) Top Layer

图 11-9 部分违规信息

- [3] 单击某项违规信息，则系统自动切换到 PCB 编辑窗口中。借助于 Board Insight 的参数显示，同样可以完成违规的定位及修改，如图 11-10 所示。



图 11-10 窗口转换及违规定位

[4] 在图 11-8 所示的浏览器格式设计规则校验报告中，单击右上角的“customize”，即打开 PCB 编辑器【优先设定】对话框中的【Reports】标签页。在【Design Rule Check】中，对“TXT”及“XML”格式的【Show】、【Generate】进行选中设置，如图 11-11 所示。



图 11-11 设置“TXT”及“XML”格式

[5] 设置后，再次运行 DRC 校验时，系统即在当前项目下同时生成了 3 种格式的设计规则校验报告，如图 11-12 和图 11-13 所示。



图 11-12 Design Rule Check-MCU.drc

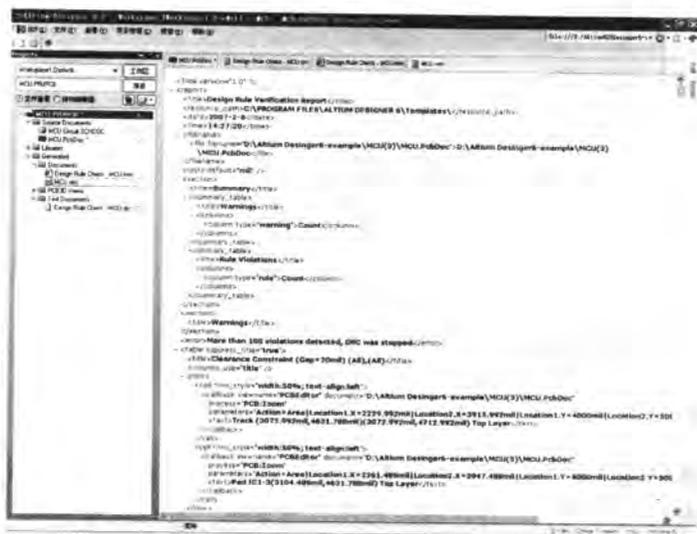


图 11-13 MCU.xml



由于不同格式设计规则校验报告的内容是完全相同的，因此在一般 DRC 校验中，按照系统的默认设置，只生成浏览器格式的即可。

11.1.4 单项 DRC 校验

在批处理 DRC 校验中也可以只设置单项运行，即只对某一项不太有把握的设计规则进行校验。

【案例 11-3】 单项 DRC 校验

本例中，将对完成自动布线后又进行了手工调整的 PCB 设计文件“MP3. PcbDoc”进行过孔规则校验，以保证过孔风格的一致性。



操作步骤

- [1] 打开设计文件“MP3. PcbDoc”。
- [2] 执行【工具】/【设计规则检查】命令，打开【设计规则检查器】对话框，进行 DRC 校验设置。其中，【Reports Options】中的各选项仍然采用系统的默认设置。
- [3] 在【Rules To Check】窗口中，屏蔽掉其他的设计规则，只保留【Routing Via Style】规则项，如图 11-14 所示。
- [4] 单击 按钮，运行 DRC 校验。
- [5] 运行结束后，设计规则校验报告“Design Rule Check- MP3.html”与【Messages】面板同时显示在工作窗口中，可以明确看到有 4 项违规信息，均是由于过孔尺寸太小而导致，如图 11-15 所示。

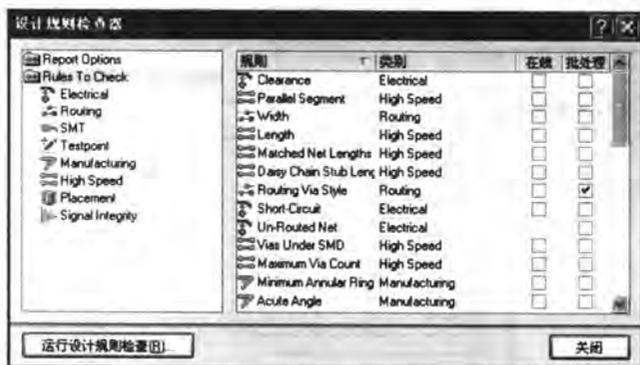


图 11-14 设置校验规则

- [6] 单击某项违规信息, 进入 PCB 编辑窗口中, 4 个违规过孔以绿色标志高亮显示出来。双击其中的某一过孔, 打开相应的属性对话框, 进行尺寸修改。
- [7] 修改完毕, 执行【工具】/【重置错误标记】命令, 清除绿色的错误标志。
- [8] 再次运行 DRC 校验后, 根据设计规则校验报告和【Messages】面板的显示, 可以知道, 电路板上不再有过孔违规设计, 如图 11-16 所示。



图 11-15 4 项过孔违规



图 11-16 无过孔违规

DRC 校验的目的是为了查出电路板上与既定的设计规则相冲突的地方, 并需要设计者根据校验结果, 清除相关的违规设计。但是, 并非所有的违规都必须清除, 对于不会影响电路板正常工作的违规设计, 可以不必修改。如电路板上的安装孔, 由于其尺寸较大, 一般会与系统默认的【HoleSize】设计规则相冲突, 但没有必要去加以修正。

11.2 设计的同步更新

在完成最终的 PCB 设计之前, 根据实际的设计需求, 设计者会不断地对电路板进行修改或调整, 如更换某些元器件的封装, 根据元器件的当前位置对元器件进行重新标注, 改变部分连接关系等。特别是在进行了 DRC 校验之后, 参照系统的提示信息, 设计者应对电路板上不符合设计规则的地方重新加以设置, 以确保电路设计的正确无误。



修改后的 PCB 图与源原理图相比较,肯定会存在一定的差异。为了保持彼此之间的一致性,避免产生不必要的疏忽错误,可以使用 PCB 编辑器中的设计同步器对原理图进行同步更新,以实现完全的设计同步。

【案例 11-4】 元器件的重新标注及原理图的同步更新

本例中,将对“F Power. PcbDoc”中的元器件进行重新标注,并将此变化同步更新到原理图“F Power. SchDoc”中。



操作步骤

- [1] 打开设计文件“F Power. PcbDoc”。
- [2] 执行【工具】/【重新注释】命令,则打开如图 11-17 所示的【位置的重注释】对话框。在该对话框内,按照不同的方向和次序,系统提供了 5 种重注释的编号方式。

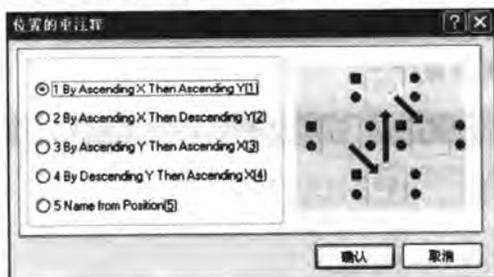


图 11-17 【位置的重注释】对话框

- [3] 选中第 1 种编号方式,单击 按钮后,系统执行重注释操作,自动生成了一个后缀名为“.WAS”的报告文件,作为自由文档加入到【Projects】面板中,并显示在窗口中,如图 11-18 所示,文件中列出了此次操作中被重新标注的元器件的原标志符及新标志符。

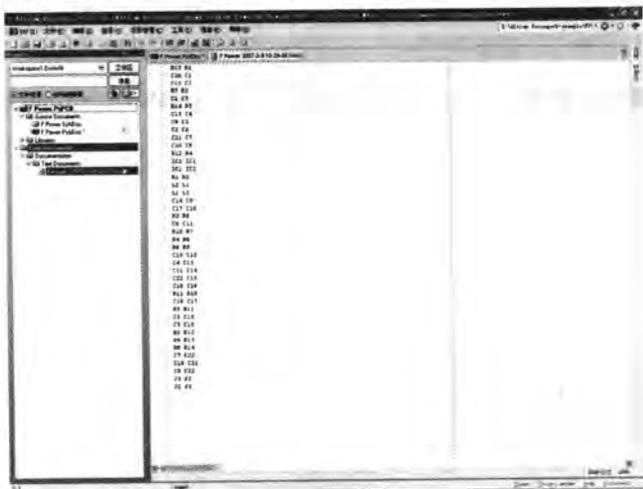


图 11-18 重注释报告

- [4] 转换窗口到 PCB 编辑环境中，可以看到 PCB 图中的元器件标志符已经按照设置被重新标注。
- [5] 执行【设计】/【Update Schematics in F Power.PrjPCB】命令，则系统弹出如图 11-19 所示的提示对话框，提示设计者是否进行元器件标志符的匹配。

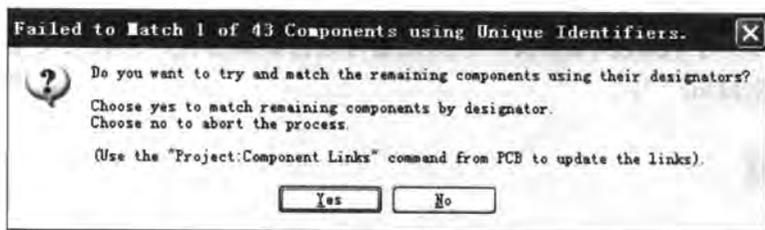


图 11-19 提示对话框

- [6] 单击 按钮后，系统弹出【Comparator Results】对话框，如图 11-20 所示。明确显示了当前 PCB 文件和原理图文件的比较结果，共有多少个差异及其中有多少个可以被执行更新操作。

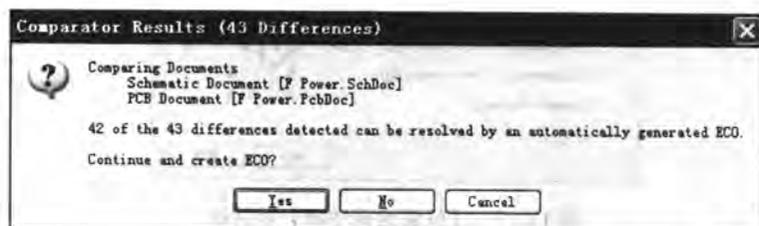


图 11-20 【Comparator Results】对话框

- [7] 单击 按钮，开始执行更新操作，【工程变化订单 (ECO)】对话框被打开，如图 11-21 所示。在该窗口中，如果有些变化不想更新到原理图，将其有效选项禁止即可。这里更新全部的变化选项。

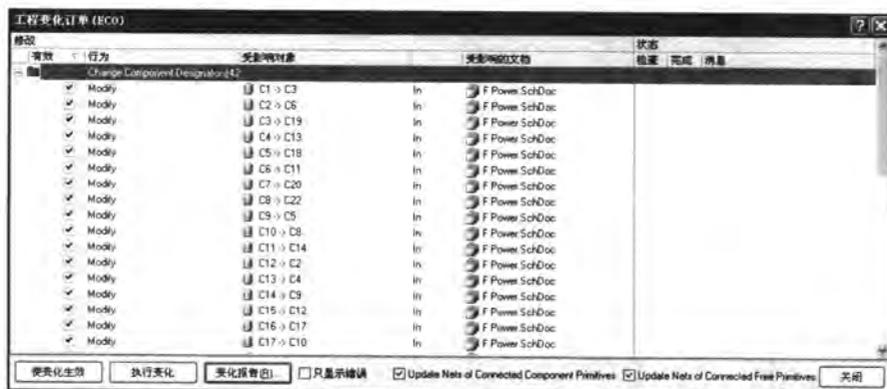


图 11-21 由 PCB 更新原理图的 ECO 对话框

- [8] 单击 按钮，检测是否所有的变化都能够正确实施，然后单击



按钮，将变化更新到原理图中，此时的【工程变化订单 (ECO)】对话框如图 11-22 所示。



图 11-22 执行变化后的 ECO 对话框

- [9] 单击 **关闭** 按钮，关闭【工程变化订单 (ECO)】对话框，完成更新。打开原理图“F Power. SchDoc”，可以看到，元器件的标志符已被同步更新。

11.3 PCB 和原理图的交叉探测

除了同步操作以外，Altium Designer 6.0 系统在原理图编辑器和 PCB 编辑器中还提供了交叉探测功能，使设计者可以将原理图文件和 PCB 文件灵活地相互对照，实现了各种图元的快速定位查找，为各项基本编辑操作提供了极大的方便。

交叉探测有两种操作模式，即连续 (Continuous) 模式和跳转 (Jump to) 模式。

- 连续模式：在该模式下，可以连续探测对应文件内的图元。执行交叉探测命令后，光标变成“十”字形，在欲探测的图元上单击鼠标左键，系统将瞬间切换到对应的文件中（若对应文件未打开，系统会自动打开），所对应的图元将处于高亮显示状态，而其他图元则呈灰色屏蔽状态，之后快速回到当前文件内。此时光标仍为“十”字形，处于交叉探测命令下，可以继续单击选取其他图元进行探测，单击鼠标右键即可退出命令状态
- 跳转模式：执行交叉探测命令后，若先按住 **Ctrl** 键，再用“十”字形光标单击选取欲探测的图元，即进入交叉探测的跳转模式中。此时系统会自动跳转到对应文件中，将对应文件置为当前文件，并使所对应的图元置于高亮显示状态，供设计者仔细查看或编辑

【案例 11-5】 PCB 文件和原理图文件的交叉探测

在电路板手工布局或手动调整的过程中，一般应参照原理图中信号的走向来对大部分元器件进行合理放置。当源原理图较多时，如在有多个层次原理图的情况下，对每一元器件的定位查看是件非常麻烦的事情，此时可以使用交叉探测功能来轻松实现 PCB 文件和原理图文件的切换查看。本例中，将以前面所设计的层次原理图项目“mp3.PrcPCB”为例进行说明。



操作步骤

- [1] 在 PCB 文件“MP3.PcbDoc”中，执行【工具】/【交叉探测】命令，或者单击【PCB 标准】工具栏中的图标，此时光标变成“十”字形。
- [2] 移动光标到某一需要查看的元器件上，如“R24”，单击选取，如图 11-23 所示。
- [3] 系统自动切换到对应的原理图文件“Power. SchDoc”中，该文件被打开，之后又快速回到 PCB 文件中。此时光标仍为“十”字形，处于交叉探测命令下，单击鼠标右键，退出命令状态。
- [4] 单击原理图标签“Power. SchDoc”，打开该原理图文件，可以看到所对应的元器件处于高亮显示状态，而其他元器件则呈灰色屏蔽状态，如图 11-24 所示。



采用连续模式多次探测图元时，在对应文件内，图元的高亮显示是不累积的，即系统总是保留最后一次探测图元的高亮显示状态。

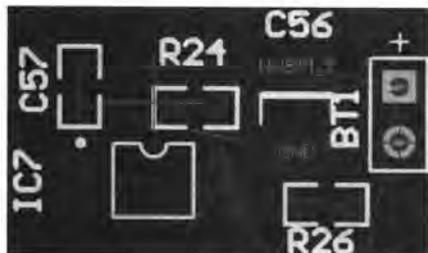


图 11-23 直接单击选取

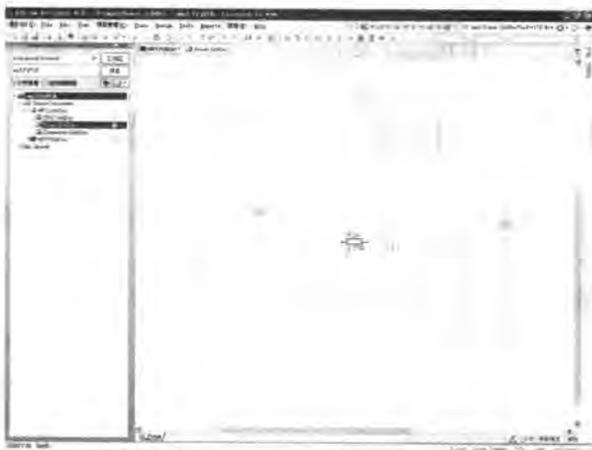


图 11-24 高亮显示原理图中的对应元器件

- [5] 返回 PCB 文件中；再次执行交叉探测命令，按住 **Ctrl** 键，用“十”字形光标单击选取某一元器件，如“C14”，如图 11-25 所示。

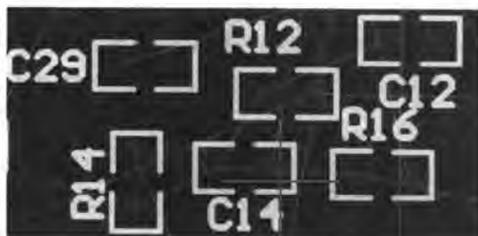


图 11-25 按住 **Ctrl** 键后单击选取

- [6] 系统自动跳转到对应的原理图文件“CPU. SchDoc”中，对应的元器件呈高亮显示状态，而其他部分则被屏蔽，如图 11-26 所示。

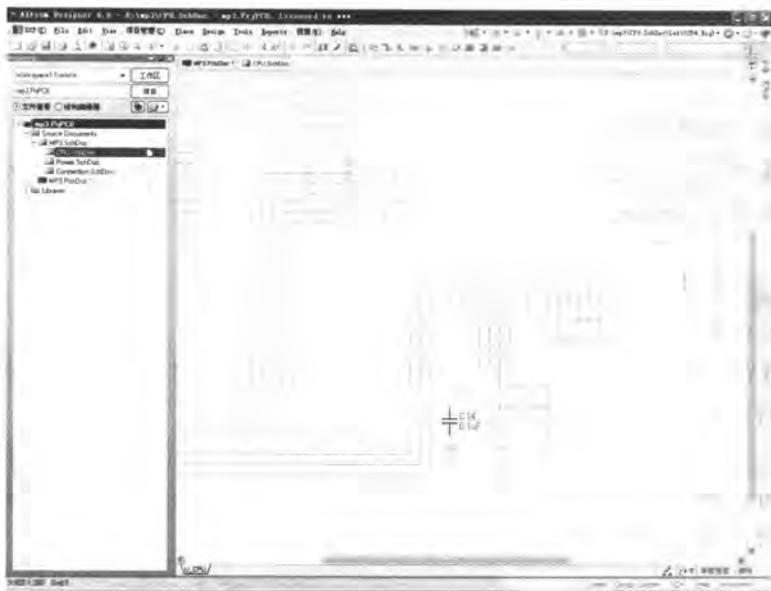


图 11-26 对应的元器件高亮显示

11.4 报表文件生成

在 PCB 项目的设计完成之后,还可以利用系统提供的丰富报表功能生成一系列的报表文件。事实上,与以前的 Protel 系列版本相比,Altium Designer 6.0 系统对于各种报表的依赖性已经大为降低,如在以前的 Protel 版本中,网络表是连接原理图和 PCB 的重要路径,而在 Altium Designer 6.0 中,通过设计同步器完全实现了原理图文件和 PCB 文件之间的同步更新,网络表的存在仅仅成为一个设计参考。但是,在将电子产品从设计链接到具体制造的过程中,还有相当多的报表文件在元器件的采购、板卡的制造及设计数据的共享等方面起着不可或缺的重要作用。

11.4.1 PCB 图网络表

PCB 的设计并不是一个简单的线性过程。从原理图中将网络与元器件封装装入到 PCB 之后,具体设计时会不断地加以修改,如更换元器件封装、调整连接关系等,最终导致 PCB 图的网络逻辑与原理图的网络逻辑会有所差异,此时可以从 PCB 图中生成一个网络表,通过与原理图网络表的比较,能够明确查看差异的所在。

【案例 11-6】 PCB 图网络表与原理图网络表的比较

本例中,将以项目“F Power.PrjPCB”为例,生成相应的 PCB 图网络表,并与原理图网络表进行比较。



操作步骤

- [1] 打开设计文件“F Power. SchDoc”。
- [2] 执行【Design】/【Netlist For Document】/【Protel】命令，系统自动生成了当前原理图文件的网络表文件“F Power.NET”，并存放在当前项目下的“Generated”文件夹中。
- [3] 单击图标，保存该文件。
- [4] 打开设计文件“F Power. PcbDoc”。
- [5] 执行【设计】/【网络表】/【从 PCB 设计输出网络表】命令，系统弹出如图 11-27 所示的提示框。
- [6] 单击按钮确认，系统即生成 PCB 网络表文件“Exported F Power.Net”，作为自由文档加入【Projects】面板中，并自动在窗口中打开，格式与原理图网络表是一样的，如图 11-28 所示。

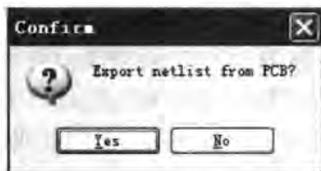


图 11-27 输出网络表提示框



图 11-28 生成 PCB 网络表文件

- [7] 新建一个 PCB 项目，执行【追加已有文件到项目中】命令，将两个网络表文件“F Power.NET”与“Exported F Power.Net”追加到该项目中。



只有两个文件处于同一项目的同一设计层次上，方可进行比较。

- [8] 执行【项目管理】/【显示不同点】命令，打开【选择文件进行比较】对话框，如图 11-29 所示。
- [9] 单击按钮，系统弹出差异显示对话框，如图 11-30 所示。该对话框中显示了对应的元器件及网络之间是否有变化产生。可以看到，在本例中两个网络表文件是完全相同的，意味着原理图的网络逻辑与 PCB 图的网络逻辑是一致的。
- [10] 如果有差异产生，则可以单击按钮，在打开的【Differences】面板（图 11-31）对话框中，进行详细探查。



图 11-29 【选择文件进行比较】对话框



图 11-30 差异显示对话框

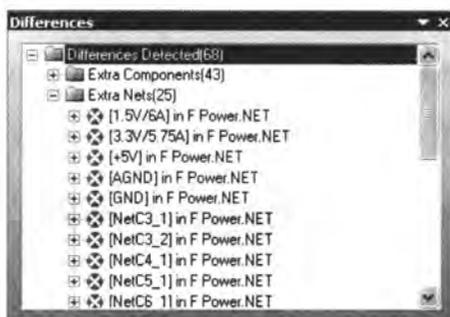


图 11-31 【Differences】面板



实际设计中，也可以直接对原理图文件和 PCB 文件进行比较，以查看差异的所在，而不必通过网络表。

11.4.2 PCB 信息报告

PCB 信息报告主要用于提供 PCB 的总体信息，包括 PCB 的尺寸、元器件的标志符、焊

盘过孔的数量、网络的名称及 DRC 违规的次数等，是设计过程中的一个重要参考信息来源。

【案例 11-7】 查看 PCB “MP3. PcbDoc” 的信息并生成信息报告



操作步骤

- [1] 打开设计文件 “MP3. PcbDoc”。
- [2] 执行【报告】/【PCB 信息】命令，打开如图 11-32 所示的【PCB 信息】对话框。



该窗口中有 3 个标签页即【一般】、【元件】、【网络】，图 11-32 所示为【一般】标签页中的内容，汇总了 PCB 上的各类图元如导线、过孔、焊盘、敷铜区等的数量，并报告了电路板的尺寸和 DRC 违规数量。

- [3] 打开【元件】标签页，显示了 PCB 上元器件的统计信息，包括元器件总数、各层放置的数量和元器件标志符列表，如图 11-33 所示。

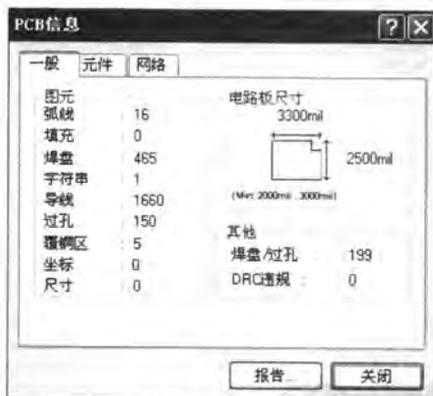


图 11-32 【PCB 信息】对话框

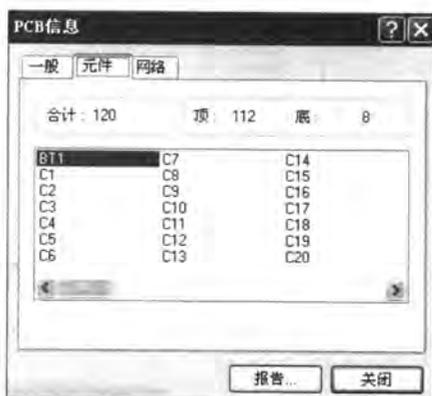


图 11-33 【元件】标签页

- [4] 打开【网络】标签页，显示了 PCB 上网络的统计信息，包括导入网络总数和网络的名称列表，如图 11-34 所示。

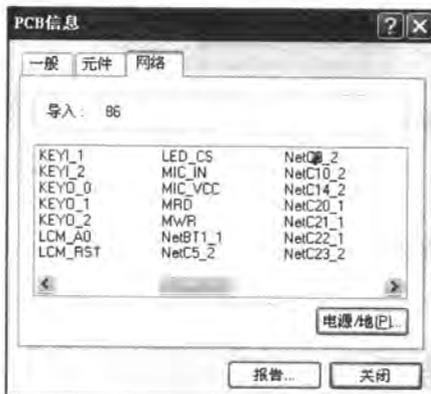


图 11-34 【网络】标签页



- [5] 单击该标签页中的 **电源/接地(P)** 按钮, 则会打开【内部电源/接地层信息】对话框, 如图 11-35 所示, 显示了所有连接到内电层的引脚信息。
- [6] 在打开的任一标签页中, 单击下方的 **报告...** 按钮, 都会打开如图 11-36 所示的【电路板报告】设置对话框。在该对话框中, 设计者可根据自己的兴趣, 选择设置需要包括在报告文件中的信息选项, 如【Board Specifications】(电路板规范)、【Layer Information】(工作层信息)、【Track Width】(导线宽度)等。

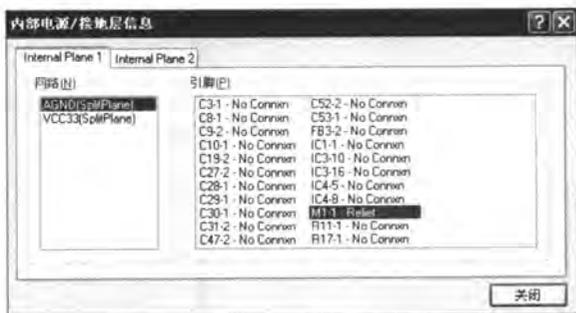


图 11-35 【内部电源/接地层信息】对话框



图 11-36 【电路板报告】设置对话框



若选中【只有选定的对象】复选框, 则生成的报告中将只列出当前 PCB 中处于选择状态下的图元的有关信息。

- [7] 设置完毕, 单击 **报告...** 按钮, 则系统在当前项目的“Documents”文件夹下, 自动生成了网页形式的电路板信息报告“Board Information-MP3.html”, 并显示在工作窗口中, 如图 11-37 所示。



图 11-37 网页形式的电路板信息报告

- [8] 打开 PCB 编辑器【优先设定】对话框中的【Reports】标签页，在【Board Information】中，进行如图 11-38 所示的设置。



图 11-38 设置“TXT”格式

- [9] 设置后，再次生成报告时，系统会同时生成文本格式的电路板信息报告，如图 11-39 所示。



图 11-39 文本格式的电路板信息报告

11.4.3 元器件报表

在原理图编辑环境中，原理图绘制完成后可以生成元器件报表。同样，在 PCB 编辑环境中，也可以生成元器件报表。

【案例 11-8】 元器件报表的生成



操作步骤

- [1] 打开设计文件“F Power.PcbDoc”。
- [2] 执行【报告】/【Bill of Materials】命令，则系统弹出【Bill of Materials For PCB Document】对话框，如图 11-40 所示。



该对话框的组成及设置内容与图 6-13 所示的【Bill of Materials For Project】对话框基本相同，读者可参看前面的有关介绍，在此不再重复。



图 11-40 【Bill of Materials For PCB Document】对话框

- [3] 单击 按钮，在弹出的菜单中执行【Report】命令，即可打开元器件报表的预览对话框，如图 11-41 所示。

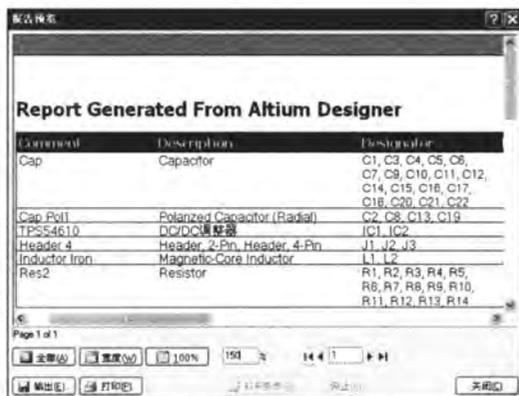


图 11-41 【报告预览】对话框

- [4] 单击对话框中的 按钮，可以将该报表进行保存，默认文件名为“F Power.xls”。
- [5] 保存后，单击 按钮，打开该 Excel 文件，如图 11-42 所示。

A	B	C	D	E	F	G	H	I	J	K
1	Report Generated From Altium Designer									
2	Cap	Capacitor			C1, C3, C4, C5, C6, C7, C8, C10, C11, C12, C14, C15, C16, C17, C18, C20, C21, C22			Cap		18
3										
4	Cap Pol1	Polarized Capacitor (Radial)			C2, C8, C13, CAPPR5-5x5			Cap Pol1		4
5	TPS54610	DC/DC调整器			IC1, IC2	PWP28		TPS54610		2
6	Header 4	Header, 2-Pin, Header, 4-Pin			J1, J2, J3	HDR1X4		Header 2, Header 4		3
7	Inductor Iron	Magnetic-Core Inductor			L1, L2	AXIAL-0.3		Inductor Iron		2
	Res2	Resistor			R1, R2, R3, R4, R5, R6, R7, R8, R9, R10, R11, R12, R13, R14			Res2		14
8										
9	星期一 12-二月-12-2007 12:29:11 PM									

图 11-42 元器件报表

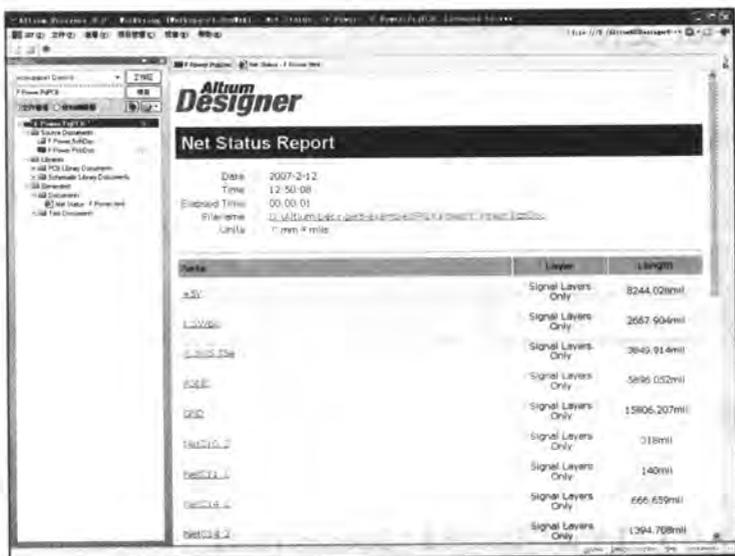


图 11-44 网络状态表

11.5 输出制造文件

在 Altium Designer 6.0 中, NC 钻孔和布线文件、自动装配和放置文件, 以及其他相关的制造文件可方便地加以生成, 并能够进行必要的验证和编辑, 以降低设计差错, 确保了制造和装配的有效完成。

在 PCB 编辑环境中, 执行【文件】/【输出制造文件】命令, 则会打开如图 11-45 所示的制造文件菜单, 菜单中显示了系统可以生成的各种与制造有关的文件或报告, 如 Gerber 文件、ODB++ 文件、钻孔向导、测试点报告、内电层设置等。

执行【文件】/【装配输出】命令, 则会打开如图 11-46 所示的装配输出菜单, 菜单中显示了可以生成的两种装配输出文件, 即装配图和自动放置文件。

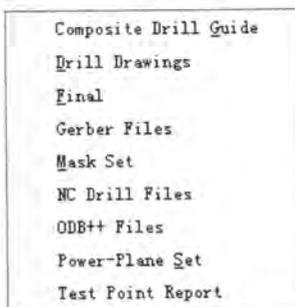


图 11-45 制造文件菜单

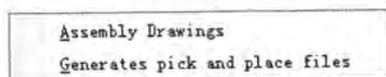


图 11-46 装配输出菜单

由于篇幅所限, 下面仅对常用的 Gerber 文件和 NC 钻孔文件加以介绍。

11.5.1 Gerber 文件

Gerber 文件是一种用来把 PCB 图中的布线数据转换为胶片的光绘数据,从而可以被光绘图机处理的文件格式。由于该文件格式符合 EIA 标准,因此各种 PCB 设计软件都有支持生成该文件的功能,而一般的 PCB 生产厂商就用这种文件来进行 PCB 的制作。实际设计中,有经验的 PCB 设计者通常会将 PCB 文件按自己的要求生成 Gerber 文件,之后再交给 PCB 厂商制作,以确保制作出来的 PCB 符合个人定制的设计需要。

【案例 11-10】 Gerber 文件的生成



操作步骤

- [1] 打开设计文件“F Power.PcbDoc”。
- [2] 执行【文件】/【输出制造文件】/【Gerber Files】命令,则打开【光绘文件设定】对话框,如图 11-47 所示。

该窗口中有 5 个标签页,即【一般】、【层】、【钻孔制图】、【光圈】、【高级】。图 11-47 所示为【一般】标签页中的内容,用于设定在输出的 Gerber 文件中使用的单位和格式。

【格式】栏中有 3 项选择,即“2:3”、“2:4”和“2:5”,分别代表了文件中使用的不同数据精度,如“2:3”就表示数据中含两位整数、3 位小数,相应的,另外两个分别表示数据中含有 4 位和 5 位小数。设计者根据自己在设计中用到的单位精度可进行选择设置。



设置的格式精度越高,对 PCB 制造设备的要求也就越高。

- [3] 打开【层】标签页,如图 11-48 所示。该标签页的左侧列表用于选择设定需要生成 Gerber 文件的工作层面,右侧列表则用于选择要加载到各个 Gerber 层的机械层尺寸信息。



图 11-47 【光绘文件设定】对话框(【一般】标签页)



图 11-48 【层】标签页设置



该标签页可同时用于设定需要镜像的工作层面。若选中【包含未连接中间层焊盘】复选框，则在 Gerber 文件中将绘出未连接的中间层的焊盘。

- [4] 打开【钻孔制图】标签页，如图 11-49 所示。用于选择设定钻孔统计图和钻孔导向图中要绘制的层对及钻孔统计图中标注符号的类型。
- [5] 打开【光圈】标签页，如图 11-50 所示。系统默认选中了【嵌入的光圈 (RS274X)】选项，即生成 Gerber 文件时自动建立光圈。若禁止该选项，则右侧的光图表将可以使用，设计者可自行加载合适的光图表。



图 11-49 【钻孔制图】标签页设置



图 11-50 【光圈】标签页设置



【光圈】的设定决定了 Gerber 文件的不同格式，一般有两种，即 RS274D 和 RS274X。RS274D 包含 X、Y 坐标数据，但不包含 D 码文件，需要用户给出相应的 D 码文件；RS274X 包含 X、Y 坐标数据，也包含 D 码文件，不需要用户再给出 D 码文件。D 码文件为 ASCII 文本格式文件，文件的内容包含了 D 码的尺寸、形状和曝光方式等。在没有特殊要求的前提下，建议设计者选择使用 RS274X 方式，即采用系统的默认设置即可。

- [6] 打开【高级】标签页，如图 11-51 所示。用于设置胶片尺寸及其边框大小、零字符格式、光圈匹配容许误差、板层在胶片上的位置、制造文件的生成模式及绘图器类型等。
- [7] 设置完毕，单击 按钮，系统即按照设置生成各个图层的 Gerber 文件，并加入到【Projects】面板中当前项目的“Generated”文件夹中。同时，系统启动 CAMtastic 编辑器，将所有生成的 Gerber 文件集成为“CAMtastic1.CAM”图形文件，并显示在编辑窗口中，如图 11-52 所示。在这里，设计者可以进行 PCB 制作版图的校验、修正、编辑等工作。



图 11-51 【高级】标签页设置

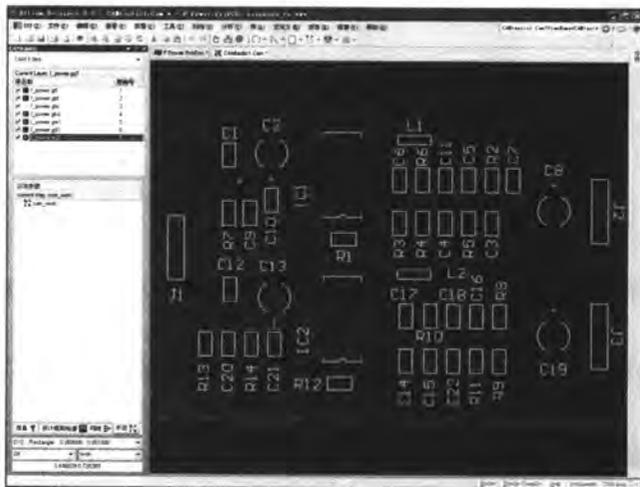


图 11-52 CAMtastic 编辑器及生成的 Gerber 文件

对应于 PCB 的不同工作层，所生成的 Gerber 文件有着不同的扩展名，如“Top Layer”对应的扩展名为“gtl”，“Bottom Layer”对应的扩展名为“gbl”，而“Top Overlay”对应的扩展名则为“gto”等。

11.5.2 NC 钻孔文件

由于制板时，PCB 的钻孔工作都是在数控钻孔机上进行的，因此生成 NC 钻孔文件可以直接给出钻孔机所需的钻孔资料，提高了 PCB 的加工速度，并进一步保证了钻孔加工位置的准确性。



【案例 11-11】 生成 NC 钻孔文件报告



操作步骤

- [1] 打开设计文件“F Power.PchDoc”。
- [2] 执行【文件】/【输出制造文件】/【NC Drill Files】命令，则打开【NC 钻孔设定】对话框，如图 11-53 所示。在该对话框中，可以设置钻孔文件中的单位、格式、零字符格式、参考位置等信息。



图 11-53 【NC 钻孔设定】窗口

- [3] 设置完毕，单击 按钮，系统即生成一个名称为“CAMtastic1.CAM”的图形文件，启动了 CAMtastic 编辑器，同时弹出【输入钻孔数据】窗口，如图 11-54 所示。



图 11-54 【输入钻孔数据】对话框

- [4] 单击 按钮后，所生成的“CAMtastic1.CAM”图形文件显示在编辑窗口中，如图 11-55 所示。在该环境中，设计者可以进行与钻孔有关的各种校验、修正、编辑等工作。



图 11-55 “CAMtastic1.CAM”文件

- [5] 在【Projects】面板的“Generated”文件夹下，双击打开所生成的 NC 钻孔文件报告“F Power.DRR”，如图 11-56 所示。



图 11-56 NC 钻孔文件报告

11.6 打印输出

在整个项目设计结束后，往往还需要将项目中的源文件、制作文件及生成的各种报表文件通过打印机打印出来，以供参考、校对及存档。



Altium Designer 6.0 为设计者提供综合的打印支持，设计者可以方便地创建个性化的打印件，所有打印都可以预览，以确保生成需要的精确设计视图。特别是对于 PCB 图的打印，由于 PCB 图是由很多图层组合而成，打印前设计者可准确定义需要打印的 PCB 层组合，设置比例、方向和打印模式，以获得完美的打印效果。

【案例 11-12】 打印 PCB 图 “F Power.PcbDoc”



操作步骤

- [1] 执行【文件】/【页面设定】命令，则打开【Composite Properties】对话框，该对话框用于设置打印页面的有关参数。在这里，将【刻度模式】设定为“Fit Document On Page”，不留页边距，使打印图形位于图纸的中心，如图 11-57 所示。



图 11-57 【Composite Properties】对话框

系统提供了两种【刻度模式】，即“Fit Document On Page”和“Scaled Print”。前者会将打印内容缩放到适合图纸大小，后者则由设计者自行设定打印缩放的比例因子，在该模式下面的【刻度】栏和【修正】栏都将变为可用，【刻度】栏用于填写比例因子，设定图形的缩放比例，若比例为“1.00”，即表示按实际大小打印；【修正】栏则是在【刻度】栏参数的基础上再进行 X、Y 方向的比例调整。

- [2] 单击对话框下方的 **高级** 按钮，进入【PCB 打印输出属性】对话框，如图 11-58 所示，该对话框用于设置要打印的 PCB 图的图层属性。
- [3] 双击“Multilayer Composite Print”左边的页面图标，进入【打印输出属性】对话框中，如图 11-59 所示。在右边的【层次】列表中列出的即为将要打印的工作层面，系统已默认列出所有有图元的层面，设计者通过下面的编辑按钮可以对打印层面进行添加、删除或排列打印优先次序等操作。
- [4] 双击【层次】列表中所选中的某一工作层面，如“Top Layer”，或者选中后，单击 **添加(A)** 或 **编辑(E)...** 按钮，即可打开相应的【层属性】对话框，进行图层属性的设置。在这里，关闭了顶层的数铜区，其余则采用系统的默认设置，如图 11-60 所示。

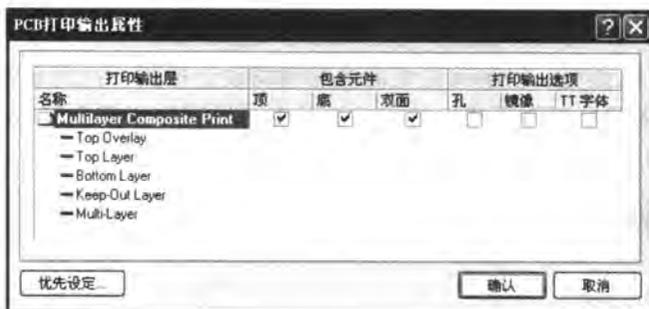


图 11-58 【PCB 打印输出属性】对话框



图 11-59 设置打印输出属性



图 11-60 设置图层属性

对于各类对象，系统都提供了 3 种打印模式，即“Full”（全部）、“Draft”（草图）和“Off”（关闭）。“Full”即打印全部的图形画面；“Draft”将只打印外形轮廓；“Off”则隐藏该类对象，不打印。设计者可以有选择地进行关闭或设置。

- [5] 同样的操作，关闭“Bottom Layer”的敷铜区。
- [6] 设置完毕，关闭对话框，逐步返回图 11-58 所示的【PCB 打印输出属性】对话框中。单击左下方的 **优先设定...** 按钮，进入【PCB 打印优先设定】对话框，如图 11-61 所示。在这里，设计者可以分别设定黑白打印和彩色打印时各个图层的打印灰度和色彩。

设计者也可以按照 PCB 编辑环境中已设定的图层颜色进行打印。单击 **从 PCB 恢复层的颜色(C)** 按钮，系统会弹出图 11-62 所示的确认更新提示框，单击 **Yes** 按钮后，即可完成颜色设定。

- [7] 设置完毕，单击 **确认** 按钮，返回 PCB 编辑窗口。执行【文件】/【打印预览】命令，系统打开预览对话框，设计者可以预览打印效果，如图 11-63 所示。



图 11-61 设定打印灰度或色彩

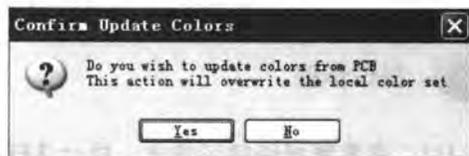


图 11-62 确认颜色更新提示框

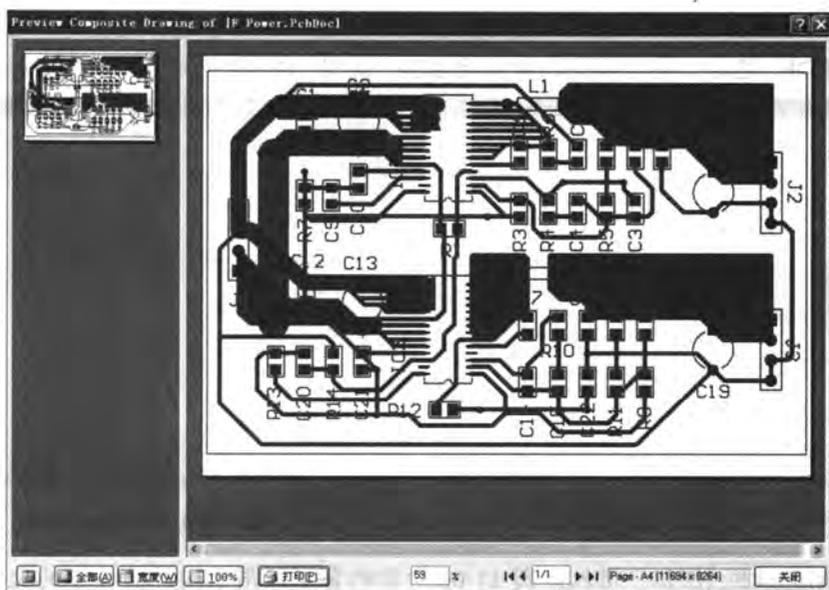


图 11-63 打印预览

[8] 单击 按钮，对打印机属性进行相关设置后，即可打印输出上面的 PCB 图。



这里输出的是多层同时打印的 PCB 图。实际设计中，为了清晰查看，也可以对每一工作层进行单层打印，特别是对于多层 PCB，顶层信号层与底层信号层最好不要同时选中打印，否则图层拥挤在一起，会严重影响视觉效果。

此外，还可以进行各种报表文件、制造及装配文件的打印输出，其设置相对比较简单，在此不再赘述。

11.7 智能 PDF 向导

Altium Designer 6.0 系统还提供了强大的 Smart PDF 向导，用以创建完全可移植、可导航

的原理图和 PCB 数据视图。通过 Smart PDF 向导，设计者可以把整个项目或选定的某些设计文件打包成 PDF 文档，在安装了 Acrobat Reader 的系统上都可以打开，进行阅读，从而成功实现了设计数据的共享。

【案例 11-13】 使用智能 PDF 向导建立 PDF 文档

本例中，将利用智能 PDF 向导，为项目“F Power.PrjPCB”建立可移植的 PDF 文档。



操作步骤

- [1] 在原理图编辑环境中，执行【File】/【Smart PDF】命令，或者在 PCB 编辑环境中，执行【文件】/【智能生成 PDF】命令，则打开【智能生成 PDF】向导，如图 11-64 所示。
- [2] 单击 **下一步(N) >** 按钮，进入如图 11-65 所示的窗口，用于选择设置是将当前项目输出为 PDF，还是只将当前文档输出为 PDF。这里，选择【当前项目 (F Power.PrjPCB)】。



图 11-64 【智能生成 PDF】向导



图 11-65 选择输出目标

- [3] 单击 **下一步(N) >** 按钮，进入如图 11-66 所示的窗口，用于选择项目中的设计文件。
- [4] 单击 **下一步(N) >** 按钮，进入如图 11-67 所示的窗口，用于对项目中的 PCB 文件的打印输出进行必要的设置，设置内容与 11.6 节中完全相同。



图 11-66 选择项目文件



图 11-67 PCB 打印输出设置

- [5] 单击 **下一步(N) >** 按钮, 进入如图 11-68 所示的窗口, 用于对生成的 PDF 进行附加设定, 包括图元的缩放、附加书签的生成, 以及原理图和 PCB 图的输出显示模式等。



生成的附加书签用来提供完全的设计导航, 可以在原理图页面和 PCB 图上浏览、显示元器件、网络、引脚等。

- [6] 单击 **下一步(N) >** 按钮, 进入如图 11-69 所示的窗口, 设置输出后是否被默认的 Acrobat Reader 打开。

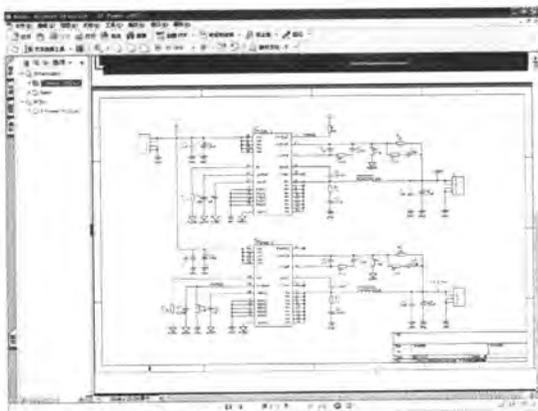


图 11-68 附加的 PDF 设置

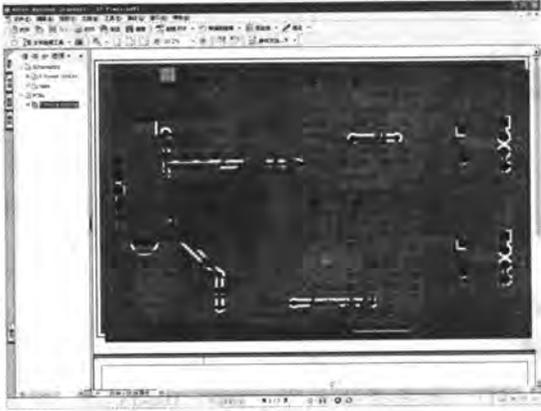


图 11-69 打开设置

- [7] 单击 **完成(F)** 按钮后, 系统即生成了相应的 PDF 文档, 并被 Acrobat Reader 打开, 显示在工作窗口中, 如图 11-70 所示。



(a) 原理图



(b) PCB 图

图 11-70 PDF 文档

- [8] 单击左侧列表中的任一附加标签, 即可进行浏览导航, 在窗口中放大显示相应的引脚、网络标签、端口、元器件、网络等, 如图 11-71 所示。

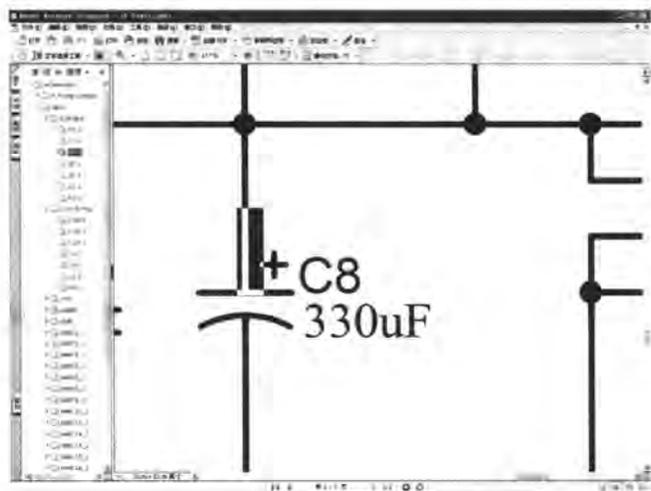


图 11-71 附加标签的浏览导航

11.8 综合实例——常规 DRC 校验及 PDF 文档的创建



设计要求

本例中，将对项目“mp3.PrjPCB”进行常规 DRC 校验，并为该项目建立相应的 PDF 文档。



设计思路

- (1) 合理进行常规 DRC 校验的有关设置，运行批处理 DRC 校验。
- (2) 通过违规定位，修改相应的违规设计。
- (3) 使用智能 PDF 向导建立 PDF 文档。



常规 DRC 校验

- [1] 打开设计文件“MP3.PcbDoc”。
- [2] 执行【工具】/【设计规则检查】命令，打开【设计规则检查器】对话框，进行 DRC 校验设置。其中，【Reports Options】中的各选项采用系统的默认设置。
- [3] 在【Rules To Check】窗口中，屏蔽掉其他的设计规则，只保留【Clearance】、【Short-Circuit】、【Un-Routed Net】、【Width】和【Routing Via Style】5 项，如图 11-72 所示。
- [4] 单击 按钮，开始运行批处理 DRC 校验。

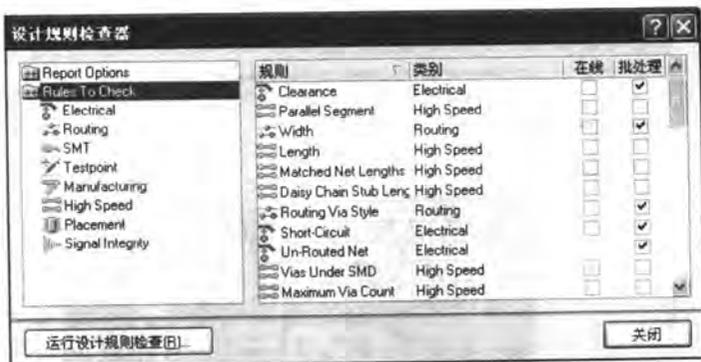


图 11-72 设置校验规则

- [5] 运行结束后，系统自动生成了网页形式的设计规则校验报告“Design Rule Check-MP3.html”，同时【Messages】面板打开，详细列出了各项违规的具体内容，如图 11-73 所示。可以看到，所显示的违规均为安全间距违规。

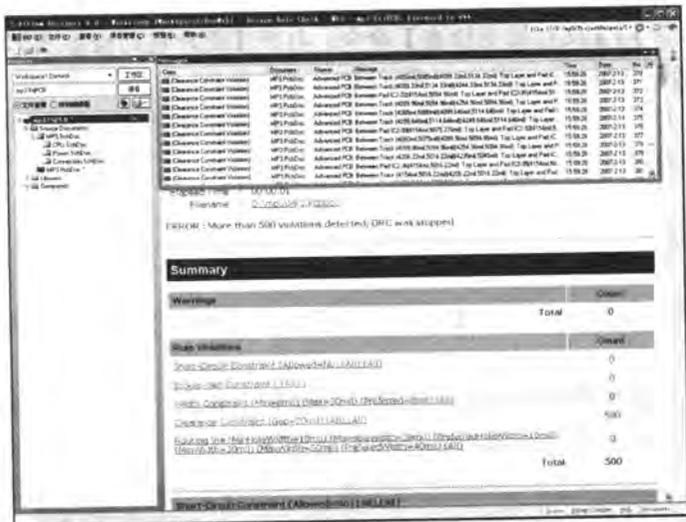


图 11-73 DRC 校验结果显示



修改违规设计

- [1] 单击设计规则校验报告中的某项违规信息，则系统自动切换到 PCB 编辑窗口中，系统已经以绿色高亮标志了该 PCB 上的相关违规设计。
- [2] 双击【Messages】面板中显示的某项违规信息，进行违规定位，如图 11-74 所示。本例中，安全间距违规的原因仍然是数铜时将安全间距限制进行了改动所致。
- [3] 执行【工具】/【重置错误标记】命令，清除绿色的错误标志。
- [4] 打开【PCB 规则和约束编辑器】对话框，将【Clearance】规则中的【最小间隙】值改为原来的“8mil”。



- [3] 单击 **下一步(N) >** 按钮, 进入【PCB 打印输出设置】对话框。在该对话框中, 双击“Multilayer Composite Print”左边的页面图标, 进入【打印输出属性】对话框, 如图 11-76 所示。

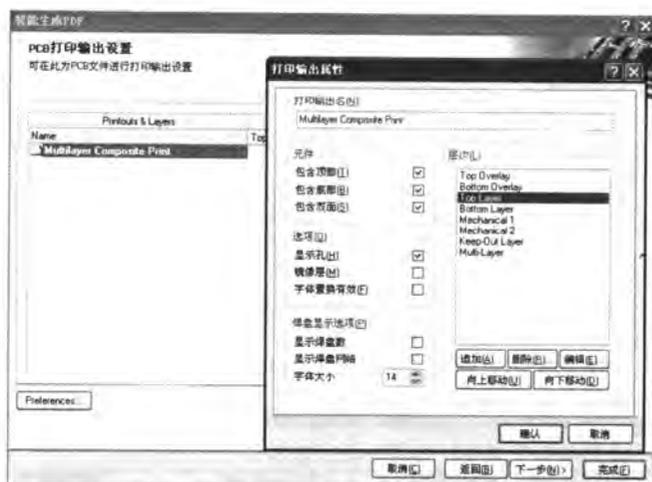


图 11-76 打印输出属性设置

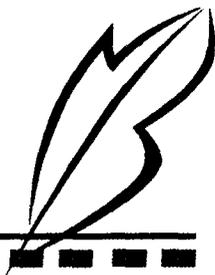
- [4] 选中左边的【显示孔】复选框, 对右边【层次】列表中的每一工作层面, 打开相应的【层属性】对话框进行设置。
- [5] 设置完毕, 单击 **Close** 按钮, 关闭【打印输出属性】对话框。之后单击 **Preferences...** 按钮, 在打开的【PCB 打印优先设定】对话框设定各图层的打印灰度, 如图 11-77 所示。



图 11-77 设定打印灰度

- [6] 单击 **确认** 按钮, 返回【智能生成 PDF】向导中。单击 **下一步(N) >** 按钮, 进入【附加的 PDF 设置】窗口中, 对所生成的 PDF 进行附加设定, 如图 11-78 所示。
- [7] 最后建立的 PDF 文档如图 11-79 所示。

第 12 章 信号完整性分析



在高速电路设计的整个流程中，电路板上的导线阻抗、传输时延、信号反射、网络间的窜扰及电源/地噪声等一系列由于高频所引发的问题，是每一个电路设计者都必须面对和考虑的。因此，为了保证产品的可靠运行，信号的完整性（Signal Integrity, SI）分析已成为一个必不可少的、重要的辅助设计手段。

Altium Designer 6.0 提供了集成的 SI 分析工具，使设计者可以在 PCB 布线前和布线后进行必要的 SI 分析。布线前的 SI 分析可以在原理图输入阶段或 PCB 的设计阶段进行，用于选择芯片的封装类型、图层堆栈、引脚分配、网络拓扑及终结策略等多种设计参数，以确定潜在的问题范围，为后续的物理设计提供最优指导，以便尽可能减少反复设计的设计周期。而当 PCB 布线结束后，设计者还可以在最终形成的 PCB 上运行阻抗、反射和窜扰等 SI 分析，以检查设计的实际性能，进一步优化信号的质量。



学习目标

- 了解信号完整性分析的基本概念
- 熟悉信号完整性分析的规则设置
- 掌握信号完整性分析的运行方式



实例讲解

- SI 模型的追加及设定
- 引脚编辑及引脚模型的创建
- IBIS 模型文件的下载及更新
- 分析过程中的 SI 模型设定
- 电源网络及地网络的设定
- 启动信号完整性分析器
- 在规则中设定公差值
- 反射分析的波形显示

12.1 信号完整性分析的基本概念

所谓信号完整性，顾名思义，是指信号通过信号线传输后仍能保持完整，即仍能保持其正确的功能而未受到损伤的一种特性。具体来说，是指信号在电路中以正确的时序和电压做出响应的能力。当电路中的信号能够以正确的时序、要求的持续时间和电压幅度进行传送，并到达输出端时，说明该电路具有良好的信号完整性，而当信号不能正常响应时，就出现了信号完整性问题。

进行信号完整性分析的目的是为了**保证可靠的高速数据传输**，而一个高速系统能否正确工作，在很大程度上就取决于信号的**定时即时序是否准确**，时序则与信号在传输线上的**传输延迟及信号波形的损坏程度**等有着密切的关系。一般说来，差的信号完整性是由多种因素共同引起的，如集成电路的**切换速度过高**，**端接元器件的布设不正确**，**电路的互连不合理**等都会引发信号完整性问题。

在高速电路设计中，常见的 SI 问题主要有如下几种。

1. 传输延迟 (transmission delay)

传输延迟表明数据或时钟信号没有在规定时间内以一定的持续时间和幅度到达接收端。信号延迟是由**驱动过载**、**布线过长的传输线效应**引起的，传输线上的**等效电容、电感**会对信号的**数字切换产生延时**，影响集成电路的**建立时间和保持时间**。集成电路只能按照规定的时序来接收数据，**迟延足够长会导致集成电路无法正确判断数据**，则电路将不能正常工作甚至完全不能工作。

在高频电路设计中，信号的传输延迟是一个无法完全避免的问题，为此引入了一个**延迟容限**的概念，即在保证电路能够正常工作的前提下，所允许的**信号最大时序变化量**。

2. 反射 (reflection)

反射就是传输线上的回波，信号功率的一部分经传输线传给负载，另一部分则向源端反射。在高速设计中，可以把导线等效为传输线，而不再是集总参数电路中的导线。若**阻抗匹配**（源端阻抗、传输线阻抗与负载阻抗相等），则反射不会发生；反之，若**负载阻抗与传输线阻抗失配**就会导致接收端的反射。

布线的某些几何形状，不适当的端接，经过连接器的传输及电源平面不连续等因素均会导致信号的反射。由于反射，会导致传送信号出现严重的**过冲 (Overshoot)** 或 **下冲 (Undershoot)** 现象，致使波形变形、逻辑混乱。

3. 窜扰 (crosstalk)

窜扰是没有电气连接的信号线之间的**感应电压和感应电流**所导致的**电磁耦合**。这种耦合会使信号线起着**天线**的作用，其**容性耦合**会引发耦合电流，**感性耦合**会引发耦合电压，并且随着**时钟速率的升高**和**设计尺寸的缩小**而加大。这是由于信号线上有**交变的信号电流**通过时，会产生**交变的磁场**，处于该磁场中的其他信号线会感应出信号电压。



印制电路板层的参数、信号线的间距、驱动端和接收端的电气特性，以及信号线的端接方式等都对窜扰有一定的影响。

4. 接地反弹 (Ground Bounce)

接地反弹是指由于电路中较大的电流涌动而在电源与接地平面间产生大量噪声的现象。如大量芯片同步切换时，会产生一个较大的瞬态电流从芯片与电源平面间流过，芯片封装与电源间的寄生电感、电容和电阻会引发电源噪声，使得零电位平面上产生较大的电压波动（可能高达 2V），足以造成其他元器件的误动作。

由于接地平面的分割（分为数字接地、模拟接地、屏蔽接地等），可能引起数字信号传到模拟接地区域时，产生接地平面回流反弹；同样，电源平面分割也可能出现类似危害。负载容性的增大，阻性的减小，寄生参数的增大，切换速度的增高，以及同步切换数目的增加，均可能导致接地反弹增加。

除此之外，还有其他一些与电路功能本身无关的信号完整性问题，如高速、高密元器件的封装互连延迟，电路板上的网络阻抗，电磁兼容性等。因此，掌握信号完整性分析的基本运行方式，并将其紧密地贯穿在高速电路的整体设计流程中，对于提高设计的可靠性，降低设计的成本，应该说是非常重要和必要的。

12.2 元器件的 SI 模型

与电路仿真类似，信号完整性分析也是建立在元器件的模型基础之上的，这种模型就称为 Signal Integrity 模型，简称 SI 模型。

12.2.1 分析之前的 SI 模型设定

作为一种外在的表现形式，很多元器件的 SI 模型与相应的原理图符号、封装模型、仿真模型等一起被系统存放在集成库文件中，包括 IC（集成电路）、Resistor（电阻类元器件）、Capacitor（电容类元器件）、Connector（连接器类元器件）、Diode（二极管类元器件）及 BJT（双极性三极管类元器件）等。需要进行信号完整性分析时，设计者必须为设计中所用到的每一个元器件设置正确的 SI 模型，这一操作可以在信号完整性分析之前进行，也可以在信号完整性分析的过程中进行。

【案例 12-1】 SI 模型的追加及设定



操作步骤

- [1] 打开某一电路原理图，双击需设置的某一元器件，如电阻“R2”，打开相应的【元件属性】对话框。
- [2] 查看【Models】栏中显示的类型，若元器件的 Signal Integrity 模型不存在，则单击下方的 按钮，在系统弹出的【加新的模型】对话框中，选择“Signal Integrity”，如图 12-1 所示。



图 12-1 追加 SI 模型

- [3] 单击 **确认** 按钮后，则打开【信号完整性模型】对话框，该对话框用于对追加的信号完整性模型进行必要的设定，包括模型名称、描述、类型、数值等。在【类型】文本编辑栏中可以选择相应的元器件类型。这里选择了“Resistor”，并在【数值】文本框中输入了适当的阻值“2.2K”，如图 12-2 所示。

模型名应与系统集成库中提供的相应名称一致，以保证信号完整性分析的顺利进行。



图 12-2 SI 模型设定

- [4] 单击 **确认** 按钮返回【元件属性】对话框，可以看到【Models】栏中已显示出追加的 SI 模型。
- [5] 设定了元器件的 SI 模型之后，执行【Design】/【Update PCB Document】命令，即可完成相应 PCB 文件中的同步更新。



上面的案例是对无源元器件（电阻、电容等）进行的 SI 模型设定，过程比较简单。对于 IC 类的元器件，如 CMOS、TTL 等，其 SI 模型的设定也是在【信号完整性模型】对话框中完成的。一般来说，只需设定其技术特性就可以了，但在某些情况下，还需要进行一些额外的设定，如编辑某一引脚的电气特性或新建一个引脚模型等，以满足特殊的应用需要。

【案例 12-2】 引脚编辑及引脚模型的创建



操作步骤

- [1] 打开某一 IC 类元器件的【信号完整性模型】对话框。可以看到，在对话框下方的【引脚模型】窗口中，列出了该元器件的所有引脚。
- [2] 选中某一引脚后，其右边相应的引脚模型及技术下拉列表框被激活，此时可进行简单的引脚特性编辑。如图 12-3 所示，将输入引脚 13 的技术特性即工艺类型设定为了“AS”（Advanced Schottky Logic），即高级肖特基晶体管逻辑。



所有引脚中，具有电源性质的引脚是不可编辑的。

- [3] 单击对话框右下方的【**添加/编辑模型(A)**】按钮，打开相应的【引脚模型编辑器】对话框。利用此编辑器，设计者可以自行创建新的引脚模型。
- [4] 在【模型名】文本编辑栏中选择“New”，表示要新建一个引脚模型，之后可在【Model Name】对应的数值栏中输入新建的引脚模型名称，如“TEST”，并设定其他的参数数值，如图 12-4 所示。



图 12-3 引脚编辑



图 12-4 【引脚模型编辑器】对话框

- [5] 单击【**确认**】按钮，返回【信号完整性模型】对话框中。可以看到新建的引脚模型“TEST-in.mac”已添加在【输入模型】下拉列表框内，如图 12-5 所示。



在【引脚模型编辑器】的【钳位】及【Resistance/Capacitance】(阻值/容量)选项卡中还可以进一步设定新建引脚模型的电气参数。不过,这些参数与具体的芯片有关,需要较为专业的知识和数据。因此,如果设计者不是很清楚,应暂时使用系统提供的默认数据。



图 12-5 新建的引脚输入模型

12.2.2 IBIS 模型

为了简化设定 SI 模型的操作,并且在进行反射、窜扰、振荡和不匹配阻抗等信号完整性分析时能够保证适当的精度和仿真速度,很多厂商为 IC 类的元器件提供了现成的引脚模型供设计者选择使用,这就是 IBIS (Input/Output Buffer Information Specification, 输入/输出缓冲器信息规范)模型文件,扩展名为“.ibs”。

IBIS 模型是反映芯片驱动和接收电气特性的一种国际标准。采用简单直观的文件格式提供了直流的电压和电流曲线,以及一系列的上升和下降时间、驱动输出电压、封装的寄生参数等信息,但并不泄露电路内部构造的知识产权细节,因而获得了很多芯片生产厂家的支持。此外,由于该模型比较简单,仿真分析时的计算量较少,但仿真精度却与其他模型(如 SPICE 模型)相当,这种优势在 PCB 的密度越来越高、需要仿真分析的设计细节越来越多的趋势下显得尤为重要。

IBIS 模型主要来自元器件的生产厂家,使用时到相应的网站免费下载即可。从 EDA 工具销售商处也可以获得一部分通用元器件的 IBIS 模型,对于实在找不到的 IBIS 模型,设计者还可以通过一定的方法自己生成。

使用 IBIS 模型的方法很简单,即在元器件的【信号完整性模型】对话框中单击  按钮,打开已有的 IBIS 文件就可以了。

【案例 12-3】 IBIS 模型文件的下载及更新

本例中，将为设计中所用到的某一元器件“EPM7032”下载新的 IBIS 模型并更新，该元器件在系统提供的集成库“Altera MAX 7000B.IntLib”中，是 Altera 公司的产品。



操作步骤

- [1] 登录 Altera 公司的网站 <http://www.Altera.com.cn>，在其下载中心处下载相应的仿真 IBIS 模型文件“max7000b.ibs”。
- [2] 双击所放置的元器件“EPM7032”，打开【元件属性】对话框。在【Models】栏中，选中 Signal Integrity 模型，单击下面的【编辑...】按钮，则打开【信号完整性模型】对话框，该对话框显示了原 IBIS 模型文件的有关信息，如图 12-6 所示。
- [3] 单击该对话框中的【更新IBIS文件】按钮，则系统弹出【打开】对话框，供设计者查找选择所需的 IBIS 模型文件，如图 12-7 所示。

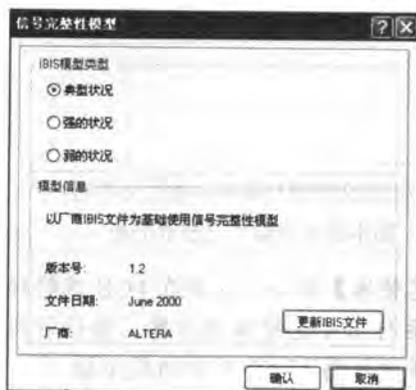


图 12-6 原 IBIS 模型文件信息



图 12-7 打开新 IBIS 模型文件

- [4] 单击【打开(O)】按钮后，则原 IBIS 模型文件被成功更新，系统弹出相应的提示框，如图 12-8 所示。
- [5] 单击【OK】按钮关闭提示框，此时【信号完整性模型】对话框中显示出了更新后的 IBIS 模型文件有关信息，如图 12-9 所示。



图 12-8 更新提示框



图 12-9 新 IBIS 模型文件信息

- [6] 依次单击  按钮返回原理图编辑环境。同样，执行【Design】/【Update PCB Document】命令，可将该更新同步到 PCB 文件中。



在对元器件“EPM7032”进行 IBIS 模型文件更新的同时，其所在的集成库“Altera MAX 7000B.IntLib”中所有元器件的 IBIS 模型文件均被更新。

12.2.3 分析过程中的 SI 模型设定

在复杂、高速的电路系统中，所用到的元器件数量及种类比较繁多。由于各种原因的限制，在信号完整性分析之前，设计者未必能逐一进行相应的 SI 模型设定。因此，执行了信号完整性分析的命令之后，系统会首先进行自动检测，给出相应的状态信息，以帮助设计者完成必要的 SI 模型设定与匹配。

【案例 12-4】 分析过程中的 SI 模型设定



操作步骤

- [1] 打开一个要进行信号完整性分析的项目。



不管是在原理图环境下还是在 PCB 编辑器中，对某一设计文件进行信号完整性分析时，首先应保证该文件属于某一项目中。若作为自由文件出现，则不能运行信号完整性分析。

- [2] 在原理图编辑环境中，执行【Tools】/【信号完整性】命令，或者在 PCB 编辑环境中执行【工具】/【信号完整性】命令，开始运行信号完整性分析器，若设计文件中存在没有设定 SI 模型的元器件，则系统会弹出如图 12-10 所示的提示框。

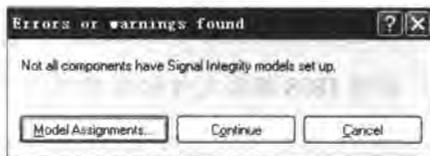


图 12-10 未设定 SI 模型提示框

- [3] 单击该提示框中的  按钮，会打开 SI 模型配置的显示窗口，显示每一元器件的 SI 模型及其所对应的配置状态，供设计者参考或修改，如图 12-11 所示。



开始运行信号完整性分析器时，系统已经为一些没有设定模型的元器件添加了 SI 模型，但可信度有高、中、低之分，显示在【Status】栏中。除此之外，【Status】栏还用于显示“Model Found”（找到 SI 模型）、“No Match”（没有匹配的 SI 模型）等状态信息。

- [4] 双击需要修改 SI 模型的元器件，会打开相应的【信号完整性模型】对话框，设计者可进行 SI 模型的重新设定，或导入 IBIS 模型文件。
- [5] 修改完毕，返回显示窗口，此时对应的【Status】栏中会显示“User Modified”（用户已修改）的信息，同时右边的【更新原理图】复选框被选中。

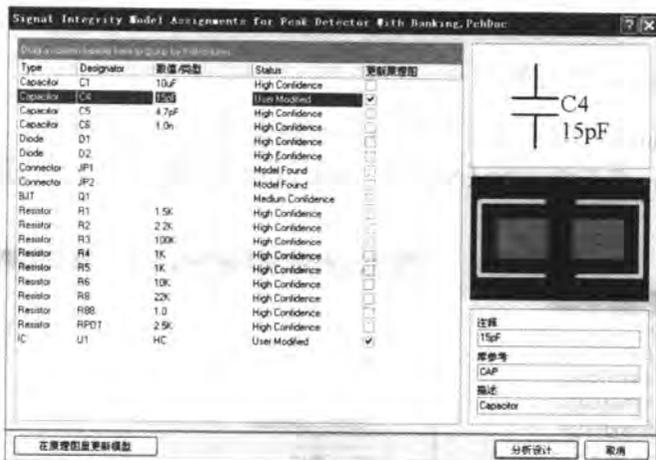


图 12-11 SI 模型配置显示窗口

- [6] 单击窗口左下方的 **在原原理图更新模型** 按钮，即可将修改后的模型信息更新到原理图中，此时对应的【Status】栏中会显示“Model Saved”（模型已保存）的状态信息，如图 12-12 所示。

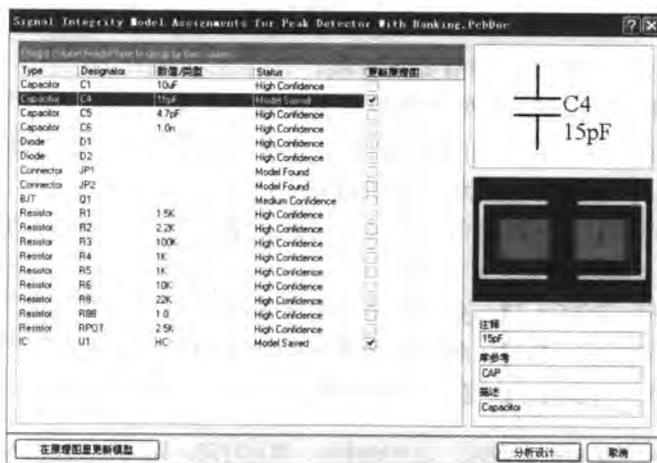


图 12-12 模型信息已更新到原理图中

12.3 设置信号完整性分析规则

与自动布局和自动布线过程类似，在 PCB 上进行信号完整性分析之前，也需要先对有关的规则加以合理设置，以便准确检测出 PCB 上潜在的信号完整性问题。

信号完整性的规则设置也是通过【PCB 规则和约束编辑器】对话框来进行的。执行【设计】/【规则】命令，打开【PCB 规则和约束编辑器】对话框，在左边窗口中单击【Signal Integrity】前面的图标，可以看到需要设置的信号完整性分析规则共有 13 项，如图 12-13 所示。

1. 【Signal Stimulus】规则

【Signal Stimulus】规则主要用于设置信号完整性分析中的激励信号。选中该选项，执行【新建规则】命令，单击新建的【Signal Stimulus】子规则即可打开设置窗口，如图 12-14 所示。

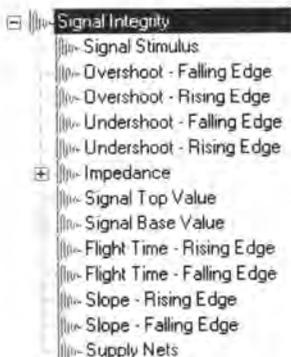


图 12-13 信号完整性分析规则



图 12-14 【Signal Stimulus】规则设置

【约束】区域内，需要设置的有如下 5 项。

- 【激励源种类 [K]】：激励信号的种类设置，有 3 种选择，即“Constant Level”（常数电平即直流信号）、“Single Pulse”（单脉冲信号）和“Periodic Pulse”（周期性脉冲信号），系统默认设置为“Single Pulse”
- 【开始电平 [L]】：激励信号的初始电平设置，有两种选择，即“Low Level”（低电平）和“High Level”（高电平）
- 【开始时间 [s] [A]】：激励信号高电平脉宽的起始时间设置
- 【停止时间 [s] [O]】：激励信号高电平脉宽的终止时间设置
- 【时间周期 [s] [P]】：激励信号的周期设置



设置激励信号的时间参数时，如开始时间、停止时间、周期等，在输入数值的同时，要注意添加时间单位，以免设置出错。

2. 【Overshoot-Falling Edge】规则

【Overshoot-Falling Edge】规则主要用于设置信号下降边沿所允许的最大过冲值，即低于信号基值的最大阻尼振荡。选中该选项，执行【新建规则】命令，单击新建的【OvershootFalling】子规则打开相应的设置窗口，如图 12-15 所示。

【约束】区域内，只需要设置最大过冲值的具体数值，即【最大 (Volts) (M)】，系统默认单位是伏特。

3. 【Overshoot-Rising Edge】规则

【Overshoot-Rising Edge】规则与上面的【Overshoot-Falling Edge】规则相对应，主要用



于设置信号上升边沿所允许的最大过冲值，即高于信号基值的最大阻尼振荡。选中该选项，执行【新建规则】命令，单击新建的【OvershootRising】子规则打开相应的设置窗口，在【约束】区域内只需设置最大过冲值的具体数值即可，如图 12-16 所示。



图 12-15 【Overshoot-Falling Edge】规则设置

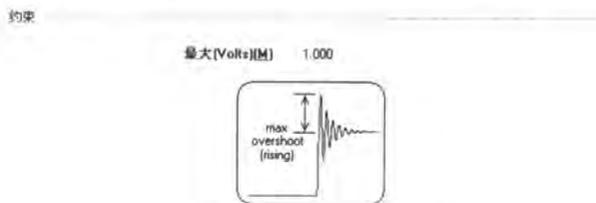


图 12-16 【Overshoot-Rising Edge】规则参数设置

4. 【Undershoot-Falling Edge】规则

【Undershoot-Falling Edge】规则主要用于设置信号下降边沿所允许的最大下冲值，即下降边沿上高于信号基值的最大阻尼振荡，具体数值在【约束】区域内进行设置，如图 12-17 所示。

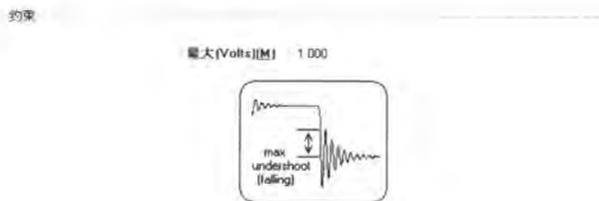


图 12-17 【Undershoot-Falling Edge】规则参数设置

5. 【Undershoot-Rising Edge】规则

【Undershoot-Rising Edge】规则主要用于设置信号上升边沿所允许的最大下冲值，具体数值在【约束】区域内进行设置，如图 12-18 所示。

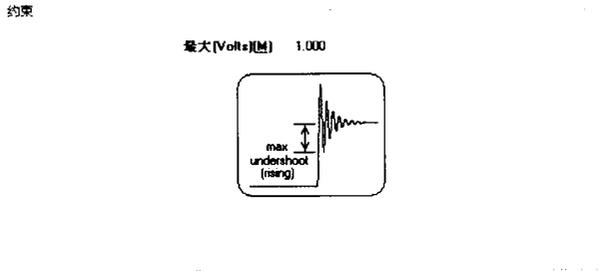


图 12-18 【Undershoot-Rising Edge】规则参数设置

6. 【Impedance】规则

【Impedance】规则主要用于设置电路板上的最小和最大阻抗。单击已有的【MaxMin Impedance】子规则，打开设置窗口。【约束】区域内可以设置电路允许阻抗的最大值和最小值，如图 12-19 所示。

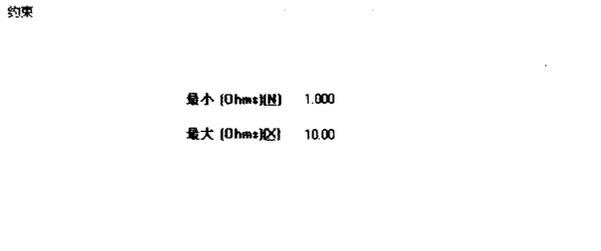


图 12-19 【Impedance】规则参数设置

7. 【Signal Top Value】规则

【Signal Top Value】规则主要用于设置信号在高电平状态下所允许的最小稳定电压值。单击新建的【SignalTopValue】子规则，打开相应的设置窗口，在【约束】区域内只需设置最小电压的具体数值即可，如图 12-20 所示。

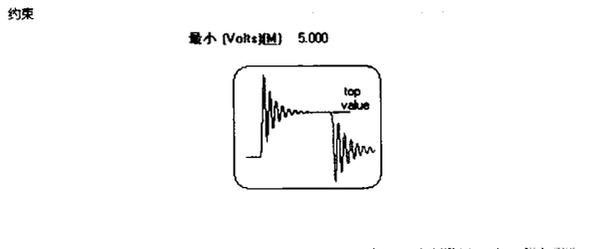


图 12-20 【Signal Top Value】规则参数设置



8. 【Signal Base Value】规则

【Signal Base Value】规则主要用于设置信号基值电压的最大值，具体数值在【约束】区域内进行设置，如图 12-21 所示。

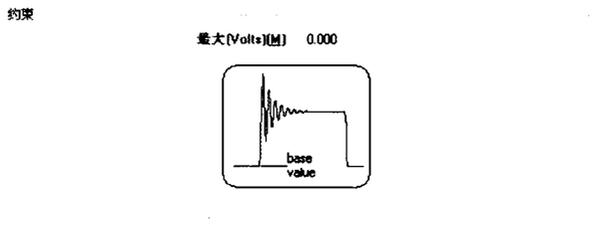


图 12-21 【Signal Base Value】规则参数设置

9. 【Flight Time-Rising Edge】规则

【Flight Time-Rising Edge】规则主要用于设置信号上升边沿的最大延迟时间，一般指上升到信号设定值的 50% 时所需要的时间，具体数值可在【约束】区域内进行设置，系统默认单位为秒，如图 12-22 所示。

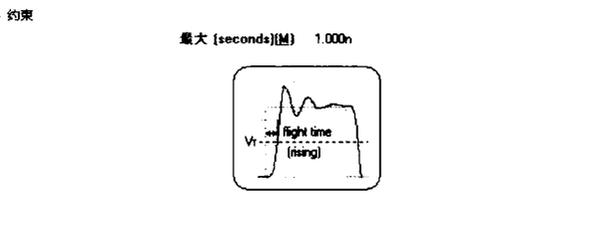


图 12-22 【Flight Time-Rising Edge】规则参数设置

10. 【Flight Time-Falling Edge】规则

【Flight Time-Falling Edge】规则主要用于设置信号下降边沿的最大延迟时间，一般指实际的输入电压到阈值电压之间的时间，具体数值在【约束】区域内进行设置，如图 12-23 所示。

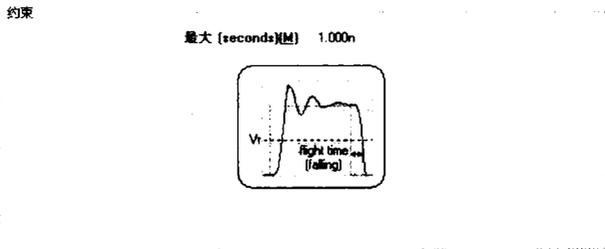


图 12-23 【Flight Time-Falling Edge】规则参数设置

11. 【Slope-Rising Edge】规则

【Slope-Rising Edge】规则主要用于设置信号的上升沿从阈值电压上升到高电平电压所允许的最大延迟时间，具体数值在【约束】区域内进行设置，如图 12-24 所示。

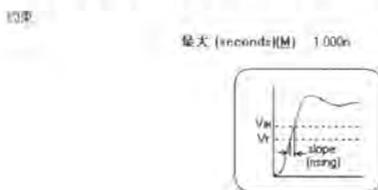


图 12-24 【Slope-Rising Edge】规则参数设置

12. 【Slope-Falling Edge】规则

【Slope-Falling Edge】规则主要用于设置信号的下降沿从阈值电压下降到低电平电压所允许的最大延迟时间，具体数值在【约束】区域内进行设置，如图 12-25 所示。

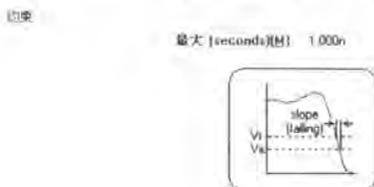


图 12-25 【Slope-Falling Edge】规则参数设置

13. 【Supply Nets】规则

【Supply Nets】规则主要用于设置 PCB 中电源网络或地网络的电压值，是在 PCB 编辑环境下进行信号完整性分析时所必须设定的规则。

【案例 12-5】电源网络及地网络的设定



操作步骤

- [1] 在【PCB 规则和约束编辑器】对话框中，选中【Signal Integrity】下的【Supply Nets】规则，执行【新建规则】命令，新建一个【SupplyNets】子规则。
- [2] 单击新建的【SupplyNets】子规则，打开相应的设置窗口。
- [3] 在【名称】栏中输入“VCC”，规则匹配对象为【网络】，单击 按钮，在下拉列表框中选择“VCC5”，并在下面的【约束】区域内设定【电压】值为“5V”，如图 12-26 所示。



图 12-26 设定电源网络

- [4] 单击 **适用** 按钮，完成该规则的设置。
- [5] 再次选中 **【Supply Nets】** 规则，执行 **【新建规则】** 命令，新建一个 **【SupplyNets】** 子规则。
- [6] 打开设置窗口，在 **【名称】** 栏中输入“GND”，规则匹配对象为 **【网络】**，单击 **▼** 按钮，在下拉列表框中选择“GND”，并在下面的 **【约束】** 区域内设定 **【电压】** 值为“0V”，如图 12-27 所示。



图 12-27 设定接地网络

- [7] 单击 **适用** 按钮，完成该规则的设置。



对于信号完整性分析的相关规则，也可以在原理图编辑环境中进行设定。通过放置 PCB 布局标志，进入到 **【选择设计规则类型】** 窗口中，可设定信号完整性分析的有关规则，之后使用设计同步器即可传递到 PCB 设计文件中。

12.4 信号完整性分析

在对元器件的 SI 模型设定及信号完整性分析的有关规则有了初步了解以后，下面来看一下如何进行基本的信号完整性分析。

信号完整性分析可以分为两步进行：第一步是对所有可能需要进行分析的网络进行一次初步的分析，从中可以了解到哪些网络的信号完整性最差；第二步是筛选出一些关键信号进行进一步的分析，以达到设计优化的目的，这两步的具体实现都是在信号完整性分析器中进行的。

12.4.1 启动信号完整性分析器

Altium Designer 6.0 系统提供了一个高效的信号完整性分析器，采用成熟的传输线计算方法及 IBIS 模型进行仿真，可进行布线前和布线后的信号完整性分析，能够产生准确的仿真结果，并且以波形的形式直观显示在图形界面下。同时，针对不同的信号完整性问题，Altium Designer 6.0 还提供了有效的终端补偿方式，以帮助设计者获得最佳的解决方案。

【案例 12-6】 启动信号完整性分析器



操作步骤

- [1] 在 PCB 编辑环境中，设置了信号完整性分析的有关规则之后，执行【工具】/【信号完整性】命令，系统开始运行信号完整性分析器，弹出如图 12-10 所示的提示框。
- [2] 单击该提示框中的 **Model Assignments...** 按钮，打开如图 12-11 所示的 SI 模型配置显示窗口，根据提示，进行元器件 SI 模型的设定或修改。
- [3] 更新到原理图中之后，单击图 12-11 所示的 SI 模型配置显示窗口中的 **分析设计...** 按钮，则打开如图 12-28 所示的【信号完整性设定选项】对话框，同时，在工作窗口的右下角面板控制中心处将会出现一个 **信号完整性** 按钮。



图 12-28 【信号完整性设定选项】对话框

若设计文件中的所有元器件已设定了相应的 SI 模型，则执行【工具】/【信号完整性】命令后，将直接打开【信号完整性设定选项】对话框。该对话框中有两个选项设置，即【导线阻抗】和【Average Track Length】（导线长度），完成 PCB 布线后，这两个参数会被实际布线的电气参数所取代，一般采用默认值即可。

[4] 单击【信号完整性设定选项】对话框中的 **分析设计** 按钮，系统即开始进行信号完整性分析。分析完毕，会打开如图 12-29 所示的【信号完整性】界面窗口。

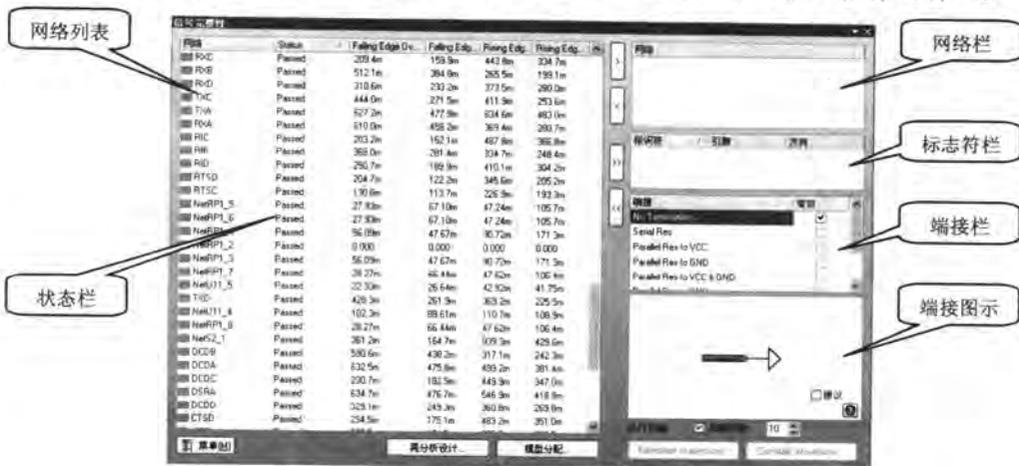


图 12-29 【信号完整性】界面窗口

在该窗口中显示了进行信号完整性初步分析的结果，包括各网络的状态及是否通过了相应的规则，如上冲幅度、下冲幅度等。通过相应的设置，可以对设计进行进一步的分析和优化。

单击工作窗口右下角的 **信号完整性** 按钮，同样可以打开【信号完整性】界面窗口，但是两种操作略有不同。执行【工具】/【信号完整性】命令，在启动信号完整性分析器的同时，系统会自动进行一次分析操作，并在窗口上显示当前的结果；而单击 **信号完整性** 按钮，则不会进行新的分析，在界面窗口上所显示的是上一次分析的结果。

12.4.2 【信号完整性】窗口的组成

如图 12-29 所示，【信号完整性】界面窗口主要由以下几部分组成。

1. 网络列表

列出了设计文件中的所有可能需要进行分析的网络。在分析之前，可以选中需要进一步分析的网络，单击  按钮，添加到右边的网络栏中。

2. 状态栏

用来显示相应网络进行信号完整性分析后的状态，一般有 3 种。

- Passed: 表示通过，没有问题
- Not analyzed: 表明由于某种原因导致对该信号的分析无法进行
- Failed: 分析失败

3. 标志符栏

用来显示网络栏中所选中网络的连接元器件引脚及信号的方向。

4. 端接栏

在该栏中, Altium Designer 6.0 系统给出了 8 种不同的端接策略以消除或减少电路中由于反射所造成的信号完整性问题, 相应的图示显示在下面的端接图示窗口中。

- **【No Termination】:** 无终端补偿, 如图 12-30 所示。该方式中, 直接进行信号的传输, 对终端不进行补偿, 是系统的默认方式
- **【Serial Res】:** 串阻补偿, 如图 12-31 所示。即在点对点的连接方式中, 直接串入一个电阻, 以减少外来的电压波形的幅值, 合适的串阻补偿将使得信号正确终止, 消除接收器的过冲现象



图 12-30 无终端补偿

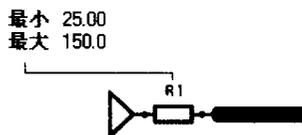


图 12-31 串阻补偿

- **【Parallel Res to VCC】:** 电源 VCC 端并阻补偿, 如图 12-32 所示。对于线路的信号反射, 这是一种比较好的补偿方式, 在电源 VCC 输入端并联的电阻是和传输线阻抗相匹配的, 只是由于不断有电流流过, 因此将会增加电源的功率消耗, 导致低电平电压的升高, 该电压将根据电阻值的变化而变化
- **【Parallel Res to GND】:** 接地端并阻补偿, 如图 12-33 所示。与电源 VCC 端并阻补偿方式类似, 这也是终止线路信号反射的一种比较好的方法。同样, 由于有电流流过, 会导致高电平电压的降低

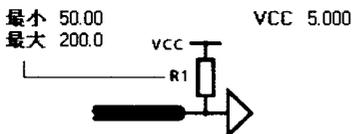


图 12-32 电源 VCC 端并阻补偿

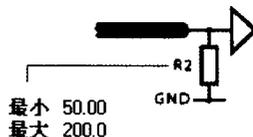


图 12-33 接地端并阻补偿

- **【Parallel Res to VCC& GND】:** 电源端与地端同时并阻补偿, 如图 12-34 所示。该方式将电源端并阻补偿与接地端并阻补偿结合起来使用, 适用于 TTL 总线系统, 而对于 CMOS 总线系统则一般不建议使用

该方式相当于在电源与地之间直接接入了一个电阻, 会有较大的直流电流通过, 因此应仔细选择两个并联电阻的阻值, 以防止电流过大。

- **【Parallel Cap to GND】:** 地端并联电容补偿, 如图 12-35 所示。在接收输入端对地并联一个电容, 对于电路中信号噪声较大的情况, 是一种比较有效的补偿方式

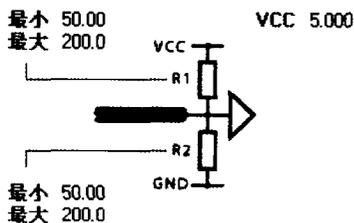


图 12-34 电源端与地端同时并阻补偿

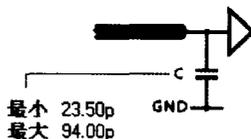


图 12-35 地端并联电容补偿

制作 PCB 时,设计者一般会使用该方式消除铜膜导线在布线的拐弯处所引起的波形畸变,但同时也会导致信号波形的上升沿或下降沿变得太平坦,以致增加上升时间或下降时间。

- **【Res and Cap to GND】**: 地端并阻、并容补偿,如图 12-36 所示。即在接收输入端对地并联一个电容和一个电阻,与地端仅仅并联电容的补偿效果基本一样,只不过在终结网络中不再有直流电流流过。当时间常数 RC 大约为延迟时间的 4 倍时,这种补偿方式可以使传输线上的信号被充分终止
- **【Parallel Schottky Diode】**: 并联肖特基二极管补偿,如图 12-37 所示。在传输线终结的电源和地端并联肖特基二极管可以减少接收端信号的过冲和下冲值。大多数标准逻辑集成电路的输入电路都采用了这种补偿方式

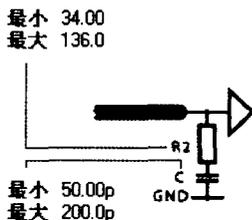


图 12-36 地端并阻、并容补偿

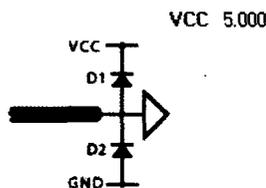


图 12-37 并联肖特基二极管补偿

12.4.3 信号完整性分析器的设置与运行

对于信号完整性分析器的设置主要通过【信号完整性】窗口左下方的菜单命令来完成。单击 **显示菜单** 按钮,会打开如图 12-38 所示的命令菜单。

1. 【详细】命令

执行该命令,系统会打开如图 12-39 所示的窗口,用来显示在网络列表中所选中网络的详细情况,包括元器件个数、导线个数,以及根据所设定的分析规则得出的各项数值等。

2. 【查找相关网络】命令

执行该命令,可以在【信号完整性】界面窗口中查找所有与选中网络有关联的网络。

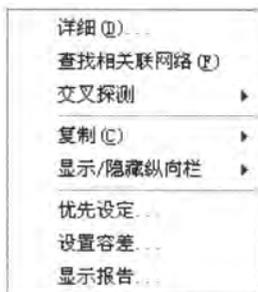


图 12-38 命令菜单



图 12-39 全部分析结果显示

3. 【交叉探测】命令

包括两个子命令，即【到原理图】和【到 PCB】，分别用于在原理图中或在 PCB 文件中查找所选中的网络。

4. 【复制】命令

执行该命令，可以复制所选中的网络。

5. 【显示/隐藏纵向栏】命令

该命令用于选择设置在【信号完整性】界面的左侧窗口中需要显示的一些信息栏（包括状态栏），如图 12-40 所示。对于不需要的显示内容，选择隐藏即可。

6. 【优先设定】命令

执行该命令，设计者可以在打开的【信号完整性优先选项】对话框中设置信号完整性分析的相关选项，如图 12-41 所示。

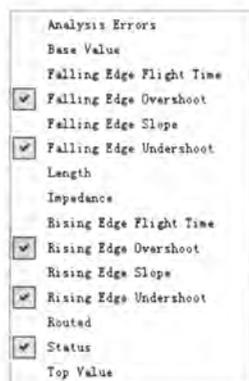


图 12-40 信息栏显示设置



图 12-41 【信号完整性优先选项】对话框



该对话框中有若干选项卡，不同的选项卡中设置的内容是不同的。在信号完整性分析中，用到的主要是【配置】选项卡，用于设置信号完整性分析的时间及步长。

7. 【设置容差】命令

执行该命令后，系统会弹出如图 12-42 所示的【设置屏蔽分析公差】对话框。

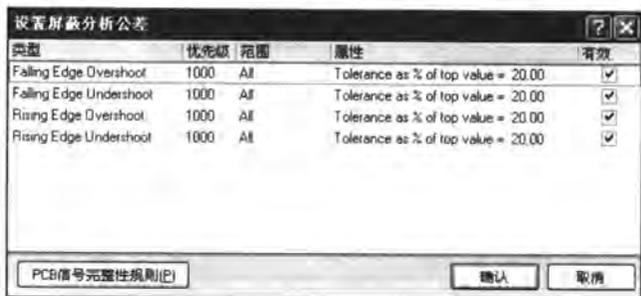


图 12-42 【设置屏蔽分析公差】对话框

公差 (Tolerance) 被用于限定一个误差范围，代表了允许的信号变形的最大值和最小值。将实际信号的误差值与这个范围相比较，就可以查看信号的误差是否合乎要求。



一般来说，对于分析后显示状态为“Failed”的网络，其主要原因就是信号超出了误差限定的范围。因此，在做进一步分析之前，应先检查一下公差限定的是否太过严格。

【案例 12-7】 在规则中设定公差值

现在要在图 12-42 所示的【设置屏蔽分析公差】对话框中添加 1 条规则，以便在进行信号完整性分析时，将下降沿的下冲值超过 100mV 的信号挑选出来。



操作步骤

- [1] 单击【设置屏蔽分析公差】对话框中的 **PCB 信号完整性规则(P)** 按钮，打开【PCB 规则和约束编辑器】对话框。
- [2] 选中【Signal Integrity】下的【Undershoot-Falling Edge】规则，执行【新建规则】命令，新建一个【UndershootFalling】子规则。
- [3] 单击新建的【UndershootFalling】子规则，打开相应的设置窗口进行设置，如图 12-43 所示。
- [4] 设置完毕，返回【设置屏蔽分析公差】对话框中，可以看到刚才所添加的规则及优先级，如图 12-44 所示。



在图 12-44 所示的【设置屏蔽分析公差】对话框中，共有 3 条关于信号下降沿下冲的规则，究竟起作用的是哪一条，要看相应的优先级，优先级数越小，说明优先级越高。这里的规则优先级不能直接进行修改，但可以利用右边的复选框来禁止某个优先级较高的规则。



图 12-43 设置下降沿下冲的信号公差

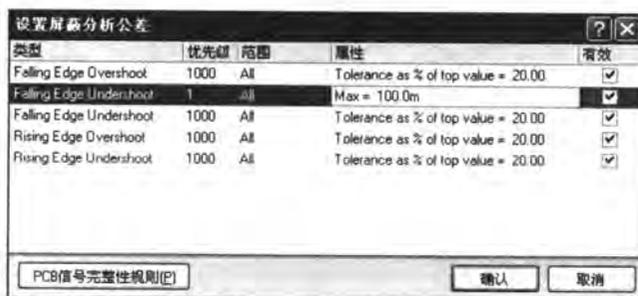


图 12-44 添加了 1 条新规则

8. 【显示报告】命令

执行该命令后，系统会在当前项目的“Generated”文件夹下生成文本形式的信号完整性分析报告，同时显示在工作窗口中。

除了上述的菜单命令以外，在【信号完整性】对话框中，还有若干个功能按钮，供设计者操作使用。

- 再分析设计...**：单击该按钮，将重新进行一次信号完整性分析
- 模型分配...**：单击该按钮，系统将返回到 SI 模型配置的显示窗口中
- Reflections...**：用于对信号进行反射分析。单击该按钮，将进入仿真器的编辑环境中，显示相应的信号波形
- Crosstalk...**：单击该按钮，可以对选中的网络进行串扰分析，结果同样是以波形形式显示在仿真器编辑环境中
- 【执行扫描】**：若选中该复选框，则系统分析时会按照设计者所设置的参数范围，对整个设计的信号完整性进行扫描，类似于电路原理图仿真中的参数扫描方式，扫描步数可以在后面进行设置。一般应选中该复选框，扫描步数采用系统默认值即可

- **【建议】**: 若选中该复选框, 则扫描过程中所采用的参数值就是系统根据实际情况建议的数值; 若不选中的话, 设计者可以自由进行设定
- : 单击该按钮, 系统会对设计者所选择的端接策略进行简短的说明

【案例 12-8】 反射分析的波形显示

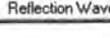


操作步骤

- [1] 在【信号完整性】对话框中选择某一个需要进一步分析的网络, 如“NetU1_4”, 单击  按钮, 将其添加到右边的网络栏中。此时, 下面的标志符栏中显示出该网络中的元器件引脚及信号的方向, 如图 12-45 所示。



图 12-45 选择网络

- [2] 单击  按钮, 执行【优先设定】命令, 在打开的【信号完整性优先选项】对话框的【配置】选项卡中, 设定分析时间及步长。这里采用系统的默认设置即可。
- [3] 单击  按钮, 返回【信号完整性】对话框中, 单击  按钮, 系统开始运行反射分析, 如图 12-46 所示。

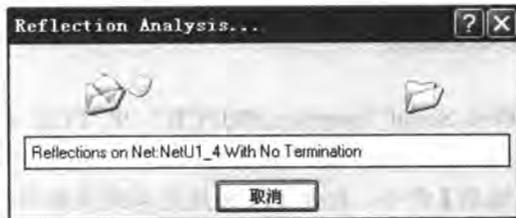


图 12-46 运行反射分析

- [4] 运行结束, 系统自动进入仿真编辑环境中, 相应反射分析的波形被显示在窗口中, 如图 12-47 所示。

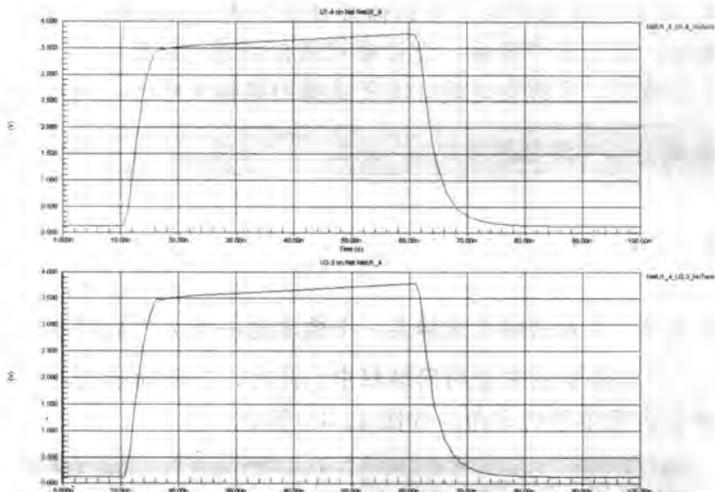


图 12-47 反射分析的波形显示

12.5 综合实例——信号完整性中的反射和窜扰分析



设计要求

本例中，将以系统自带的项目“4 Port Serial Interface.PRJPCB”为例，进行有关网络的反射分析和窜扰分析，并采用适当的端接策略，对设计进行进一步的优化。



设计思路

- (1) 设置信号完整性分析的有关规则。
- (2) 进行反射分析。
- (3) 进行窜扰分析。



设置信号完整性分析的规则

- [1] 打开项目“4 Port Serial Interface.PRJPCB”中 PCB 设计文件“4 Port Serial Interface.PcbDoc”，进入 PCB 设计环境中。
- [2] 执行【设计】/【规则】命令，打开【PCB 规则和约束编辑器】对话框。选中【Signal Integrity】下的【Signal Stimulus】规则，执行【新建规则】命令，新建一个【SignalStimulus】子规则。
- [3] 单击新建的【SignalStimulus】子规则，打开设置窗口，设置【激励源种类 [K]】为“Periodic Pulse”，其余采用系统的默认设置即可，如图 12-48 所示。



图 12-48 设定激励源参数

激励源用于产生一个激励信号波形，通过查看相应产生的响应波形（特别是上升沿与下降沿），可以判定电路设计的信号完整性性能。如果不设置，则进行分析时系统将使用默认的激励源。

- [4] 选中【Signal Integrity】下的【Supply Nets】规则，执行【新建规则】命令，新建一个【SupplyNets】子规则。打开设置窗口，设置规则匹配对象为【网络】，单击  按钮，在下拉列表框中选择“VCC”，在【约束】区域内设定【电压】值为“5V”，如图 12-49 所示。



图 12-49 电源网络的设置

- [5] 同样新建一个【SupplyNets】子规则，设置接地网络，如图 12-50 所示。
 [6] 执行【设计】/【层堆栈管理器】命令，打开【图层堆栈管理器】，进行 PCB 板层结构及参数的有关设置，如工作层面的厚度、导线的阻抗特性等，如图 12-51 所示。这里采用系统的默认设置即可。

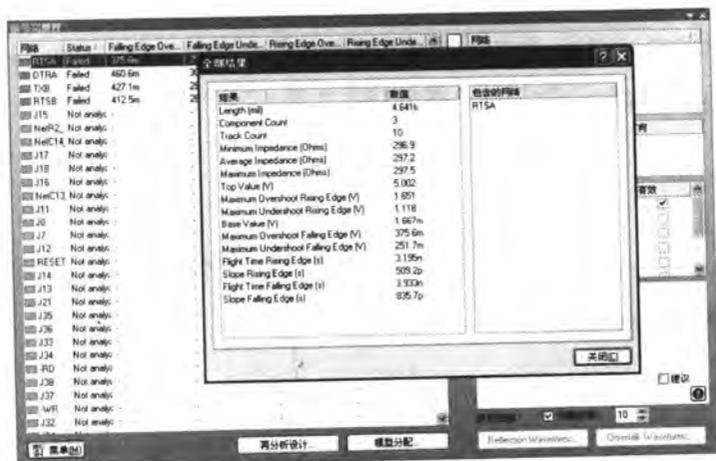


图 12-52 信号完整性的初步分析

- [6] 双击需要分析的网络“TXB”，将其移入右边的网络栏中，单击 **Reflection Waveforms...** 按钮，系统开始运行反射分析，反射分析后的波形如图 12-53 所示。

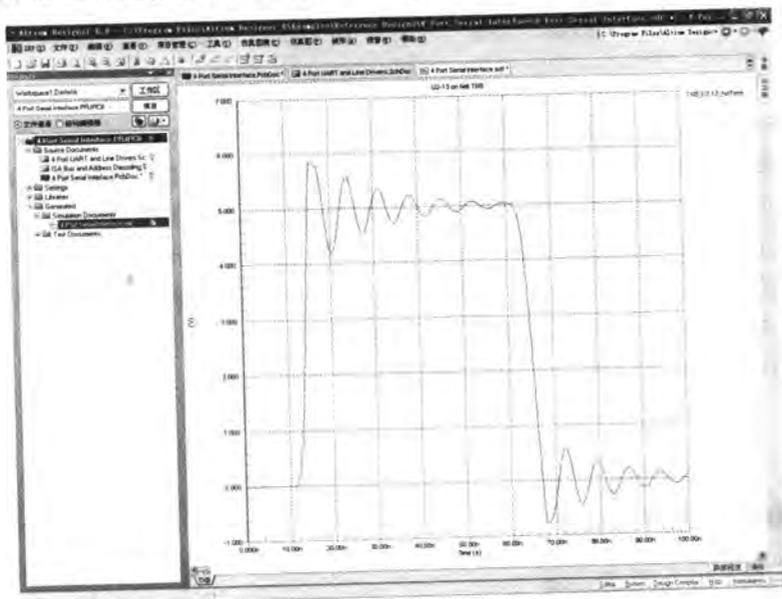


图 12-53 反射分析的波形

为了清晰起见，在显示窗口中删除了网络“TXB”中的另外两个信号波形，而只以信号“TXB_U2.13_No Term”为例进行分析。可以看到，由于阻抗不匹配而引起的反射，导致信号的过冲、下冲，以及振荡现象都比较严重，为了减小这种影响，应选择正确的端接策略加以补偿。

- [7] 单击窗口右下角面板控制中心处的 **Editor** 按钮，在弹出的菜单中选择【信号完整性】，返回【信号完整性】对话框中。

- [8] 在端接栏中选中【Serial Res】，设置电阻的阻值范围，最小为“25”，最大为“100”，选中【执行扫描】复选框，扫描步数采用系统的默认值“10”，如图 12-54 所示。
- [9] 单击 **Reflection Waveforms...** 按钮后，波形结果如图 12-55 所示。



图 12-54 设置串阻补偿参数扫描

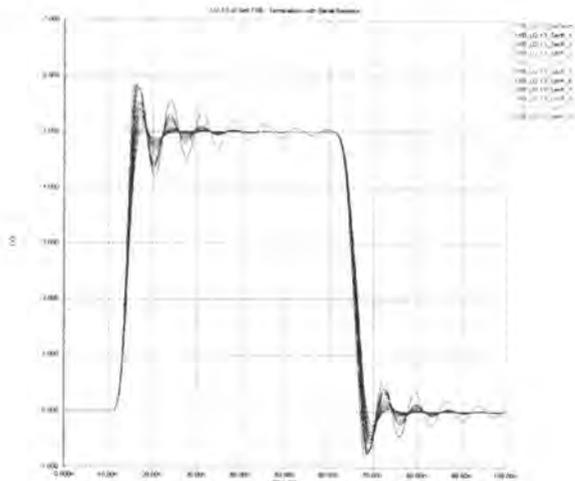


图 12-55 串接不同电阻后的信号波形

- [10] 逐一单击窗口右边列出的波形名称，比较串接不同电阻后的波形变化。可以看到，串接一个电阻并选取合适的阻值，是能够减小反射所造成的信号完整性问题的。
- [11] 为了更清楚地看出串接电阻前后的信号波形变化，在【信号完整性】窗口中直接输入一个具体的串接电阻值“100”，不选中【执行扫描】复选框，如图 12-56 所示。
- [12] 单击 **Reflection Waveforms...** 按钮后，波形结果如图 12-57 所示。图中有两条曲线，红色曲线是没有串接电阻时的信号波形，而棕色曲线则是串接了 100Ω 电阻后的信号波形，波形中的过冲、下冲及振荡现象已明显地减小，上升沿及下降沿变得光滑。因此，根据此阻值可以选择一个比较合适的电阻串接在 PCB 的相应网络上。



图 12-56 设置串阻补偿为不扫描方式

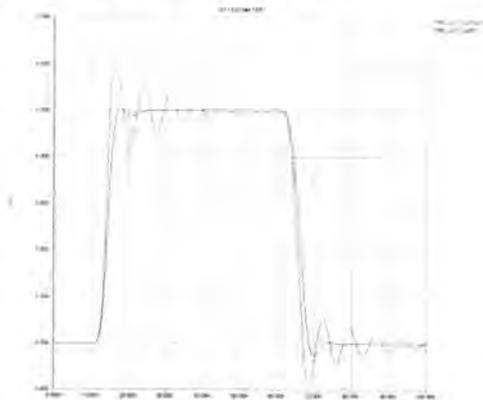


图 12-57 串接电阻前后的信号波形变化



进行窜扰分析

- [1] 在【信号完整性】对话框中，双击网络“RTSB”，将其移入右侧的网络栏中。
- [2] 选中网络“TXB”，单击鼠标右键，在弹出的菜单中执行【设置入侵者】命令，进行干扰源的设置，如图 12-58 所示。
- [3] 单击 按钮，系统开始运行窜扰分析，分析后的波形如图 12-59 所示。



图 12-58 设置窜扰分析的干扰源

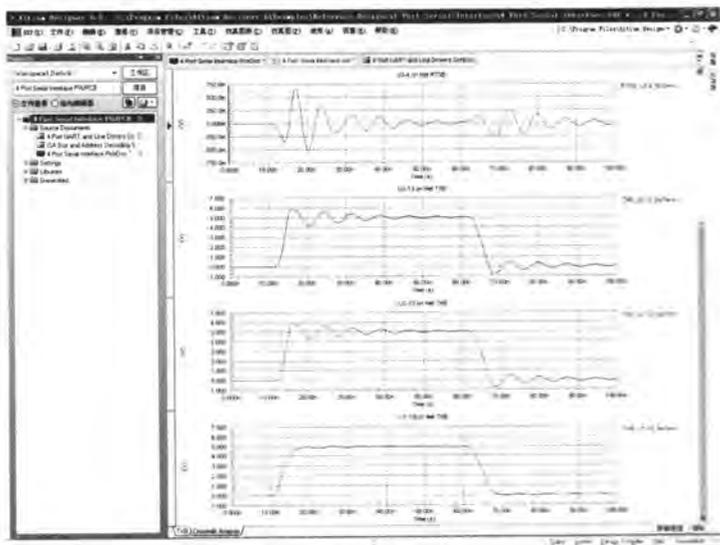


图 12-59 窜扰分析的波形显示



窜扰的大小与信号的上升时间、线间距及并行长度等密切相关。在实际高速电路设计中，可以采用增加布线间距，尽量减少并行长度，对信号线包地等措施来控制窜扰的产生。

12.6 思考与练习

1. 概念题

- (1) 在高速电路设计中，常见的信号完整性问题主要有哪几种？
- (2) 在 Altium Designer 6.0 中，系统提供了哪几种不同的端接策略以进一步优化设计？

2. 操作题

- (1) 了解信号完整性分析的各项规则内容并练习设置。
- (2) 参照本章中的综合实例，对项目“4 Port Serial Interface.PRJPCB”进行信号完整性分析。通过测试，比较不同的端接策略对于减少反射的影响所起的作用有何不同。

[G e n e r a l
I n f o r m a t i
o n]

书名 = A L T I U M
D E S I G N E R
6 . 0 原理图与 P
C B 设计

作者 = 零点工作室
张睿编著

页数 = 4 4 1

S S 号 = 1 1 8 6 4
0 2 5

出版日期 = 2 0 0 7

年 0 6 月

出版社 = 电子工业出
版社

封面

书名

版权

前言

目录

第 1 章 认识 A l t
i u m D e s i g
n e r 6 . 0
1 . 1 A
l t i u m D e s
i g n e r 6 . 0
的安装
1 . 1 . 1

硬件环境要求

1 . 1 . 2

安装 Altium
Designer
6 . 0

1 . 1 . 3

启动 Altium
Designer
6 . 0

1 . 1 . 4

Altium D
esigner 6
. 0 的特点

1 . 2 A
l t i u m D e s
i g n e r 6 . 0
的集成开发环境

1 . 2 . 1
中文集成开发环
境

1 . 2 . 2
开发环境的组成

1 . 2 . 3
几种主要的开发环
境

1 . 3 本

章小结

1 . 4 思

考与练习

第2章 界面管理

2 . 1 系

统参数优先设定

2 . 2 常

用面板

2 . 3 项

目及文档管理

2 . 3 . 1

项目及项目文件

2 . 3 . 2

项目的打开与创建

2 . 3 . 3

创建设计文件

2 . 3 . 4

把设计文件加入项

目

2 . 3 . 5

在项目中移去设计

文件

2 . 3 . 6

设计文件的管理

2 . 4 工

作区

2 . 5 本
章小结

2 . 6 思
考与练习

第3章 电路原理图
设计基础

3 . 1
电路原理图的设计知
识

3 . 2 原
理图编辑环境

3 . 2 . 1
创建新原理图文件

3 . 2 . 2

原理图编辑环境

3 . 3 图

纸设置

3 . 3 . 1

图纸参数设置

3 . 3 . 2

图纸设计信息设置

3 . 4 工

作环境设置

3 . 5 画

面管理

3 . 5 . 1

放大或缩小电路原理图

3 . 5 . 2

移动和刷新电路原理图

3 . 6 元

器件库

3 . 6 . 1

元器件库的管理

3 . 6 . 2

【元件库】面板

3 . 6 . 3

加载和卸载元器件

库

3 . 7 元

器件的放置

3 . 7 . 1

利用菜单命令或工
具栏放置元器件

3 . 7 . 2

使用【元件库】面
板放置元器件

3 . 8 编

辑元器件的属性

3 . 9 调

整元器件的位置

3 . 1 0

复制与粘贴

3 . 1 0 .

1 普通的复制与粘
贴

3 . 1 0 .

2 智能粘贴 (S m
a r t P a s t e
)

3 . 1 0 .

3 阵列粘贴

3 . 1 1

绘制电路原理图

- 3 . 1 1 .
- 1 原理图连接工具
- 3 . 1 1 .
- 2 元器件的电气连接
- 3 . 1 1 .
- 3 放置电气节点
- 3 . 1 1 .
- 4 放置网络标签
- 3 . 1 1 .
- 5 放置输入 / 输出
端口
- 3 . 1 1 .

6 放置电源和地端
口

3 . 1 1 .

7 放置忽略 E R C
检查符号

3 . 1 1 .

8 放置 P C B 布局
标志

3 . 1 2

使用实用工具绘图

3 . 1 2 .

1 实用工具

3 . 1 2 .

2 绘制折线

3 . 1 2 .

3 绘制椭圆弧或圆 弧

3 . 1 2 .

4 放置文本

3 . 1 3

综合实例——F P G

A 供电模块设计

3 . 1 4

思考与练习

第4章 原理图的高 级编辑与设计

4 . 1 特
色工作面板

4 . 2
【SCH Inspector】面板

4 . 3
【SCH Filter】面板

4 . 3 . 1
【SCH Filter】面板简介

4 . 3 . 2
【Query

Helper】对话框

4 . 3 . 3

【SCH Filter】面板的使用

4 . 4

【SCH List
】面板

4 . 5

【选择存储器】

4 . 5 . 1

【选择存储器】

简介

4 . 5 . 2

【选择存储器】

使用

4 . 6 组

合与摘录

4 . 7 层

次电路原理图

4 . 7 . 1

基本概念

4 . 7 . 2

基本结构

4 . 8 层

次电路原理图的设计

4 . 8 . 1

自底向上的层次
电路设计

4 . 8 . 2

自顶向下的层次
电路设计

4 . 9 层

次原理图的切换

4 . 1 0

层次设计表

4 . 1 1

参数层次化设计

4 . 1 2

思考与练习

第5章 原理图元器件库管理

5 . 1 原理图库文件编辑器

5 . 1 . 1 启动原理图库文件编辑器

5 . 1 . 2 原理图库文件编辑环境

5 . 1 . 3

工具栏

5 . 1 . 4

【SCH Library】面板

5 . 2 库

元器件的绘制

5 . 2 . 1

设置工作区参数

5 . 2 . 2

绘制库元器件

5 . 3 库

元器件的编辑

5 . 3 . 1

库元器件编辑命令

5 . 3 . 2

绘制含有子部件的
库元器件

5 . 3 . 3

添加库元器件别名

5 . 3 . 4

复制库元器件

5 . 4 库

文件输出报表及库报
告

5 . 4 . 1

输出报表

5 . 4 . 2

元器件库报告

5 . 5 原

理图项目元器件库

5 . 6 综

合实例——U盘电路
设计原理图

5 . 7 思

考与练习

第6章 项目编译与
报表输出

6 . 1

项目编译

6 . 1 . 1

项目编译设置

6 . 1 . 2

执行项目编译

6 . 2 报

表的创建及输出

6 . 2 . 1

网络表

6 . 2 . 2

元器件报表

6 . 2 . 3

元器件交叉参考报
表

6 . 3 输
出作业文件

6 . 4 思
考与练习

第 7 章 电路仿真

7 . 1
电路仿真的基本概念

7 . 2 电
路仿真过程

7 . 3 元
器件的仿真模型及参
数

7 . 3 . 1

常用元器件的仿真 模型及参数

7 . 3 . 2

特殊仿真元器件的 参数设置

7 . 4 电 源及仿真激励源

7 . 5 仿 真方式

7 . 5 . 1

通用参数设置

7 . 5 . 2

具体参数设置

7 . 5 . 3

工作点分析 (O p
e r a t i n g P
o i n t A n a l
y s i s)

7 . 5 . 4

瞬态特性分析与傅
里叶分析 (T r a n
s i e n t / F o u
r i e r A n a l
y s i s)

7 . 5 . 5

直流传输特性分析

(D C S w e e p
A n a l y s i s
)

7 . 5 . 6

交流小信号分析 (

A C S m a l l
S i g n a l A n
a l y s i s)

7 . 5 . 7

噪声分析 (N o i

s e A n a l y s
i s)

7 . 5 . 8

零 - 极点分析 (P
o l e - Z e r o
A n a l y s i s)
7 . 5 . 9

传递函数分析 (T
r a n s f e r F
u n c t i o n A
n a l y s i s)
7 . 5 . 1

0 温度扫描 (T e
m p e r a t u r e
S w e e p)
7 . 5 . 1

1 参数扫描 (P
a r a m e t e r
S w e e p)

7 . 5 . 1

2 蒙特卡罗分析 (M o n t e C a r
l o A n a l y s
i s)

7 . 6 仿

真波形的管理

7 . 7 综

合实例——带通滤波
器的功能仿真

7 . 8 思

考与练习

第8章 印制电路板
设计初步

8 . 1 印
制电路板的基础知识

8 . 1 . 1

基本概念

8 . 1 . 2

印制电路板的分类

8 . 1 . 3

印制电路板的工作
层

8 . 1 . 4

印制电路板的术语

8 . 1 . 5

印制电路板设计的基本原则

8 . 2 P

P C B 设计环境

8 . 2 . 1

创建新的 P C B 文件

8 . 2 . 2

启动 P C B 设计环境

8 . 3 B
o a r d I n s i
g h t 系统

8 . 3 . 1
B o a r d I n
s i g h t 参数跟踪

8 . 3 . 2
【 B o a r d
I n s i g h t 】 面
板

8 . 4
【 P C B 】 面板

8 . 5 图

元的放置

8 . 5 . 1

放置铜膜导线

8 . 5 . 2

放置直线

8 . 5 . 3

放置焊盘

8 . 5 . 4

放置过孔

8 . 5 . 5

放置字符串

8 . 5 . 6

放置位置坐标

8 . 5 . 7

放置尺寸标注

8 . 5 . 8

放置圆及圆弧

8 . 5 . 9

放置矩形填充

8 . 5 . 1

0 放置敷铜

8 . 5 . 1

1 放置元器件封装

8 . 6 系

统环境参数设置

8 . 7 P

C B 工作参数设置

8 . 7 . 1

设定 P C B 边界

8 . 7 . 2

设置 P C B 工作层

面

8 . 7 . 3

设置网格及图纸页

面

8 . 8 从

原理图到 P C B

8 . 8 . 1

准备设计转换

8 . 8 . 2

网络与元器件封装
的装入

8 . 9 元

器件的布局与布线

8 . 9 . 1

元器件布局

8 . 9 . 2

布线

8 . 1 0

综合实例——F P G
A 供电模块的 P C B
设计

8 . 1 1

思考与练习

第9章 印制电路板
设计进阶

9 . 1

自动布局规则设置

9 . 1 . 1

【 R o o m D
e f i n a t i o n
】子规则

9 . 1 . 2

【 C o m p o n
e n t C l e a r

a n c e】子规则

9 . 1 . 3

【C o m p o n
e n t O r i e n
t a t i o n s】子
规则

9 . 1 . 4

【P e r m i t
t e d L a y e r
s】子规则

9 . 1 . 5

【N e t s T
o I g n o r e】

子规则

9 . 1 . 6

【H e i g h t
】子规则

9 . 2 元器件的自
动布局

9 . 2 . 1

自动布局命令

9 . 2 . 2

自动布局

9 . 2 . 3

锁定关键元器件的
自动布局

9 . 2 . 4

自动布局的手工
调整

9 . 2 . 5

3 D效果图

9 . 2 . 6

网络密度分析

9 . 3 自动布线规
则设置

9 . 3 . 1

电气规则 (E l e
c t r i c a l)

9 . 3 . 2

布线规则 (R o u
t i n g)

9 . 3 . 3

【 W i d t h 】

(导线宽度) 子规则

9 . 3 . 4

【 R o u t i n

g T o p o l o g

y 】 (布线拓扑逻辑

) 子规则

9 . 3 . 5

【 R o u t i n

g P r i o r i t

y】（布线优先级）
子规则

9 . 3 . 6

【R o u t i n
g L a y e r s】
（布线层）子规则

9 . 3 . 7

【R o u t i n
g C o r n e r s
】（布线拐角）子规
则

9 . 3 . 8

【R o u t i n

g V i a S t y
l e】(布线过孔)
子规则

9 . 3 . 9

【F a n o u t
C o n t r o l】
(扇出布线)子规则

9 . 3 . 1

0 【D i f f e
r e n t i a l P
a i r s R o u t
i n g】(差分对布
线)子规则

9 . 4 设计规则向导

9 . 5 自动布线策略设置

9 . 6 自动布线

9 . 6 . 1

自动布线命令

9 . 6 . 2

进行自动布线

9 . 6 . 3

手工调整

9 . 7 补泪滴、包地

9 . 7 . 1

补泪滴

9 . 7 . 2

包地

9 . 8 内电层与内
电层分割

9 . 8 . 1

内电层

9 . 8 . 2

连接方式设置

9 . 8 . 3

内电层分割

9 . 9 网络表的编

辑

9 . 1 0 智能交互
式布线

9 . 1 1 综合实例
——M P 3 彩屏播放
器系统的 P C B 设计

9 . 1 2

思考与练习

第 1 0 章 印制电路
板元器件库管理

1 0 . 1

P C B 库文件编辑器

1 0 . 1 .

1 PCB库文件编辑环境

1 0 . 1 .

2 【PCB Library】面板

1 0 . 2

制作元器件封装

1 0 . 2 .

1 使用PCB元器件向导制作元器件封装

1 0 . 2 .

2 手工绘制元器件

封装

1 0 . 3

创建 P C B 项目元器件库

1 0 . 4

创建集成元器件库

1 0 . 5

综合实例——创建项目的集成元器件库

1 0 . 6

思考与练习

第 1 1 章 印制电路板的输出

1 1 . 1

设计规则校验

1 1 . 1 .

1 D R C 设置

1 1 . 1 .

2 常规 D R C 校验

1 1 . 1 .

3 设计规则校验报 告

1 1 . 1 .

4 单项 D R C 校验

1 1 . 2

设计的同步更新

1 1 . 3

P C B 和原理图的交叉探测

1 1 . 4

报表文件生成

1 1 . 4 .

1 P C B 图网络表

1 1 . 4 .

2 P C B 信息报告

1 1 . 4 .

3 元器件报表

1 1 . 4 .

4 网络状态表

1 1 . 5

输出制造文件

1 1 . 5 .

1 Gerber 文件

1 1 . 5 .

2 NC 钻孔文件

1 1 . 6

打印输出

1 1 . 7

智能PDF向导

1 1 . 8

综合实例——常规D

R C 校验及 P D F 文档的创建

1 1 . 9

思考与练习

第 1 2 章 信号完整性分析

1 2 . 1

信号完整性分析的基本概念

1 2 . 2

元器件的 S I 模型

1 2 . 2 .

1 分析之前的 S I

模型设定

1 2 . 2 .

2 I B I S 模型

1 2 . 2 .

3 分析过程中的 S
I 模型设定

1 2 . 3 设置信号

完整性分析规则

1 2 . 4 信号完整
性分析

1 2 . 4 .

1 启动信号完整性
分析器

1 2 . 4 .

2 【信号完整性】窗口的组成

1 2 . 4 .

3 信号完整性分析器的设置与运行

1 2 . 5 综合实例——信号完整性中的反射和窜扰分析

1 2 . 6 思考与练习